

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-243209

(43)Date of publication of application : 07.09.1999

(51)Int.Cl.

H01L 29/786  
H01L 21/336  
G02F 1/136

(21)Application number : 10-060593

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 25.02.1998

(72)Inventor : INOUE SATOSHI

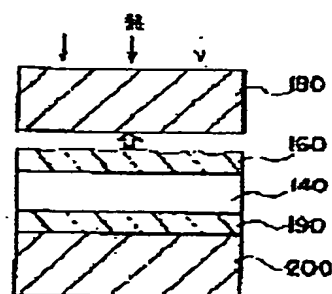
SHIMODA TATSUYA

(54) TRANSFER METHOD OF THIN-FILM DEVICE, THE THIN-FILM DEVICE, THIN-FILM INTEGRATED CIRCUIT DEVICE, ACTIVE MATRIX SUBSTRATE, LIQUID CRYSTAL DISPLAY DEVICE, AND ELECTRONIC APPARATUS

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide simple manufacturing process and a low-cost thin-film device, while laminating order at manufacturing of a thin-film device is maintained, by allowing transfer of the thin-film device to a substrate at actual use.

**SOLUTION:** With a first separation layer such as amorphous silicon provided on a substrate which allows transmission of laser light, a thin-film device 140 such as TFT(thin-film-transistor) is formed on the substrate. A second separation layer 160 is formed on the thin-film device 140, over which a primary transfer body 180 is formed. By removing the substrate with a weakened bonding strength of the first separation layer under light irradiation, the thin-film device is primary-transferred to a primary-transfer body. Furthermore a secondary transfer body 200 is jointed to the underside surface of an exposed thin-film device via a bonding layer 190, and a second separation layer is fused with heat for weakened bonding strength, to have the primary-transfer body removed. Thus, the thin-film device is secondary-transferred to the secondary-transfer body.



CLAIMS

---

## [Claim(s)]

[Claim 1] The 2nd process which forms the 1st process which forms a detached core on a substrate, and the transferred layer containing the thin film device which consists of two or more thin films on said detached core, Said substrate is removed from said transferred layer the 3rd process which joins an imprint object on said transferred layer, and bordering on said detached core. Said two or more thin films which have the 4th process which imprints said transferred layer on said imprint object, and constitute said thin film device, and thin film of said detached core much more at least The imprint approach of the thin film device characterized by forming using the liquid phase process solidified after the liquid containing the constituent of this thin film is applied.

[Claim 2] The thin film device which said imprint object comes to imprint using the imprint approach according to claim 1.

[Claim 3] The 2nd process which forms the 1st process which forms the 1st detached core on a substrate, and the transferred layer containing the thin film device which consists of two or more thin films on said 1st detached core, The 3rd process which forms the 2nd detached core on said transferred layer, and the 4th process which joins a primary imprint object on said 2nd detached core, The 5th process which removes said substrate from said transferred layer bordering on said 1st detached core, It borders on said 2nd detached core at the 6th process which joins a secondary imprint object to said transferred layer bottom. The 7th process which removes said primary imprint object and imprints said transferred layer on said secondary imprint object from said transferred layer, The imprint approach of the thin film device characterized by forming said two or more thin films which \*\*\*\* and constitute said thin film device, and thin film of said 1st and 2nd detached core much more at least using the liquid phase process solidified after the liquid containing the constituent of this thin film is applied.

[Claim 4] The thin film device characterized by said secondary imprint object coming to imprint using the imprint approach according to claim 3.

[Claim 5] Thin film integrated circuit equipment characterized by being constituted including said thin film device according to claim 2 or 4.

[Claim 6] The active-matrix substrate which is a active-matrix substrate with which a picture element part is constituted including the thin film transistor (TFT) arranged in the shape of a matrix, and the pixel electrode connected to the end of the thin film transistor, and is characterized by forming and imprinting a thin film device according to claim 2 or 4 including the thin film transistor of said picture element part, and changing.

[Claim 7] The liquid crystal display characterized by having a active-matrix substrate according to claim 6.

[Claim 8] Electronic equipment characterized by having a thin film device according to claim 2 or 4.

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the imprint approach, the thin film device, the thin film integrated circuit equipment, the active-matrix substrate, the liquid crystal display, and electronic equipment of a thin film device.

[0002]

[Background of the Invention] For example, it faces manufacturing the liquid crystal display using a thin film transistor (TFT), and passes through the process which forms a thin film transistor by CVD etc. on a substrate. Since the process which forms a thin film transistor on a substrate is accompanied by high temperature processing, a substrate needs to use what has the high thing, i.e., the softening temperature, and the high melting point of the construction material which is excellent in thermal resistance. Therefore, in current, quartz glass is used as a substrate which bears the temperature of about 1000 degrees C, and heat-resisting glass is used as a substrate which bears the temperature around 500 degrees C.

[0003] As mentioned above, the substrate carrying a thin film device must satisfy the conditions for manufacturing those thin film devices. That is, it is determined that the substrate to be used will surely fulfill the manufacture conditions of the device carried.

[0004] However, when its attention is paid only to the phase after the substrate carrying thin film devices, such as TFT, is completed, above-mentioned "substrate" is not sometimes necessarily desirable.

[0005] For example, although a quartz substrate, a heat-resisting glass substrate, etc. are used as mentioned above when passing through the manufacture process accompanied by high temperature processing, these are dramatically expensive, therefore cause lifting of a product price.

[0006] Moreover, a glass substrate is heavy and has a property of a crack or a cone. Although what cannot break easily even if it is cheap as much as possible, it is light and it bears and drops also on deformation of some with the liquid crystal display used for portable electronic devices, such as a palmtop computer and a portable telephone, is desirable, actually, a glass substrate is heavy, and is weak to deformation, and it is common that there is fear of destruction by drop.

[0007] That is, it was very difficult for a slot to be between the desirable properties required of the constraint which comes from manufacture conditions, and a product, and to satisfy the conditions and property of these both sides to it.

[0008] Then, after this invention person etc. forms the transferred layer containing a thin film device on a substrate in the conventional process, he made the transferred layer containing this thin film device secede from a substrate, and has proposed the technique which an imprint object is made to imprint (Japanese Patent Application No. No. 225643 [ eight to ]). For this reason, the detached core is formed between a substrate and the thin film device which is a transferred layer. It makes it possible to make a transferred layer secede from a substrate by making the inside of the layer of a detached core, and/or an interface exfoliate, and weakening the bonding strength of a substrate and a transferred layer by irradiating light at this detached core. Consequently, a transferred layer is imprinted by the imprint object. Here, although a thin film device is formed, when passing through the manufacture process accompanied by high temperature processing, a quartz substrate, a heat-resisting glass substrate, etc. are used. However, since an imprint object is not exposed to such high temperature processing, it has the advantage by which the constraint called for as an imprint object is eased substantially.

[0009]

[Problem(s) to be Solved by the Invention] A process in case a thin film device contains a thin film transistor (TFT) here is explained. TFT has the thin film laminated structure which consists of two or more thin films which have at least the silicon semi-conductor layer which has an insulating layer, a conductive layer, the source, a drain, and a channel field. The manufacturing cost of this thin film laminated structure is large, and it depends for the cost of TFT.

[0010] Generally, by NPCVD (Nomal Pressure Chemical Vapor Deposition), since the homogeneity of thickness is low, LP(LowPressure) CVD and PE(Plasma Enhanced) CVD are used for formation of the insulating layer of this thin film laminated structure. The conductive layer represented with a metal layer is formed of a spatter. The silicone film for forming a silicon semi-conductor layer is also formed in PECVD or LPCVD. Furthermore, the approach of introducing an impurity by the ion implantation method or the ion doping method was used to this silicone film. Or the approach of forming the high concentration impurity range used as a source drain field with the silicone film of an impurity dope with a CVD system was adopted.

[0011] Each of CVD systems used for various above-mentioned membrane formation, sputtering systems, etc. is vacuum processors processed under a vacuum, a large-scale evacuation facility is needed and initial-investment cost is increasing. Furthermore, in a vacuum processor, processing of membrane formation etc. is made by conveying a substrate in order of evacuation, substrate heating, membrane formation, and a vent. For this reason, it is necessary to permute a substrate ambient atmosphere by the atmospheric-air-vacuum, and there is a limitation also in a throughput.

[0012] Moreover, ion implantation equipment and an ion doping system are also vacuum processors fundamentally, and the same problem as the above produces them. Very complicated devices, such as generation of the plasma, a drawer of ion, mass analysis (in the case of ion implantation equipment) of ion, acceleration of ion, focusing of ion, and a scan of ion, are still more nearly required of this ion implantation equipment and ion doping system, and an initial investment becomes quite expensive.

[0013] Thus, the thin film coating technology and its processing technique for manufacturing a thin film laminated structure are the same as that of the manufacturing technology of LSI fundamentally. Therefore, the main means of the cost reduction of a TFT substrate are the improvement in effectiveness and the improvement in the yield in enlargement of the substrate size which forms TFT, thin film formation, and its processing process.

[0014] However, enlargement of the substrate size aiming at cost reduction and manufacture of a large-sized liquid crystal display not only becomes the failure of high-speed conveyance of the substrate within a vacuum processor, but has problems, like a substrate crack-comes to be easy with the heat stress of a membrane formation process, and the improvement in a throughput of membrane formation equipment is very difficult. Moreover, enlargement of substrate size will force it enlargement of membrane formation equipment simultaneously. Consequently, by the price rise of the membrane formation equipment resulting from the buildup of the volume by which evacuation is carried out, the further buildup of an initial investment will be caused and cost reduction large after all becomes difficult.

[0015] In addition, although the improvement in the yield of TFT is the leading means of cost reduction, the yield near a limit is already attained and the large improvement in the yield has become a situation difficult also in figure.

[0016] Moreover, the photolithography process is carried out for patterning of various layers. At this photolithography process, the spreading process of the resist film, an exposure process, and a development process are needed. Further after that, an etching process and a resist clearance process are required, and the process for patterning has also become the factor which increases the routing counter of the thin film formation approach. This causes [ of the thin film device ] a manufacturing-cost rise.

[0017] Also about the resist spreading process in this photolithography process, the amount which is not filled to 1% remains as resist film after spin spreading among the resist liquid dropped on the substrate, and it has the problem that the utilization ratio of resist liquid is getting worse.

[0018] Moreover, as a low cost approach of changing to the large-sized aligner used for an exposure process, although print processes etc. are proposed, there are problems, such as process tolerance, and it has not resulted in practical use.

[0019] As mentioned above, while sharp price reduction is demanded from the commercial scene, the cost reduction with a large TFT substrate of a current liquid crystal display is in a difficult situation.

[0020] This invention with the substrate used at the time of manufacture of a thin film device for example, the substrate (substrate with a property desirable in view of the application of a product) used

at the time of the real activity of a product Make it possible to choose freely independently and, moreover, the thin film formed at the time of the manufacture is formed, without using a vacuum processor. A throughput is raised with reduction of initial-investment cost and a running cost. It is in offering the thin film device which uses it for the thin film device imprint approach list which can have and can reduce a manufacturing cost substantially, and is manufactured, a active-matrix substrate, a liquid crystal display, and electronic equipment.

[0021] Other objects of this invention are to maintain the laminating relation of the thin film device to the substrate used at the time of manufacture as it is, and offer the new technique which can be imprinted to the substrate which uses the thin film device at the time of a real activity, though a manufacturing cost is reduced.

[0022]

[Means for Solving the Problem] The 1st process at which the imprint approach of the thin film device concerning this invention forms a detached core on a substrate, The 2nd process which forms the transferred layer containing the thin film device which consists of two or more thin films on said detached core, Said substrate is removed from said transferred layer the 3rd process which joins an imprint object on said transferred layer, and bordering on said detached core. It has the 4th process which imprints said transferred layer on said imprint object, and is characterized by forming said two or more thin films which constitute said thin film device, and thin film of said detached core much more at least using the liquid phase process solidified after the liquid containing the constituent of this thin film is applied.

[0023] The imprint approach of the thin film device concerning other modes of this invention The 2nd process which forms the 1st process which forms the 1st detached core on a substrate, and the transferred layer containing the thin film device which consists of two or more thin films on said 1st detached core, The 3rd process which forms the 2nd detached core on said transferred layer, and the 4th process which joins a primary imprint object on said 2nd detached core, The 5th process which removes said substrate from said transferred layer bordering on said 1st detached core, It borders on said 2nd detached core at the 6th process which joins a secondary imprint object to said transferred layer bottom. The 7th process which removes said primary imprint object and imprints said transferred layer on said secondary imprint object from said transferred layer, It \*\*\*\* and is characterized by forming said two or more thin films which constitute said thin film device, and thin film of said 1st and 2nd detached core much more at least using the liquid phase process solidified after the liquid containing the constituent of this thin film is applied.

[0024] In the former invention, since it imprints twice by the latter invention to the built-up sequence at the time of manufacture of the thin film device to a substrate and the built-up sequence at the time of the completion of a thin film device to an imprint object becoming opposite, the built-up sequence at the time of manufacture and completion is in agreement.

[0025] In both invention, at least one layer in a thin film device and a detached core (or the 1st and 2nd detached core) is formed as spreading film \*\* [ according to / a vacuum processor ].

[0026] This invention forms the insulating layer and the conductive layer itself which constitutes a detached core or a thin film device by the spreading film, and flattening of a thin film of it also becomes possible simultaneously. Since it can form without being based on vacuum processors, such as a CVD system and a sputtering system, this spreading film can build a mass production line by very little capitalization as compared with the former, can do the throughput of a manufacturing installation highly and can reduce the cost of a thin film device substantially.

[0027] As a thin film device, various structures, such as a thing containing a semi-conductor layer, a thing containing a thin film transistor, and a thing containing the insulating layer for protection of a substrate insulating layer or the upper layer, are applicable.

[0028] At this time, it is desirable to use as the spreading film all the insulating layers contained in a thin film device. However, the gate insulating layer with the severe conditions of membraneous quality may be formed in securing the property of a thin film transistor by approaches other than the spreading film.

[0029] In order to reduce the device cost which is especially the object of this invention, it is desirable to

form the thin film more than two-layer [ which is contained in a thin film device ] by the spreading film. [0030] An insulating layer can be formed by the spreading film of SiO<sub>2</sub> which the liquid containing the polymer (polysilazane) which has Si-N association is applied, and the 1st heat treatment is made in an oxygen ambient atmosphere, and is obtained. The polysilazane shown with the above-mentioned presentation has high crack resistance, has oxygen-proof plasma nature, and can be used as an insulating layer of the thickness which is extent which is also a monolayer.

[0031] The 2nd heat treatment is made at an elevated temperature rather than this 1st heat treatment after the 1st heat treatment, and, as for this insulating layer, it is desirable that that interface is made into clarification rather than said 1st heat treatment back. This 2nd heat treatment can be carried out in an elevated-temperature short time by laser annealing or lamp annealing.

[0032] In the silicone coating film with which the liquid containing a silicon particle was applied, and the 1st heat treatment was made, an impurity contains a semi-conductor layer and it is constituted.

[0033] It is desirable that the 2nd heat treatment is made at an elevated temperature rather than this 1st heat treatment after the 1st heat treatment, and that crystallinity of this semi-conductor layer is improving rather than said 1st heat treatment back. This 2nd heat treatment can also be carried out in an elevated-temperature short time by laser annealing or lamp annealing.

[0034] A semi-conductor layer becomes possible [ carrying out spreading formation also of also using the organic-semiconductor film ].

[0035] It is desirable to include the process which carries out spreading formation of the impurity content layer on the silicone coating film, and the process which an impurity content layer is heated [ process ] and diffuses said impurity in said silicone coating film as an approach of diffusing an impurity in the silicone coating film.

[0036] A source drain field is formed by the high-concentration impurity range used as a source drain field forming conventionally the thin film which contains an impurity by applying and calcinating a liquid in this invention although the approach of introducing an impurity by the approach of forming with the silicone film of an impurity dope with a CVD system, the ion implantation method, or the ion doping method was used, and heat-treating elevated-temperature short time, such as lamp annealing and laser annealing, for this thin film, and forming a high-concentration impurity range. While ion implantation equipment and an ion doping system are vacuum devices fundamentally, very complicated devices, such as generation of the plasma, a drawer of ion, mass analysis (in the case of ion implantation equipment) of ion, acceleration of ion, focusing of ion, and a scan of ion, are required for them, and as compared with the equipment which heat-treats by applying the thin film containing an impurity, the difference of an equipment price is made clear.

[0037] A conductive layer has the two formation approaches, one of them is the approach of forming a metal thin film, and other one is the approach of forming a transparence electric conduction thin film.

[0038] In order to have formed the metal thin film as a conductive layer, after the liquid containing a conductive particle is applied, a liquid component is evaporated by 1st heat treatment, and, thereby, the conductive spreading film can be formed.

[0039] The 2nd heat treatment is made at an elevated temperature rather than this 1st heat treatment after the 1st heat treatment, and, also as for this conductive layer, it is desirable to be made low resistance rather than said 1st heat treatment back. This 2nd heat treatment can also be carried out in an elevated-temperature short time by laser annealing or lamp annealing.

[0040] It is desirable to have the 1st heat treatment process which heat-treats a spreading side in an oxygen ambient atmosphere or a nonreducible ambient atmosphere, and the 2nd heat treatment process which heat-treats a spreading side in a hydrogen ambient atmosphere or a reducing atmosphere as an approach of forming a transparence electric conduction thin film as a conductive layer.

[0041] When forming a transparent electrode as a conductive layer, the organic acid which contains an indium and tin as coating liquid is used. In this case, after evaporating the solvent preferably used for viscosity control after spreading (at for example, temperature of about 100 degrees C), 1st and 2nd above-mentioned heat treatment is carried out. An indium oxide and a stannic-acid ghost are formed by the 1st heat treatment, and the 2nd heat treatment performs reduction processing in a hydrogen ambient

atmosphere or a reducing atmosphere.

[0042] Here, it is desirable to set up lower than the heat treatment temperature in the 1st heat treatment process the heat treatment temperature in the 2nd heat treatment process. If it does in this way, the transparent conductive spreading film which passed through the 1st heat treatment process can prevent heat-deteriorating in the 2nd heat treatment process.

[0043] After the 2nd heat treatment process, it is good to hold to a non-oxidizing atmosphere until the temperature of said substrate becomes 200 degrees C or less. If it carries out like this, since it will be controlled that the carrier beam transparent conductive spreading film reoxidates reduction processing in atmospheric air in the 2nd heat treatment process, the sheet resistance of the transparent conductive spreading film does not increase. In order to prevent reoxidation certainly, it is good to make substrate temperature at the time of the ejection to atmospheric air into 100 degrees C or less. It is because especially the specific resistance of the spreading ITO film becomes so low that there are many oxygen defects in the film, so specific resistance will increase if reoxidation occurs in the transparent conductive spreading film by the oxygen in atmospheric air.

[0044] In order to form this transparent conductive spreading film, the coating liquid containing an indium (In) and tin (Sn) is applied on said substrate. This spreading film oxidizes by the 1st heat treatment, and turns into ITO film. If this spreading ITO film is used, a conductive layer can be used also as a transparent electrode.

[0045] If metal plating is made on a spreading ITO film front face, it can use as conductive layers other than a transparent electrode, and, moreover, contact resistance can be lowered by metal plating.

[0046] In order to lower this contact resistance, it is good to prepare further the conductive spatter film formed in the contact side of Spreading ITO of the spatter.

[0047] As a thin film device, the active-matrix substrate which carries out the pixel switching element of the thin film transistor can be mentioned. In this case, it is desirable to form a pixel electrode by the conductive spreading film. Although the field in which this pixel electrode is formed usually has a level difference, it is because the front face of the conductive spreading film will become almost flat if a pixel electrode is formed by the conductive spreading film. For this reason, rubbing is carried out good and can prevent generating of a reverse chilled domain.

[0048] As conductive spreading film used for a pixel electrode, the spreading ITO film is desirable. Spreading ITO serves as a transparent electrode and it is suitable for manufacturing the active-matrix substrate of a transparency mold liquid crystal display.

[0049] Moreover, this invention is applicable to the electronic equipment containing the liquid crystal display which used this active-matrix substrate, or the imprinted thin film device.

[0050]

[Embodiment of the Invention] Next, the gestalt of operation of this invention is explained with reference to a drawing.

[0051] (Gestalt of the 1st operation) Drawing 1 - drawing 9 are drawings for explaining the gestalt (the imprint approach of a thin film device) of operation of the 1st of this invention. In addition, although the gestalt of the 1st operation is related with the approach of imprinting twice the transferred layer which consists of thin film device layers, and imprinting on an imprint object, \*\*\*\* once imprinted on an imprint object by imprint is sufficient as it. Moreover, among the methods of forming each film, it divides for every membranous class, and it arranges behind and a liquid phase process is explained.

[0052] As shown in [process 1] drawing 1, the 1st detached core (optical absorption layer) 120 is formed on a substrate 100. In addition, in an imprint, the 1st detached core 120 functions as a detached core only in a detached core once.

[0053] Hereafter, a substrate 100 and the 1st detached core 120 are explained.

[0054] \*\* As for the explanation substrate 100 about a substrate 100, it is desirable that it is what has the translucency which light may penetrate.

[0055] In this case, as for the permeability of light, it is desirable that it is 10% or more, and it is more desirable that it is 50% or more. When this permeability is too low, attenuation (loss) of light becomes large and needs the big quantity of light by exfoliating the 1st detached core 120.

[0056] Moreover, as for a substrate 100, it is desirable to consist of reliable ingredients. Thermal resistance is not needed, either, when all the film that constitutes the transferred layer 140 formed on this substrate 100 is carried out in a liquid phase process.

[0057] However, a substrate 100 has a desirable consisting-of [ the strain point ]-ingredients more than  $T_{max}$  thing, when the maximum temperature in the case of formation of the transferred layer 140 is set to  $T_{max}$ . In some film of the transferred layer 140, when [ other than a solution layer process ] forming in an elevated-temperature process comparatively, a strain point's thing 350 degrees C or more is [ the component of a substrate 100 ] desirable, and a thing 500 degrees C or more is more desirable. As such a thing, the heat resisting glass of quartz glass, Corning 7059, and NEC glass OA-2 grade is mentioned, for example.

[0058] Moreover, although especially the thickness of a substrate 100 is not limited, it is desirable that it is about 0.1-5.0mm, and it is usually more desirable that it is about 0.5-1.5mm. If the thickness of a substrate 100 is too thin, strong lowering will be caused, and if too thick, when the permeability of a substrate 100 is low, it will become easy to produce attenuation of light. In addition, when the permeability of the light of a substrate 100 is high, the thickness may exceed said upper limit. In addition, as for the thickness of a substrate 100, it is desirable that it is uniform so that light can be irradiated at homogeneity.

[0059] \*\* The 1st detached core 120 of explanation of the 1st detached core 120 is receiving an operation of the any one or the bad number of physical operations (light, heat, etc.), chemical operations (chemical reaction with a drug solution etc.), or a mechanical work (the hauling force, oscillation), that bonding strength is decreased or extinguished and this urges separation of a substrate 100 to it through this 1st detached core 120.

[0060] It is what has a property which absorbs the light which it considers as this 1st detached core 120, for example, is irradiated, and produces exfoliation (henceforth "exfoliation in a layer", and "interfacial peeling") in the inside of that layer, and/or an interface. Preferably by the exposure of light It is good for the bonding strength between the atoms of the matter which constitutes the 1st detached core 120, or between molecules to disappear or decrease, i.e., the thing which ablation arises and results in the exfoliation in a layer, and/or interfacial peeling.

[0061] Furthermore, a gas may be emitted by the exposure of light from the 1st detached core 120, and the separation effectiveness may be discovered. That is, the 1st detached core 120 absorbs light, it becomes a gas to the case where the component contained in the 1st detached core 120 serves as a gas, and it is emitted for a moment, the steam is emitted, and it may contribute to separation. As a presentation of such 1st detached core 120, what is indicated by following A-E is mentioned, for example.

[0062] A. Amorphous silicon (a-Si)

Hydrogen (H) may contain in this amorphous silicon. In this case, as for the content of H, it is desirable that it is extent more than 2 atom %, and it is more desirable that it is 2 - 20 atom % extent. Thus, if specified quantity content of the hydrogen (H) is carried out, hydrogen will be emitted by the exposure of light, internal pressure will occur in the 1st detached core 120, and it will become the force in which it exfoliates an up-and-down thin film. The content of the hydrogen in an amorphous silicon (H) can be adjusted by setting up suitably conditions, such as membrane formation conditions, for example, the gas presentation in CVD, gas pressure, a gas ambient atmosphere, a quantity of gas flow, temperature, substrate temperature, and charge power.

[0063] B. As various oxide ceramics, such as silicon oxide or a silicic-acid compound, titanium oxide or a titanitic-acid compound, a zirconium dioxide or a zirconic acid compound, a lanthanum trioxide, or a lanthanum oxidation compound, \*\*\*\*\* (ferroelectric), or semi-conductor silicon oxide, SiO, SiO<sub>2</sub>, and Si<sub>3</sub>O<sub>2</sub> are mentioned, and K<sub>2</sub>SiO<sub>3</sub>, Li<sub>2</sub>SiO<sub>3</sub>, CaSiO<sub>3</sub> and ZrSiO<sub>4</sub>, and Na<sub>2</sub>SiO<sub>3</sub> are mentioned as a silicic-acid compound, for example.

[0064] TiO, Ti<sub>2</sub>O<sub>3</sub>, and TiO<sub>2</sub> mention as titanium oxide – having – as a titanitic-acid compound – BaTiO<sub>4</sub>, BaTiO<sub>3</sub>, Ba<sub>2</sub>Ti<sub>9</sub>O<sub>20</sub>, BaTi<sub>5</sub>O<sub>11</sub>, and CaTiO<sub>3</sub>, SrTiO<sub>3</sub>, PbTiO<sub>3</sub>, MgTiO<sub>3</sub>, ZrTiO<sub>2</sub>, SnTiO<sub>4</sub> and aluminum<sub>2</sub> – TiO<sub>5</sub> and FeTiO<sub>3</sub> are mentioned.



[0065] As a zirconium dioxide,  $ZrO_2$  is mentioned and  $BaZrO_3$ ,  $ZrSiO_4$ ,  $PbZrO_3$ ,  $MgZrO_3$ , and  $K_2ZrO_3$  are mentioned as a zirconic acid compound, for example.

[0066] C. The ceramics or dielectrics (ferroelectric), such as PZT, PLZT, PLLZT, and PBZT

D. As nitride-ceramics E. organic polymeric-materials organic polymeric materials, such as silicon nitride, nitriding aluminum, and titanium nitride - CH-, -CO- (ketone), -CONH- (amide), -NH- (imide), - As long as it is what has association (these association is cut by the exposure of light) of COO- (ester), - N=N- (azo), -CH=N- (CIF), etc., and the thing which has many these association especially, what kind of thing may be used. Moreover, organic polymeric materials may have aromatic hydrocarbon (1, two or more benzene rings, or condensed ring of those) in a constructive mood.

[0067] As an example of such organic polymeric materials, polyethylene, polyolefine like polypropylene, polyimide, a polyamide, polyester, polymethylmethacrylate (PMMA), polyphenylene sulfide (PPS), polyether sulphone (PES), an epoxy resin, etc. are raised.

[0068] F. As a metal metal, the alloy containing at least one of aluminum, Li, Ti, Mn, In, Sn, Y, La, Ce, Nd, Pr, Gd, Sm, or sorts of these is mentioned, for example.

[0069] Moreover, although the thickness of the 1st detached core 120 changes with terms and conditions, such as a presentation of the exfoliation object or the 1st detached core 120, lamination, and the formation approach, it is desirable that it is 1nm - about 20 micrometers, it is more desirable that it is 10nm - about 2 micrometers, and it is usually still more desirable [ thickness ] that it is 40nm - about 1 micrometer. While enlarging power (quantity of light) of light in order to secure the good detachability of the 1st detached core 120 if the homogeneity of membrane formation is spoiled, nonuniformity may arise in exfoliation, when the thickness of the 1st detached core 120 is too small, and thickness is too thick, in case the 1st detached core 120 is removed behind, the activity takes time amount. In addition, as for the thickness of the 1st detached core 120, it is desirable that it is uniform as much as possible.

[0070] Especially the formation approach of the 1st detached core 120 is not limited, but is suitably chosen according to terms and conditions, such as a film presentation and thickness. For example, it CVD(s) (MOCVD and low voltage -- CVD and ECR-CVD are included). Vacuum evaporation, molecular beam deposition (MB), sputtering, ion plating, The various gaseous-phase forming-membranes methods, such as PVD, electroplating, immersion plating (dipping), various plating, such as electroless deposition, and the Langmuir pro jet (LB) - law - The applying methods, such as a spin coat, a spray coat, and a roll coat, various print processes, a replica method, the ink jet method, a powder jet process, etc. are mentioned, and it can also form or more [ of these ] combining two. In addition, about a liquid phase process, it mentions later.

[0071] For example, when the presentation of the 1st detached core 120 is an amorphous silicon (a-Si), membranes can be formed by CVD especially low voltage CVD, or plasma CVD.

[0072] As shown in [a process 2], next drawing 2, the transferred layer (thin film device layer) 140 is formed on the 1st detached core 120.

[0073] The expanded sectional view of K part (part shown by surrounding with 1 dotted-line chain line in drawing 2) of this thin film device layer 140 is shown in the right-hand side of drawing 2. It is constituted including TFT (thin film transistor) formed on  $SiO_2$  film (middle class) 142, and the thin film device layer 140 possesses the source and the drain layer 146 which this TFT introduced n mold impurity into the polish recon layer, and were formed, the channel layer 144, gate dielectric film 148, the gate electrode 150, an interlayer insulation film 154, and the electrode 152 that consists of aluminum so that it may be illustrated.

[0074] Although  $SiO_2$  film is used with the gestalt of this operation as an interlayer prepared in contact with the 1st detached core 120, the insulator layer of others, such as  $Si_3N_4$ , can also be used. Although the thickness of  $SiO_2$  film (interlayer) is suitably determined according to the formation object or extent of a function which can be demonstrated, it is desirable that it is 10nm - about 5 micrometers, and it is usually more desirable that it is 40nm - about 1 micrometer. What demonstrates at least one of the functions as the protective layer which an interlayer is formed for the various object, for example, protects the transferred layer 140 physically or chemically, an insulating layer, a conductive layer, the protection-from-light layer of laser light, the barrier layer for migration prevention, and a reflecting layer

is mentioned.

[0075] In addition, the middle class, such as SiO<sub>2</sub> film, may not be formed depending on the case, but the direct transferred layer (thin film device layer) 140 may be formed on the 1st detached core 120.

[0076] The transferred layer 140 (thin film device layer) is a layer containing thin film devices, such as TFT as shown in the right-hand side of drawing 2 R> 2.

[0077] As a thin film device, besides TFT, for example, a thin-film diode, The optoelectric transducer (the photosensor, solar battery) and silicon resistance element which consist of PIN junction of silicon, Other thin film semiconductor devices, an electrode (example: a transparent electrode like ITO and the mesa film), Actuators, such as a switching element, memory, and a piezoelectric device, a micro mirror (piezo thin film ceramics), There are a micro MAG device which combined a magnetic-recording thin film head, a coil, an inductor, the charge of a thin film high magnetic-permeable material, and them, a filter, reflective film, a dichroic mirror, etc. It is applicable to the various thin film devices which are not contrary to the meaning of not only the above-mentioned instantiation but this invention.

[0078] Such a thin film device is formed through usually comparatively high process temperature by relation with the formation approach. Therefore, as mentioned above in this case, as a substrate 100, the thing which has high dependability and which can bear that process temperature is needed.

[0079] As shown in [a process 3], next drawing 3, the thermofusion nature glue line 160 is formed as the 2nd detached core on the thin film device layer 140. In addition, the 2nd detached core can also consist of ablation layers like the 1st detached core. Moreover, in an imprint, this 2nd detached core is once unnecessary.

[0080] As this thermofusion nature glue line 160, there can be fear of the impurity (sodium, potassium, etc.) contamination to a thin film device, for example, can mention electron waxes, such as a proof wax (trade name). [ little ]

[0081] In addition, this kind of thermofusion nature glue line 160 can be formed by the applying method which is liquid phase process, for example, a spin coat method.

[0082] Water-soluble adhesives can also be used as the 2nd detached core. As this kind of water-soluble adhesives, it is KEMISHIRU made from for example, KEMITEKKU, Inc. Three Bond 3046 (trade name) by U-451D (trade name) and Three Bond Co., Ltd. etc. can be mentioned.

[0083] Thus, since the 2nd detached core 160 does not exist at the time of formation of the thin film device layer 140, there is less constraint than the construction material of the 1st detached core 120, and thermal resistance etc. is not required.

[0084] [Process 4] Further, as shown in drawing 3, the primary imprint object 180 is pasted up on the thermofusion nature glue line 160 which is the 2nd detached core. Since it pastes up after manufacture of the thin film device layer 140, there is no constraint to the process temperature at the time of manufacture of the thin film device layer 140 etc., and, as for this primary imprint object 180, there should just be even shape retaining property at the time of ordinary temperature. With the gestalt of this operation, a glass substrate, synthetic resin, etc. are comparatively cheap, and the ingredient with shape retaining property is used. In addition, the ingredient same as this primary imprint object 180 as the secondary imprint object 200 which mentions a detail later can be used. In addition, in an imprint, this primary imprint object functions as the last imprint object once. In this case, the last imprint object 180 and the transferred layer 140 are pasted up, for example through a proper glue line.

[0085] As shown in [a process 5], next drawing 4, light is irradiated from the rear-face side of a substrate 100.

[0086] After this light penetrates a substrate 100, it is irradiated by the 1st detached core 120. Thereby, the exfoliation in a layer and/or interfacial peeling arise in the 1st detached core 120, and bonding strength is decreased or extinguished.

[0087] It is presumed that it is what is depended on phase changes, such as that ablation produces the principle which the exfoliation in a layer and/or interfacial peeling of the 1st detached core 120 produce in the component of the 1st detached core 120 and bleedoff of the gas contained in the 1st detached core 120, melting further produced immediately after an exposure, and evapotranspiration.

[0088] The fixed ingredient (component of the 1st detached core 120) which absorbed exposure light is

excited photochemistry-wise or thermally, ablation means association of the atom of the front face and interior or a molecule being cut, and emitting here, and it mainly appears as a phenomenon in which all or a part of component of the 1st detached core 120 produces phase changes, such as melting and evapotranspiration (evaporation). Moreover, by said phase change, it may be in a minute firing condition and bonding strength may decline.

[0089] Conditions, such as a presentation of the 1st detached core 120, and a class of light irradiated as one of the factor of the, wavelength, reinforcement, the attainment depth, are mentioned by in addition to this being influenced by various factors they are [ whether the 1st detached core 120 produces the exfoliation in a layer interfacial peeling is produced, or ] the both.

[0090] As a light to irradiate, if the 1st detached core 120 is made to start the exfoliation in a layer, and/or interfacial peeling, what kind of thing may be used, for example, an X-ray, ultraviolet rays, the light, infrared radiation (heat ray), a laser beam, a millimeter wave, microwave, an electron ray, a radiation (alpha rays, beta rays, gamma ray), etc. will be mentioned. A laser beam is desirable at the point of being easy to produce exfoliation (ablation) of the 1st detached core 120 also in it.

[0091] As laser equipment made to generate this laser beam, although various gas laser, solid state laser (semiconductor laser), etc. are mentioned, excimer laser, Nd-YAG laser, Ar laser, a CO<sub>2</sub> laser, a CO laser, helium-Ne laser, etc. are used suitably, and especially excimer laser is desirable also in it.

[0092] Since it outputs high energy in a short wavelength region, extremely, excimer laser can make the 1st detached core 2 produce ablation for a short time, and it can exfoliate the 1st detached core 120, without making the imprint object 180 and substrate 100 grade which therefore adjoin produce most temperature rises (i.e., without it producing degradation and breakage).

[0093] Moreover, when it makes it faced that the 1st detached core 120 produces ablation and there is a wavelength dependency of light, as for the wavelength of the laser beam irradiated, it is desirable that it is 100nm - about 350nm.

[0094] An example of permeability to the wavelength of light of a substrate 100 is shown in drawing 10. It has the property that permeability increases steeply to the wavelength of 200nm so that it may be illustrated. In such a case, light (wavelength of 308nm) with a wavelength of 210nm or more, for example, Xe-Cl excimer laser light, a KrF laser beam (wavelength of 248nm), etc. are irradiated.

[0095] Moreover, when making the 1st detached core 120 cause phase changes, such as a gas evolution, evaporation, and sublimation, and giving a separation property to it, as for the wavelength of the laser beam irradiated, it is desirable that it is about 350 to 1200nm.

[0096] Moreover, as for especially the energy density in the case of excimer laser, it is desirable the energy density of the laser beam irradiated and to consider as about two 10 - 5000 mJ/cm, and it is more desirable to consider as about two 100 - 500 mJ/cm. Moreover, as for irradiation time, it is desirable to be referred to as about 1 - 1000ns, and it is more desirable to be referred to as about 10 - 100ns. When sufficient ablation etc. does not arise, and an energy density is high, when an energy density is low or irradiation time is short, or irradiation time is long, there is a possibility of having an adverse effect on the transferred layer 140 by the exposure light which penetrated the 1st detached core 120.

[0097] In addition, as a cure in case the exposure light which penetrated the 1st detached core 120 reaches even the transferred layer 140 and does an adverse effect, there is the approach of forming metal membranes, such as a tantalum (Ta), on the 1st detached core (laser absorption layer) 120, for example. Thereby, it is thoroughly reflected by the interface of a metal membrane 124, and the laser light which penetrated the 1st detached core 120 does not have an adverse effect on the thin film device above it. Or the amorphous silicon layer which is a silicon system laser absorption layer can also be formed through the silicon system inclusion layer 2, for example, SiO<sub>2</sub>, on the 1st detached core 120. If it carries out like this, the light which penetrated the 1st detached core 120 will be absorbed in the amorphous silicon layer on it. The transmitted light of *Perilla frutescens* (L.) Britton var. *crispa* (Thunb.) Decne. does not merely have light energy to the extent that ablation is again produced in the upper amorphous silicon layer. Moreover, since a thin film device layer can be formed on an amorphous silicon layer unlike a metal, the thin film device layer which was excellent in quality with the already established thin film coating technology can be formed.

[0098] As for the exposure light represented by the laser beam, it is desirable to irradiate so that the reinforcement may become uniform. The direction of radiation of exposure light may be a direction which carried out predetermined include-angle dip not only to a vertical direction but to the 1st detached core 120 to the 1st detached core 120.

[0099] Moreover, when the area of the 1st detached core 120 is larger than the exposure area which is 1 time of exposure light, to all the fields of the 1st detached core 120, it can divide into multiple times and exposure light can also be irradiated. Moreover, the same part may be irradiated twice or more. Moreover, the exposure light (laser beam) of a different class and different wavelength (wavelength region) may be irradiated twice or more to the same field or a different field.

[0100] Next, the force is applied to a substrate 100 and this substrate 100 is made to secede from the 1st detached core 120, as shown in drawing 5. Although not illustrated in drawing 5, the 1st detached core 120 may adhere on a substrate 100 after this balking.

[0101] As shown in [a process 6], next drawing 6, the 1st extant detached core 120 is removed by the approach which combined approaches, such as washing, etching, ashing, and polish, or these. It means that the transferred layer (thin film device layer) 140 had been imprinted by the primary imprint object 180 by this.

[0102] In addition, when a part of 1st detached core 120 has adhered also to the substrate 100 from which it seceded, it removes similarly. In addition, when the substrate 100 consists of an expensive ingredient like quartz glass, and a rare ingredient, reuse (recycle) is preferably presented with a substrate 100. That is, this invention can be applied to the substrate 100 to reuse, and usefulness is high. Here, once, in an imprint, this process turns into a final process and the imprint to the last imprint object 180 of the transferred layer 140 is completed.

[0103] As shown in [a process 7], next drawing 7, the secondary imprint layer 200 is pasted up on the underside (exposed surface) of the thin film device layer 140 through a glue line 190.

[0104] As a suitable example of the adhesives which constitute a glue line 190, various hardening mold adhesives, such as photo-curing mold adhesives, such as reaction hardening mold adhesives, heat-curing mold adhesives, and ultraviolet curing mold adhesives, and aversion hardening mold adhesives, are mentioned. As a presentation of adhesives, what kind of thing is sufficient as an epoxy system, an acrylate system, a silicone system, etc., for example. Formation of such a glue line 190 is made for example, by the applying method. In addition, the ingredient of this glue line 190 is once applicable to adhesion with the transferred layer 140 in an imprint, and the last imprint layer 180.

[0105] After applying hardening mold adhesives to the underside of the transferred layer (thin film device layer) 140 and joining the secondary imprint object 200 further when using said hardening mold adhesives for example, said hardening mold adhesives are stiffened by the hardening approach according to the property of hardening mold adhesives, and the transferred layer (thin film device layer) 140 and the secondary imprint object 200 are pasted up, and it fixes.

[0106] When adhesives are photo-curing molds, light is preferably irradiated from the outside of the secondary imprint object 200 of light transmission nature. As long as it uses as adhesives photo-curing mold adhesives, such as an ultraviolet curing mold which cannot affect a thin film device layer easily, an optical exposure may be carried out from the primary imprint object 180 side of light transmission nature, or primary [ of light transmission nature ] and the both sides of the secondary imprint object 180,200.

[0107] In addition, unlike a graphic display, a glue line 190 may be formed in the secondary imprint object 200 side, and the transferred layer (thin film device layer) 140 may be pasted up on it. In addition, when secondary imprint object 200 the very thing has an adhesion function, for example, formation of a glue line 190 may be omitted.

[0108] although not limited especially as a secondary imprint object 200 -- a substrate (plate) -- especially a transperance substrate is mentioned. In addition, such a substrate may be monotonous or may be a bow plate. Moreover, compared with said substrate 100, properties, such as thermal resistance and corrosion resistance, may be inferior in the secondary imprint object 200. It is because the reason forms the transferred layer (thin film device layer) 140 in a substrate 100 side in this invention, and

imprints the transferred layer (thin film device layer) 140 on the secondary imprint object 200 after that, so it does not depend on the temperature conditions in the case of formation of the transferred layer (thin film device layer) 140 etc. for the property required of the secondary imprint object 200, especially thermal resistance. This point is the same also about the primary imprint object 180.

[0109] Therefore, when the maximum temperature in the case of formation of the transferred layer 140 is set to  $T_{max}$ , a glass transition point ( $T_g$ ) or softening temperature can use the following [  $T_{max}$  ] as a component of primary and the secondary imprint object 180,200. For example, a glass transition point ( $T_g$ ) or softening temperature can constitute more preferably primary and 800 degrees C or less of 500 degrees C or less of secondary imprint objects 180,200 from an ingredient 320 degrees C or less still more preferably.

[0110] Moreover, although what has a certain amount of \*\* (reinforcement) as a mechanical property of primary and the secondary imprint object 180,200 is desirable, you may have flexibility and elasticity.

[0111] As a component of such primary and the secondary imprint object 180,200, various synthetic resin or various glass material are mentioned, and various synthetic resin and the usual cheap glass material (low-melt point point) are desirable especially.

[0112] As synthetic resin, any of thermoplastics and thermosetting resin are sufficient. For example, polyethylene, a polypropylene, an ethylene-polypropylene copolymer, Polyolefines, such as an ethylene-vinylacetate copolymer (EVA), annular polyolefine, Denaturation polyolefine, a polyvinyl chloride, a polyvinylidene chloride, polystyrene, A polyamide, polyimide, polyamidoimide, a polycarbonate, Polly (4-methyl BENTEN -1), An ionomer, acrylic resin, polymethylmethacrylate, an acrylic-styrene copolymer (AS resin), Butadiene Styrene, a polyolefine copolymer (EVOH), polyethylene terephthalate (PET), Polyester, such as poly(p-terephthalate) (PBT) and poly(m-terephthalate) (PCT), A polyether, a polyether ketone (PEK), a polyether ether ketone (PEEK), Polyether imide, polyacetal (POM), polyphenylene oxide, Denaturation polyphenylene oxide, polyarylate, aromatic polyester (liquid crystal polymer), Polytetrafluoroethylene, polyvinylidene fluoride, other fluororesin, A styrene system, a polyolefine system, a polyvinyl chloride system, a polyurethane system, Various thermoplastic elastomer, such as a fluororubber system and a chlorinated polyethylene system, EBOKISHI resin, phenol resin, a urea resin, melamine resin, unsaturated polyester, The copolymer which is mainly concerned with these, a blend object, a polymer alloy, etc. are mentioned, and silicone resin, polyurethane, etc. can be used combining 1 of sorts of these, and two sorts or more (as a layered product for example, more than two-layer).

[0113] As glass material, silicic-acid glass (quartz glass), silicic-acid alkali glass, soda lime glass, potash lime glass, lead (alkali) glass, barium glass, borosilicate glass, etc. are mentioned, for example. Among these, compared with silicic-acid glass, the melting point is low, and shaping and processing are also comparatively easy the melting point, and, moreover, things other than silicic-acid glass have it, and are desirable. [ cheap ]

[0114] When using what consisted of synthetic resin as a secondary imprint object 200, while being able to fabricate the large-scale secondary imprint object 200 in one, even if it is complicated configurations, such as what has a bow side and irregularity, it can manufacture easily, and the various advantages that ingredient cost and a manufacturing cost are also cheap can be enjoyed. Therefore, the activity of synthetic resin is advantageous when manufacturing a large-sized and cheap device (for example, liquid crystal display).

[0115] In addition, the secondary imprint object 200 may constitute some devices like what constitutes the device which became independent in itself like a liquid crystal cell, a light filter and an electrode layer, a dielectric layer, an insulating layer, and a semiconductor device.

[0116] Furthermore, primary and the secondary imprint objects 180,200 may be matter, such as a metal, ceramics, a stone, and timber paper, and may be on the front face of the structures, such as a wall, a column, head lining, and a windowpane, further on the field (up [ of the front-face top of the field top of a clock, and an air-conditioner, and a printed circuit board ] etc.) of the arbitration which constitutes a certain goods.

[0117] As shown in [a process 8], next drawing 8, thermofusion of the thermofusion nature glue line

160 which is the 2nd detached core is heated and carried out. Consequently, since the adhesive strength of the thermofusion nature glue line 160 becomes weaker, it can be made to secede from the primary imprint object 180 by the thin film device layer 140. In addition, this primary imprint object 180 can be repeated and reused by removing the thermofusion nature adhesives adhering to the primary imprint object 180.

[0118] What is necessary is just to dip the field which contains the 2nd detached core 160 at least in pure water, when the water-soluble adhesives mentioned above as the 2nd detached core 160 are used.

[0119] By removing the 2nd detached core 160 which adhered to the front face of the thin film device layer 140 at the [process 9] last, as shown in drawing 9 R> 9, the thin film device layer 140 imprinted by the secondary imprint object 200 can be obtained. Here, the laminating relation of the thin film device layer 140 to this secondary imprint object 200 becomes the same as the laminating relation of the thin film device layer 140 to the original substrate 100, as shown in drawing 2.

[0120] The imprint to the secondary imprint object 200 of the transferred layer (thin film device layer) 140 is completed through each above process. Then, conductive layers, such as clearance of SiO<sub>2</sub> film which adjoins the transferred layer (thin film device layer) 140, and wiring of a up to [ the transferred layer 140 ], formation of a desired protective coat, etc. can also be performed.

[0121] In this invention, transferred layer (thin film device layer) 140 the very thing which is an exfoliated object is not exfoliated directly. In order to dissociate in the 1st detached core 120 and the 2nd detached core 160 and to imprint on the secondary imprint object 200, Irrespective of the property of a dissociated object (transferred layer 140), conditions, etc., easily and certainly, it can imprint to homogeneity, there is also no damage to the dissociated object (transferred layer 140) in accordance with separation actuation, and the high dependability of the transferred layer 140 can be maintained.

[0122] Next, the example of the concrete manufacture process of drawing 2 - drawing 9 is explained using drawing 11 - drawing 21.

[0123] (Process 1) as shown in drawing 11, on a substrate (for example, quartz substrate) 100, laminating formation of the 1st detached core (for example, LPCVD amorphous silicon layer formed of law) 120, an interlayer (for example, SiO<sub>2</sub> film) 142, and the amorphous silicon layer (for example, LPCVD - formed of law) 143 is carried out one by one, then laser light is irradiated from the upper part all over the amorphous silicon layer 143, and annealing is given. Thereby, the amorphous silicon layer 143 is recrystallized and turns into a polish recon layer.

[0124] (Process 2) Then, as shown in drawing 12, patterning of the polish recon layer obtained by laser annealing is carried out, and Islands 144a and 144b are formed.

[0125] (Process 3) As shown in drawing 13, wrap gate dielectric film 148a and 148b is formed for Islands 144a and 144b with a CVD method.

[0126] (Process 4) As shown in drawing 14, the gate electrodes 150a and 150b which consist of polish recon or metal are formed.

[0127] (Process 5) As shown in drawing 15, the mask layer 170 which consists of polyimide etc. is formed, using gate electrode 150b and the mask layer 170 as a mask, it is a self aryne, for example, the ion implantation of boron (B) is performed. Of this, the p<sup>+</sup> layers 172a and 172b are formed.

[0128] (Process 6) As shown in drawing 16, the mask layer 174 which consists of polyimide etc. is formed, using gate electrode 150a and the mask layer 174 as a mask, it is a self aryne, for example, the ion implantation of Lynn (P) is performed. Of this, the n<sup>+</sup> layers 146a and 146b are formed.

[0129] (Process 7) As shown in drawing 17, an interlayer insulation film 154 is formed and Electrodes 152a-152d are selectively formed after contact hole formation.

[0130] Thus, TFT of the formed CMOS structure corresponds to the transferred layer (thin film device layer) 140 in drawing 2 - drawing 9. In addition, a protective coat may be formed on an interlayer insulation film 154.

[0131] (Process 8) As shown in drawing 18, the thermofusion nature glue line 160 as the 2nd detached core is formed on TFT of a CMOS configuration. At this time, flattening of the level difference produced on the surface of TFT is carried out by the thermofusion nature adhesives 160. In addition, the 2nd detached core can also be constituted from an ablation layer like the 1st detached core, or water-

soluble adhesives can also be used for it.

[0132] It is desirable to form protective layers, such as an insulating layer, first here on TFT which is a thin film device, and to prepare the 2nd detached core on the protective layer. When the 2nd detached core is especially used as an ablation layer, a thin film device layer can be protected by the protective layer at the time of ablation.

[0133] Moreover, when forming especially the 2nd detached core in an ablation layer, the 2nd detached core itself can also be formed in a multilayer like the 1st detached core. Furthermore, it is still better to prepare protection-from-light layers, such as a metal layer, between this 2nd detached core and a thin film device layer. It is because it can prevent that light carries out incidence to a thin film device layer at the time of ablation.

[0134] After this 2nd separation stratification, TFT is stuck through the thermofusion nature glue line 160 which is the 2nd detached core at the primary imprint object (for example, soda glass substrate) 180.

[0135] (Process 9) As shown in drawing 19, Xe-Cl excimer laser light is irradiated from the rear face of a substrate 100, for example. This produces and cheats out of exfoliation in the inside of the layer of the 1st detached core 120, and/or an interface.

[0136] (Process 10) A substrate 100 is torn off as shown in drawing 20.

[0137] (Process 11) Etching removes the 1st detached core 120 further. It means that TFT of a CMOS configuration had been imprinted by the primary imprint object 180 by this as shown in drawing 21.

[0138] (Process 12) Next, as shown in drawing 22, the epoxy resin layer 190 is formed in the underside of TFT of a CMOS configuration as a glue line with a hardening point lower than the thermofusion nature resin layer 160. Next, TFT is stuck on the secondary imprint object (for example, soda glass substrate) 200 through the epoxy resin layer 190. Then, heat is applied, the epoxy resin layer 190 is stiffened, and the secondary imprint object 200 and TFT are pasted up (junction).

[0139] (Process 13) Next, as shown in drawing 23, melting of the thermofusion nature resin layer 160 is carried out with heat using oven 210, and TFT is torn off from the primary imprint object 180 bordering on this thermofusion nature resin layer 160. Furthermore, a xylene etc. removes the thermofusion nature resin layer 160 which remains on the underside of TFT. Thereby, TFT is imprinted by the secondary imprint object 200 as shown in drawing 24. The condition of this drawing 24 becomes the same as what transposed the substrate 100 and the 1st detached core 120 which are shown in drawing 17 to the secondary imprint object 200 and the glue line 190. Therefore, the laminating relation to the substrate 100 used for the production process of TFT is secured on the secondary imprint object 200. For this reason, Electrodes 152a-152d are exposed, and the contact or wiring to it can be performed easily. In addition, a protective layer may be formed in the surface after considering as the condition of drawing 24.

[0140] Although the above explanation explained the example which forms the 1st detached core 120, the thin film device layer 140, etc. according to the usual manufacture process, it explains hereafter the case where each film is formed in a liquid phase process as unnecessary spreading film of a vacuum processor.

[0141] (The formation approach of a spreading insulator layer) The liquid phase process which forms hereafter the interlayer 142 who shows drawing 2, and gate-dielectric-film 148 (gate dielectric film [ 148 ] and 148b shown in drawing 13) \*\*\*\*\* 154 in a spreading insulator layer is explained. This approach can apply it, also when forming the detached core 120 shown in drawing 2 with the oxide of B.

[0142] Drawing 39 shows the spreading mold insulator layer formation equipment which forms a thin film, for example, an insulator layer, by applying and heat-treating a liquid. After being applied, as a liquid used as an insulator layer, polysilazane (it is the generic name of the macromolecule which has Si-N association) can be mentioned by heat-treating. One of the polysilazane is  $[\text{SiH}_2\text{NH}]_n$  ( $n$  is a forward integer), and it is called poly perhydro silazane. This product is marketed by the product name of "TONEN polysilazane" from TONEN CORP. In addition, when H in  $[\text{SiH}_2\text{NH}]_n$  is permuted by alkyl groups (for example, a methyl group, an ethyl group, etc.), it becomes organic polysilazane and

inorganic polysilazane may be distinguished. It is desirable to use inorganic polysilazane with the gestalt of this operation.

[0143] This polysilazane is mixed into liquids, such as a xylene, and spin spreading is carried out on a substrate, for example. This spreading film is converted into SiO<sub>2</sub> by heat-treating in the ambient atmosphere containing a steam or oxygen.

[0144] After being applied, the SOG (Spin-On-Glass) film can be mentioned as an insulator layer obtained by heat-treating. This SOG film is the polymer which makes siloxane association basic structure, and has organic [ which has an alkyl group / SOG ], and inorganic [ without an alkyl group / SOG ], and alcohol etc. is used as a solvent. The SOG film is used for the interlayer insulation film of LSI for the purpose of flattening. However, the organic SOG film is easy to be etched to oxygen plasma treatment, a crack generates even thousands of Å thickness and the inorganic SOG film has problems, such as \*\*\*\*\*. Therefore, being conventionally used for an interlayer insulation film etc. by the monolayer is extent which is not almost and is used as a flattening layer of the upper layer of a CVD insulator layer.

[0145] Crack resistance is high, and this point and polysilazane have oxygen-proof plasma nature, and are usable as a to some extent thick insulator layer also at a monolayer. Therefore, the case where polysilazane is used here is explained.

[0146] In addition, as long as it forms two or more layers by the spreading film preferably at least one layer and the formation film containing the thin film laminated structure imprinted satisfies this condition, the SOG film may be additionally used for the gestalt of this operation.

[0147] In drawing 39, a loader 601 conveys one glass substrate at a time for two or more glass substrates contained by the cassette to ejection and a spin coater 602. In a spin coater 602, as shown in drawing 46, vacuum adsorption of the substrate 632 is carried out on a stage 630, and polysilazane 638 is dropped on a substrate 632 from the nozzle 636 of a dispenser 634. The dropped polysilazane 638 spreads like drawing 46 in the substrate center section. It is put into the mixed liquor of polysilazane and a xylene by the container called a canister can, it gets down to it, and is kept by the liquid storage section 605 shown in drawing 39 and drawing 46. The mixed liquor of polysilazane and a xylene is supplied to a dispenser 634 through a supply pipe 640 from the liquid storage section 605, and is applied on a substrate. Furthermore, as shown in drawing 47, polysilazane 638 is extended all over a glass substrate 632, and is applied by revolution of a stage 630. Most xylenes evaporate at this time. It is controlled by the control section 606 shown in drawing 39, a rotational frequency rises to 1000rpm in several seconds, and the rotational frequency and turnover time of a stage 630 are held about 20 seconds by 1000rpm, and stop after several seconds to a pan. On this spreading condition, the thickness of the spreading film of polysilazane becomes about 7000Å.

[0148] Next, a glass substrate is conveyed by the heat treatment section 603, in a steam ambient atmosphere, 100 to 350 degree C temperature, it is heat-treated for 10 to 60 minutes, and conversion is carried out to SiO<sub>2</sub>. This heat treatment is controlled by the temperature control section 607. In order that the heat treatment section 603 may make high the throughput of spreading mold insulator layer formation equipment, the substrate hold number of sheets in the die length of the heat treatment section 603 or this furnace is set up so that the tact time and heat treatment time amount of said spin coater 602 may have consistency. Since a xylene is used for the liquid with which polysilazane is mixed and hydrogen, ammonia, etc. are generated at the time of conversion, the exhaust air facility 608 is required for a spin coater 602 and the heat treatment section 603 at least. The glass substrate with which it heat-treated and the insulator layer was formed is contained by the cassette with an unloader 604.

[0149] the spreading mold insulator layer formation equipment shown in drawing 39 is remarkably easy an equipment configuration as compared with the conventional CVD system, therefore an equipment price is markedly alike and becomes cheap. And there are the descriptions, like as compared with a CVD system, a throughput is high, a maintenance is easy and the availability of equipment is high. The cost of a liquid crystal display can be substantially reduced according to this description.

[0150] Here, the gate dielectric film 148 shown in drawing 2 is an important insulator layer which influences the electrical characteristics of TFT, and an interface property with a silicone film must also



be controlled by thickness, membranous quality, and coincidence.

[0151] For that, it is desirable to use the spreading mold insulator layer formation equipment which shows the surface state of the silicone film before spreading formation of gate dielectric film 148 to drawing 40 other than making it clarification. The equipment shown in drawing 40 has prepared 2nd heat treatment section 603B between 1st heat treatment section 603A of the same function as the heat treatment section 603 of the equipment shown in drawing 39, and an unloader 604. In this 2nd heat treatment section 603B, it is desirable to perform heat treatment for 30 to 60 minutes at 400 to 500 degree C higher than the heat treatment temperature in 1st heat treatment section 603A, after heat-treating [ which was mentioned above ] by 1st heat treatment section 603A, or to heat-treat elevated-temperature short time, such as lamp annealing and laser annealing.

[0152] Thereby, as compared with the case of only heat treatment in the heat treatment section 603 of drawing 39, eburnation of the insulator layers, such as gate dielectric film 148, is carried out more, and membranous quality and an interface property are improved.

[0153] In addition, if it says about an interface property, since it will be easy to control the direction of the CVD film formed in a vacuum ambient atmosphere compared with a spreading insulator layer, when highly efficient TFT is required, among the insulator layers which constitute TFT, gate dielectric film may be formed by the CVD film, and may form other insulator layers by the spreading insulator layer by this invention.

[0154] (The formation approach of a spreading silicone film) Next, how to form the channel layer 143 of drawing 11 R> 1 with the spreading silicone film using a liquid phase process is explained. This approach can apply the detached core 120 shown in drawing 2, also when [ to form ] formed with A. amorphous silicon and B. semi-conductor.

[0155] A spreading silicone film can be formed using drawing 39 or the same equipment as the equipment of drawing 40 by preparing the liquid containing a silicon particle as coating liquid kept in the coating liquid storage section 605 shown in drawing 39 or drawing 40.

[0156] A 0.01-10-micrometer thing can be used for the particle size of the silicon particle contained in coating liquid. The particle size of this silicon particle is chosen according to the thickness of the silicone film applied. As for the particle size of the silicon particle which this invention person etc. received, the thing 10 micrometers or less occupied [ the about 1-micrometer thing ] 95% 10%. The silicon particle of a desired particle size can be obtained by atomizing the silicon particle of this particle size further with atomization equipment.

[0157] The silicon particle with the particle size of the predetermined range is used as the suspension mixed with liquids, such as alcohol, and is kept by the coating liquid storage section 605. And the regurgitation of the suspension of a silicon particle and alcohol is carried out on the substrate carried in to the spin coater 606 from the loader 605. And a stage 630 is rotated on the same spreading conditions as formation of a spreading insulator layer, the spreading film of a silicon particle is extended on a substrate, and a great portion of alcohol evaporates at this time.

[0158] Next, a substrate is heat-treated on the same heat treatment conditions as the case of spreading insulator layer formation by the heat treatment section 603 or heat treatment section 603 of \*\* 1st A. The silicone film crystallized by the reaction of silicon is formed in a substrate at this time.

[0159] When the equipment of drawing 39 is used, the substrate is further heat-treated in 2nd heat treatment section 603B at temperature higher than the heat treatment temperature in 1st heat treatment section 603A. It is desirable to perform this heat treatment by laser annealing or lamp annealing for a short time.

[0160] By heat-treating again in this 2nd heat treatment section 603B, the crystallinity of a silicone film, compactness, and adhesion with other film improve as compared with what was heat-treated only by 1st heat treatment section 603A.

[0161] Drawing 41 and drawing 42 are the block diagrams of the membrane formation equipment which forms a spreading silicone film and a spreading insulator layer continuously.

[0162] The membrane formation equipment of drawing 41 is making in-line connection of a loader 601, the 1st spin coater 602A, 1st heat treatment section 603A, 2nd heat treatment section 603B, the 2nd spin

coater 602B, the heat treatment section 603, and the unloader 604. 1st coating liquid storage section 605A and 1st control-section 606A which keep the suspension of a silicon particle and alcohol are connected to the 1st spin coater 602A. 2nd coating liquid storage section 605B and 2nd control-section 606B which keep the mixed liquor of polysilazane and a xylene are connected to 2nd spin coater section 602B.

[0163] If the equipment of drawing 41 is used, since the count of loading and an unload will become fewer by a unit of 1 time, a throughput increases further.

[0164] The membrane formation equipment of drawing 42 arranges 2nd heat treatment section 603B of the membrane formation equipment of drawing 41 after the heat treatment section 603 of a spreading insulator layer, and shows the modification for forming crystallization silicon. In this case, the silicone film which the cap layer of an insulator layer attached will be crystallized by 2nd heat treatment section 603B which carries out laser annealing etc. Since an insulator layer is effective in lowering the reflection factor on the front face of silicon, there is an advantage that laser energy is efficiently absorbed by the silicone film. Moreover, there are the descriptions, like the front face of the silicone film after laser annealing is smooth. In addition, the heat treatment section 603 in drawing 42 and 2nd heat treatment section 603B may be made to serve a double purpose in the one heat treatment section. In this case, in this one heat treatment section made to serve a double purpose, baking of a spreading insulator layer and heat treatment of crystallization of the silicone film on it can be performed simultaneously.

[0165] (Other formation approaches of a spreading silicone film) Coating liquid is applied and by [ the ] carrying out a postheat treatment shows other spreading mold silicone film formation equipments which form a silicone film to drawing 43 . Although a mono silane ( $\text{SiH}_4$ ) and a disilane ( $\text{Si}_2\text{H}_6$ ) are used when forming a silicone film with a CVD method, with the gestalt of this operation, high order silanes, such as a disilane and trishiran ( $\text{Si}_3\text{H}_8$ ), are used. For  $-111.9$  degrees C and a disilane,  $-14.5$  degrees C and trishiran are [ a mono silane /  $52.9$  degrees C and the tetra-silane ( $\text{Si}_4\text{H}_{10}$ ) of the boiling point of silanes ]  $108.1$  degrees C. Although a mono silane and a disilane are gases in ordinary temperature and ordinary pressure, the high order silane more than trishiran is a liquid. If it is made  $10$  degrees C of minus numbers, a disilane serves as a liquid and can be used as spreading film. Here, the case where trishiran is mainly used is explained.

[0166] In drawing 43 , one glass substrate is picked out at a time from a cassette with a loader 701, it is conveyed in a load lock chamber 702, and a load lock chamber 702 is decompressed by the exhaustor 711. After reaching a predetermined pressure, a glass substrate moves to the spin coater 703 which is in the reduced pressure condition comparable as said pressure, and trishiran is applied on a glass substrate through a dispenser from the trishiran storage section 707. In the spin coat section 703, a substrate rotates for 20 seconds from several seconds by 100 rotational frequencies thru/or 2000rpm, and the spin coat of the trishiran is carried out. The glass substrate with which the spin coat of the trishiran was carried out is promptly conveyed by the 1st heat treatment section 704 which is comparable as said pressure, it heat-treats at  $300$  to  $450$  degree C for several 10 minutes, and the silicone film whose thickness is several  $100\text{\AA}$  is formed. Next, a glass substrate is conveyed by the 2nd heat treatment section 705 which is comparable as said pressure, and receives heat treatment of elevated-temperature short time, such as laser annealing and lamp annealing. Thereby, a silicone film is crystallized. Next, after a glass substrate is conveyed in a load lock chamber 706 and returned to atmospheric pressure by nitrogen gas, it is conveyed by the unloader 707 and contained by the cassette.

[0167] As for an exhaustor 711, it is desirable to constitute from one set connected to two load locks chamber 702,706 and one set [ a total of two ] connected to the spin coat section 703, 1st, and 2nd heat treatment section 704,705 here. And a spin coater 703, the 1st heat treatment section 704, and the 2nd heat treatment section 705 are always exhausted by the exhaustor 711, and the reduced pressure condition ( $1.0$ - $0.5$  atmospheric-pressure extent) of an inert atmosphere is held. Silanes are for making it the silanes which it is toxic and were gasified not leak out of equipment. It is thought that the threshold limit value (TLV) of a mono silane is 5 ppm, and is threshold limit value also with high order comparable silanes, such as a disilane. Moreover, silanes combust spontaneously in an ordinary temperature air, and if concentration is high, it will burn explosively. Therefore, exhaust air of the

exhauster 711 connected to the spin coater 703, 1st, and 2nd heat treatment section 704,705 at least is connected to the flue-gas-treatment equipment 712 which defangs silanes. In addition, each processing rooms 701-707 of drawing 43 are mutually connected with a gate valve, and this gate valve is opened at the time of conveyance of a glass substrate and closed so that the gasified silanes may not flow into two load locks chamber.

[0168] Although the body of a spin coater 703 is almost the same as drawing 46, as for the temperature of the stage where the vacuum chuck of the glass substrate is carried out in drawing 43, being controlled by the temperature control section 710 is desirable. here – the time of trishiran – ordinary temperature – when using about 0 degree C and a disilane desirably, -40 degrees C or less are desirably controlled by -60 degrees C or less. Moreover, it is desirable that the storage section 708 and the supply line (not shown) of a disilane or trishiran are also controlled by the temperature control section 710 by temperature almost comparable as stage temperature.

[0169] Although spreading must be performed at temperature lower than these boiling points in order to apply a disilane and trishiran as a liquid, the vapor pressure of trishiran needs to lower this vapor pressure as much as possible by ordinary temperature ordinary pressure in consideration of about 0.4 atmospheric pressures and the vapor pressure of a disilane being about 0.3 atmospheric pressures at ordinary pressure and -40 degrees C. For this reason, it is desirable to lower the temperature of these silanes and a substrate as much as possible.

[0170] In order to make vapor pressure, such as a disilane and trishiran, lower and to raise the homogeneity of the spreading film, it is good also as an application-of-pressure-condition according a spin coater 703 and the 1st and 2nd heat treatment section 704,705 to inert gas. Boiling point temperature, such as a disilane, rises in the state of application of pressure, and since the vapor pressure in the same temperature becomes low, from the above-mentioned laying temperature, temperature of a spin coater 703 can be made into height, and can also be set as the temperature near a room temperature. In this case, it is desirable to exhaust in consideration of a thing when trishiran etc. should be revealed with the exhauster which considers as the double structure which changes into a reduced pressure condition, and prepares the revealed trishiran in the outside of the structure in which an application-of-pressure condition is possible independently. This this exhaust gas is processed in the flue-gas-treatment section 712.

[0171] Moreover, the silane gas which piles up in the interior of a spin coater 703 or the 1st and 2nd heat treatment section 704,705 is also exhausted with an exhauster 711.

[0172] The silicone film formation equipment shown in drawing 44 carries out in-line association of the silicone film formation equipment shown in drawing 43 R> 3, and the insulator layer formation equipment shown in drawing 39. That is, it has the 2nd heat treatment section 705 of drawing 43, and composition which introduced the spin coat section 602 and the heat treating furnace 603 of drawing 39 between load locks chamber 706.

[0173] In drawing 44, the processing of a silicone film crystallized by laser annealing in the 2nd heat treatment section 705 is the same as actuation of the equipment of drawing 43. As for the crystallized silicone film, polysilazane and the inorganic SOG film are applied in a spin coater 602. Next, in the heat treatment section 603, conversion of the applied film is carried out to an insulator layer.

[0174] The spin coater 703, 1st, and 2nd heat treatment section 704,705 is in the reduced pressure condition of an inert gas ambient atmosphere like drawing 43. Although the spin coater 602 and the heat treatment section 603 of an insulator layer were ordinary pressure in drawing 39, it considers as the reduced pressure condition of an inert gas ambient atmosphere with the equipment of drawing 44. An exhauster 608 performs exhaust air for this.

[0175] Since an insulator layer is formed by the inert atmosphere on this silicone film, the silicone film formed of drawing 44 is not exposed to atmospheric air. Therefore, since the interface of the silicone film which influences the property of a TFT component, and an insulator layer is controllable, the homogeneity of the property of a TFT component or this property can be raised.

[0176] In addition, although insulator layer formation on a silicone film was performed after crystallization of a silicone film at drawing 44, like the equipment of drawing 42, an insulator layer

may be formed after the 1st heat treatment of a silicone film, and a silicone film may be crystallized after heat treatment of the insulator layer. Also in this case, the silicone film which the cap layer of an insulator layer attached will be crystallized by laser annealing like the case of drawing 42. Since an insulator layer is effective in lowering the reflection factor on the front face of silicon, there is an advantage that laser energy is efficiently absorbed by the silicone film. Moreover, there are the descriptions, like the front face of the silicone film after laser annealing is smooth.

[0177] (The formation approach of semi-conductor film other than silicon) The semi-conductor film used as a channel layer can also be formed by the organic-semiconductor film. As this organic-semiconductor film, there is pentacene (Pentacene) etc. and vacuum deposition and the solution cast method can be used as that membrane formation approach.

[0178] (The impurity diffusion approach to a spreading silicone film) As shown in drawing 1515 and drawing 16, although it may be enforced using conventional ion implantation equipment etc., after the method of diffusing an impurity to the source and the silicone film used as a drain field applies an impurity content insulating layer, it is desirable [ a method ] to make the lower layer silicone film diffuse an impurity.

[0179] Formation of this impurity content insulator layer can use the same equipment as the equipment shown in drawing 40. With the gestalt of this operation, the SOG film containing phosphorus glass or boron glass shall be applied as impurity content spreading film. When forming the high concentration impurity range of N type, the SOG film which contains P2O5 of number 100microg per 100ml of these liquids is used for the liquid which contains SHIROKISAMPORIMA so that Si concentration may become number wt% by using ethanol and ethyl acetate as a solvent as impurity content spreading film. In this case, that coating liquid is kept in the coating liquid storage section 605 of drawing 2, and this coating liquid is applied to it on a substrate from a spin coater 602. Furthermore, in a spin coater 602, several 1000A thickness is obtained as said account SOG film because a rotational frequency rotates a substrate by several 1000 rpm. This impurity content spreading film is heat-treated at 300 degrees C thru/or 500 degrees C by 1st heat treatment section 603A, and turns into the Lynn glass membrane containing P2O5 [ several mol % ]. The substrate with which the Lynn glass membrane was formed receives heat treatment of the elevated-temperature short time of lamp annealing or laser annealing in 2nd heat treatment section 603B, the impurity in the SOG film carries out solid phase diffusion into the lower layer silicone film, and a high concentration impurity range is formed into this silicone film. Finally a TFT substrate is contained by the cassette with an unloader 604.

[0180] In formation of this source drain field, the processing for less than 1 minute is possible for a spreading process and the annealing process of an elevated-temperature short time, and they have very high productivity. In addition, although a heat treatment process is the need about several 10 minutes, it can reduce baton time amount by devising the die length and structure of a heat treating furnace.

[0181] Since gestalt \*\*\*\*\* of this operation and formation of a source drain field are performed by formation of the spreading film, and heat treatment of an elevated-temperature short time instead of the conventional ion implantation or ion doping, TFT can be manufactured using the cheap and high equipment of a throughput.

[0182] (The formation approach of the spreading electric conduction film) Next, the liquid containing a conductive particle is applied and the electric conduction film 152 (electric conduction film 152a, 152b, 152c, and 152d shown in drawing 17) shown in drawing 2 is explained about how to form the spreading electric conduction film. This approach can be used also when forming a detached core 120 as an F. metal. This spreading electric conduction film can also be manufactured using the equipment shown in drawing 39 or drawing 40. At this time, the thing which made the liquid, for example, an organic solvent, distribute the particle of conductive matter, such as a metal, is used for the liquid kept by drawing 39 and the coating liquid storage section 605 of drawing 40. For example, the regurgitation of the thing which made organic solvents, such as a terpeneol and toluene, distribute a silver particle with a particle size of 80 - 100A is carried out on a substrate from a spin coater 602. Then, a substrate is rotated by 1000rpm and the spin coat of the coating liquid is carried out on a substrate. Furthermore, if it heat-treats at 250 to 300 degree C in heat treatment section 603of \*\* 1st A of the heat treatment section

603 of drawing 39 , or drawing 40 , the thousands of A electric conduction film can be obtained. In addition to this, there are Au, aluminum, Cu, nickel, Co, Cr, ITO, etc. in the particle of the conductive matter, and the electric conduction film can be formed in it with spreading mold electric conduction film formation equipment.

[0183] Since the obtained electric conduction film is the set of a particle and is very activity, it is necessary to make a spin coater 602, and the heat treatment section 603 or heat treatment section 603of \*\* 1st A into an inert gas ambient atmosphere.

[0184] Moreover, the about single figure resistance of the spreading electric conduction film may become high compared with the resistance of bulk. In this case, if the spreading electric conduction film is further heat-treated at 300 thru/or 500 degrees C by 2nd heat treatment section 603B of drawing 40 , the resistance of the electric conduction film will fall. At this time, contact resistance with contact resistance with the source wiring formed by the source field and spreading electric conduction film of TFT, and a drain field and the drain electrode formed by the spreading electric conduction film can be further reduced to coincidence. If elevated-temperature short time, such as lamp annealing and laser annealing, is heat-treated in 2nd heat treatment section 603B, reduction in resistance of the spreading electric conduction film and contact resistance can be reduced more effectively. Moreover, multilayer formation of the metal of a different kind can be carried out, and dependability can also be raised. Since Ag tends [ comparatively ] to oxidize in air, it is good to form on Ag aluminum which cannot oxidize easily in air, Cu, etc.

[0185] (Other formation approaches of a spreading conductive layer) This approach is the approach of forming a metal deposit and forming the electric conduction film on the spreading ITO film mentioned later.

[0186] Drawing 45 shows the flow chart which performs nickel plating to a spreading ITO front face. The spreading ITO film is formed by the approach mentioned above at step 1 of drawing 45 . Next, at step 2, light etching of the spreading ITO front face is carried out, for example, and the front face is activated. At step 3, as pretreatment of nickel plating processing of step 4, first, the complex salt of Pd/Sn is made to adhere to the front face of Spreading ITO, and processing which deposits Pd on a front face next is performed.

[0187] At nickel plating process of step 4, by carrying out an electroless deposition process, for example, Pd by which the spreading ITO front face deposited is permuted by nickel, and nickel plating processing is made. Eburnation of the deposit is carried out by annealing nickel deposit further at step 4. Finally, a conductive layer is completed on nickel plating at step 5 by the thing as an antioxidizing layer noble-metals-plated for example, Au plating processed.

[0188] By this approach, though the spreading ITO film is used as the base, a deposit can be formed and conductive layers other than a transparent electrode can be formed.

[0189] (The methods of application other than a spin coat) Drawing 48 thru/or drawing 50 are drawings showing the coater which applies liquids, such as a resist used for the liquid for forming a thin film, or the mask at the time of photo etching. As a liquid to apply, a resist is mentioned as an example and the gestalt of this operation explains it. It can use not only for resist spreading but for formation of the various spreading film mentioned above, of course. In drawing 48 , vacuum adsorption of the substrate 802 is carried out on the stage 801. A resist is supplied to the dispenser head 804 through a supply pipe 806 from the liquid storage section 807. A resist is further applied as very many dots 803 on a substrate 802 from two or more nozzles 805 prepared in the dispenser head 807.

[0190] The detail sectional view of a nozzle 805 is shown in drawing 49 . Drawing 49 is the same structure as the head of an ink jet printer, and carries out the regurgitation of the resist by the oscillation of a piezo-electric element. A resist collects on the cavity section 813 through a feed hopper 812 from the entry section 811. This diaphragm 815 moves by telescopic motion of the piezo-electric element 814 stuck to the diaphragm 815, and the volume of a cavity 813 decreases or increases. A resist is breathed out from the nozzle opening 816, when the volume of a cavity 813 decreases, and when the volume of a cavity 813 increases, a resist is supplied to a cavity 813 from a feed hopper 812. Two or more nozzle openings 816 are arranged two-dimensional, as shown in drawing 50 , and as shown in drawing 48 ,

when a substrate 802 or a dispenser 804 moves relatively, a resist is applied in the shape of a dot all over a substrate. In drawing 50, the longitudinal direction pitch P1 is [ several 100 micrometers and the lengthwise direction pitch P2 of the array pitch of the nozzle opening 816 ] several mm. The aperture of the nozzle opening 816 is several 10 micrometers thru/or several 100 micrometers. 1 time of discharge quantity is several 10 ng(s) thru/or several 100 ng(s), and the magnitude of the drop of the resist breathed out is 10 micrometers of diameter numbers, and several 100 micrometers. It is several 100-micrometer round shape immediately after breathing out the resist applied in the shape of a dot from a nozzle 805. If the pitch of said dot 803 is also set to several 100 micrometers and a rotational frequency rotates a substrate for several seconds by hundreds thru/or thousands rpm when applying a resist all over a substrate, the spreading film of uniform thickness will be obtained. The thickness of the spreading film is controllable not only by turnover time but the engine speed of a substrate, or the aperture of the nozzle opening 816 and the pitch of a dot 803.

[0191] This resist spreading method is a liquid spreading method of an ink jet method, and since what is necessary is just to move for example, rotate a substrate so that a resist may be applied to a part without the resist between dots 803 since it is applied in the shape of a dot all over a substrate, a resist can be used efficiently. Since this method is applicable not only like a resist but formation of the insulator layer formed by the spreading film mentioned above, a silicone film, and the electric conduction film, very big effectiveness is brought to the cost reduction of a liquid crystal display.

[0192] Moreover, in liquid spreading of an ink jet method, since aperture of the nozzle opening 816 can be made still smaller, it is also possible to apply to the linear pattern of 10-20-micrometer width of face. If this technique is used for formation of a silicone film or the electric conduction film, the unnecessary direct writing of a photolithography process will become possible. If the design rule of TFT is about several 10 micrometers, manufacture of the liquid crystal display which does not use a CVD system, a sputtering system, ion implantation or an ion doping system, an aligner, and an etching system will be attained by combining the thin film coating technology of this direct writing and a spreading method. That is, a liquid crystal display can be manufactured only with thermal treatment equipments, such as a liquid coater of the ink jet method by this invention, and a laser annealer, a lamp annealer.

[0193] (Related with the other film formation approaches) When forming a detached core 120 with E. organic polymeric materials, it can form as spreading film by BEKU [ it / apply a liquefied organic giant molecule with a spin coat method etc., and ] after that. The glue line 160 shown in drawing 18 can also be formed by the spreading film. heat treatment also when forming a detached core 120 with the various ceramics shown in B. - C., after applying a liquefied ceramic ingredient -- it can obtain by sintering by low warm temperature processing of laser annealing etc. preferably.

[0194] (Gestalt of the 2nd operation) If the technique explained with the gestalt of the gestalt of the 1st operation of a \*\*\*\* is used, the microcomputer constituted using the thin film device as shown in drawing 25 (a), for example can be formed on a desired substrate.

[0195] In drawing 25 (a), the solar battery 340 possessing the PIN junction of an amorphous silicon for supplying the supply voltage of CPU300, RAM320 and the I/O circuits 360 where the thin film device was used and the circuit was constituted, and these circuits is carried on the flexible substrate 182 as a secondary imprint object which consists of plastics etc.

[0196] Since the microcomputer of drawing 25 (a) is formed on the flexible substrate 182 which is a secondary imprint object, as shown in drawing 25 (b), since it is lightweight, it has strongly the description that it is strong also to drop in bending. Moreover, the plastic plate 182 shown in drawing 25 (a) may make the case of electronic equipment serve a double purpose. If it carries out like this, the electronic equipment by which the thin film device was imprinted by either [ at least ] the inner surface of a case or the outside surface can be manufactured.

[0197] (Gestalt of the 3rd operation) The gestalt of this operation explains the example of the manufacture process in the case of creating the liquid crystal display of the active-matrix mold using a active-matrix substrate as shown in drawing 26 using the imprint technique of an above-mentioned thin film device.

[0198] (Configuration of a liquid crystal display) As shown in drawing 26, the liquid crystal display of

a active-matrix mold possesses the sources 400 of the illumination light, such as a back light, a polarizing plate 420, the active-matrix substrate 440, liquid crystal 460, the opposite substrate 480, and a polarizing plate 500.

[0199] In addition, if it constitutes as a reflective mold liquid crystal panel which replaced with the source 400 of the illumination light, and adopted the reflecting plate when using a flexible substrate like a plastic film for the active-matrix substrate 440 and the opposite substrate 480 of this invention, there is flexibility and a lightweight active matrix liquid crystal panel strong against an impact and can be realized. In addition, when a pixel electrode is formed with a metal, a reflecting plate and a polarizing plate 420 become unnecessary.

[0200] The active-matrix substrate 440 used with the gestalt of this operation arranges TFT to a picture element part 442, and is a driver built-in active-matrix substrate in which the driver circuit (a scanning-line driver and data-line driver) 444 was carried further.

[0201] The sectional view of the important section of this active matrix liquid crystal display is shown in drawing 27 , and the circuitry of the important section of a liquid crystal display is shown in drawing 28 .

[0202] As shown in drawing 28 , the gate is connected to the gate line G1, one side of a source drain is connected to the data line D1, and a picture element part 442 contains TFT (M1) by which another side of a source drain was connected to liquid crystal 460, and liquid crystal 460.

[0203] Moreover, the driver section 444 is constituted including TFT (M2) formed of the same process as TFT (M1) of a picture element part.

[0204] As shown in the left-hand side of drawing 27 , TFT (M1) in a picture element part 442 is constituted including the source drain layers 1100a and 1100b, channel 1100e, gate-dielectric-film 1200a, gate electrode 1300a, an insulator layer 1500, and the source drain electrodes 1400a and 1400b.

[0205] In addition, a reference number 1700 is a pixel electrode and a reference number 1702 shows the field (electrical-potential-difference impression field to liquid crystal) where the pixel electrode 1700 impresses an electrical potential difference to liquid crystal 460. The orientation film is omitted among drawing. The pixel electrode 1700 is constituted by metals (in the case of the liquid crystal panel of a reflective mold), such as ITO (in the case of the liquid crystal panel of a light transmission mold), or aluminum.

[0206] Moreover, as shown in the right-hand side of drawing 27 , TFT (M2) which constitutes the driver section 444 is constituted including the source, the drain layers 1100c and 1100d, channel 1100f, gate-dielectric-film 1200b, gate electrode 1300b, an insulator layer 1500, and the source drain electrodes 1400c and 1400d.

[0207] In addition, in drawing 27 , a reference number 480 is for example, an opposite substrate (for example, soda glass substrate), and a reference number 482 is a common electrode. Moreover, a reference number 1000 is SiO<sub>2</sub> film, a reference number 1600 is an interlayer insulation film (for example, SiO<sub>2</sub> film), and a reference number 1800 is a glue line. Moreover, a reference number 1900 is a substrate (imprint object) which consists for example, of a soda glass substrate.

[0208] (Manufacture process of a liquid crystal display) The manufacture process of the liquid crystal display of drawing 27 is hereafter explained with reference to drawing 29 - drawing 34 .

[0209] First, it forms through the same manufacture process as drawing 11 - drawing 21 on the substrate (for example, quartz substrate) 3000 which it is reliable in TFT (M1, M2) like drawing 29 , and penetrates laser light, and a protective coat 1600 is constituted. In addition, in drawing 29 , a reference number 3100 is the 1st detached core (laser absorption layer). Moreover, in drawing 29 , both TFT(s) (M1, M2) are taken as MOSFET of n mold. However, it is good also as not the thing limited to this but MOSFET of p mold, and CMOS structure.

[0210] Next, as shown in drawing 30 , a protective coat 1600 is etched selectively and the pixel electrode 1700 which consists of metals, such as ITO film or aluminum through which it flows in electrode 1400a, is formed. In using the ITO film, it becomes the liquid crystal panel of a transparency mold, and in using metals, such as aluminum, it becomes the liquid crystal panel of a reflective mold.

[0211] Next, as shown in drawing 31 , the substrate 1900 which is a primary imprint object is joined through the thermofusion nature glue line 1800 which is the 2nd detached core (adhesion). In addition,

the 2nd detached core can also consist of ablation layers like the 1st detached core.

[0212] Next, as shown in drawing 31 , excimer laser light is irradiated from the rear face of a substrate 3000, and a substrate 3000 is torn off after this.

[0213] Next, the 1st detached core (laser absorption layer) 3100 is removed. Thereby, as shown in drawing 32 , a picture element part 442 and the driver section 44 are imprinted by the primary imprint object 1900.

[0214] Next, as shown in drawing 33 , the secondary imprint object 2100 is joined to the underside of SiO<sub>2</sub> film 1000 through the thermosetting glue line 2000.

[0215] Then, the primary imprint object 1900 is laid on oven, for example, melting of the thermofusion nature adhesives 1800 is carried out, and it is made to secede from the primary imprint object 1900. The thermofusion nature glue line 1900 adhering to a protective coat 1600 and the pixel electrode 1700 is also removed.

[0216] Thereby, as shown in drawing 34 , the active-matrix substrate 440 imprinted by the secondary imprint object 2100 is completed. It has exposed from the surface and the electric connection with liquid crystal is possible for the pixel electrode 1700. Then, the orientation film is formed in the front face of the insulator layer (interlayers, such as SiO<sub>2</sub>) 1000 of the active-matrix substrate 440, and the front face of the pixel electrode 1700, and orientation processing is performed. The orientation film is omitted in drawing 34 R> 4.

[0217] And further, as shown in drawing 27 , the pixel electrode 1700 and the common electrode which counters are formed in the front face, the opposite substrate 480 with which orientation processing of the front face was carried out, and the active MATORIKU substrate 440 are closed with a sealing agent (sealant), liquid crystal is enclosed among both substrates, and a liquid crystal display is completed.

[0218] In addition, about the film shown in the gestalt of the 1st operation among the spreading film on the member which constitutes the liquid crystal display mentioned above, and the film which has the same function, it can form using the liquid phase process shown with the gestalt of the 1st operation.

[0219] The following explains the liquid phase process for forming a transparent electrode 1700 by the spreading film.

[0220] (The formation approach of a transparent electrode) Next, the shaping approach of the transparent electrode using the spreading ITO film is explained. Membrane formation of this spreading ITO can also be carried out using the same equipment as drawing 40 . The coating liquid used with the gestalt of this operation is the liquefied thing (for example, the trade name by Asahi Denka Kogyo K.K.: ADEKA ITO spreading film / ITO-103L) by which an organic indium and organic tin were blended 8% by the ratio of 97:3 into the xylol. In addition, as coating liquid, the ratio of an organic indium and organic tin can use the thing in the range from 99:1 to 90:10. This coating liquid is kept by the coating liquid storage section 605 of drawing 40 .

[0221] This coating liquid is breathed out on a substrate by the spin coater 602, and a spin coat is carried out by rotating a substrate further.

[0222] Next, although heat treatment of the spreading film was carried out, the heat treatment conditions at this time were set up as follows. First, heat treatment of the 1st for 30 to 60 minutes was performed in [ of 250 degrees C - 450 degrees C ] air or an oxygen ambient atmosphere in 1st heat treatment section 603A of drawing 40 R> 0. Next, heat treatment of the 2nd for 30 to 60 minutes was performed in 2nd heat treatment section 603B in the 200 degrees C - 400 degrees C hydrogen content ambient atmosphere. Consequently, an organic component is removed and the mixed film (ITO film) of an indium oxide and a stannic acid ghost is formed. By the above-mentioned heat treatment, sheet resistance is 102ohm/\*\*-104ohm/\*\*, and light transmittance becomes 90% or more, and, as for the ITO film whose thickness is about 500A - about 2000A, can use engine performance sufficient as a pixel electrode 41 as the ITO film which it had. Although the sheet resistance of the ITO film after said 1st heat treatment is the order of 105-106ohms / \*\*, sheet resistance falls from that of said 2nd heat treatment to the order of 102-104ohms / \*\*.

[0223] Formation of this spreading ITO film can manufacture the spreading ITO film and a spreading insulator layer with in-line one with the equipment shown in drawing 41 or drawing 42 . If it does in this



way, the front face of the spreading ITO film [ activity / immediately after formation ] can be protected by the insulator layer.

[0224] In addition, although the gestalt of this operation mentioned the TFT active-matrix substrate as the example and explained the thin film device, it is applicable as the same active-matrix substrate also like what uses other two terminals, such as TFD (Thin Film Diode) and MIS (metal-insulation-silicon), and 3 terminal component as a pixel switching element. For example, although the thin film laminated structure of the active-matrix substrate using TFD consists of only a conductive layer and an insulating layer excluding a semi-conductor layer, this invention is applicable also in this case. Furthermore, this invention may use EL (electro luminescence) etc. only for a active-matrix substrate, without being based on liquid crystal also as a display element. Furthermore, this invention is applicable to the electronic equipment which carried the thin film device and it which have various thin film laminated structures which contain a semi-conductor layer further including a conductive layer and an insulating layer, such as a semiconductor device containing TFT, and DMD (digital mirror device).

[0225] Moreover, ID circuit transposed to the conventional bar code which symbolizes ID, such as a price of a product, as a utilization gestalt of the thin film device manufactured by the imprint approach of this invention can be mentioned. The label-like imprint object with which the thin film device was imprinted in this case is stuck on various articles through a double-sided tape. ID of the article is read by energizing in ID circuit given to the article.

[0226] (Gestalt of the 4th operation) The gestalt of operation of the 4th of this invention is shown in drawing 35 .

[0227] With the gestalt of this operation, multiple-times activation of the imprint approach of an above-mentioned thin film device is carried out, on a larger substrate (imprint object) than the substrate of an imprinting agency, two or more patterns containing a thin film device are imprinted, and a large-scale active-matrix substrate is formed eventually.

[0228] That is, on the big substrate 7000, the imprint of multiple times is performed and picture element parts 7100a-7100P are formed. TFT and wiring are formed in the picture element part as surrounded and shown to the drawing 35 upside by the alternate long and short dash line. In drawing 35 R> 5, a reference number 7210 is the scanning line, a reference number 7200 is a signal line and a reference number 7230 is [ a reference number 7220 is a gate electrode and ] a pixel electrode.

[0229] The large-scale active-matrix substrate carrying a reliable thin film device can be created by repeating and using a reliable substrate or carrying out multiple-times activation of the imprint of a thin film pattern using two or more 1st substrates.

[0230] (Gestalt of the 5th operation) The gestalt of operation of the 5th of this invention is shown in drawing 36 .

[0231] The description of the gestalt of this operation is imprinting two or more patterns containing the thin film device (that is, thin film device with which minimum line width's differs) with which multiple-times activation of the imprint approach of an above-mentioned thin film device is carried out, and design rules' (that is, design rule's when carrying out a pattern design's) differ on a bigger substrate than the substrate top of an imprinting agency.

[0232] In drawing 36 , the driver circuit (8000-8032) created in the manufacture process more detailed than a picture element part (7100a-7100p) is created around the substrate 6000 by the imprint of multiple times in the active-matrix substrate of driver loading.

[0233] Since the shift register which constitutes a driver circuit carries out actuation of a logic level to the bottom of a low battery, rather than Pixel TFT, pressure-proofing may be low, and as it is therefore set to TFT more detailed than Pixel TFT, high integration can be attained.

[0234] According to the gestalt of this operation, two or more circuits where design rule level differs (that is, manufacture processes differ) are realizable on one substrate. In addition, since high pressure-proofing is the need like Pixel TFT, a sampling means (thin film transistor M2 of drawing 25 ) to sample a data signal by control of a shift register is good to form with the same process as Pixel TFT / same design rule.

[0235] (Gestalt of the 6th operation) Drawing 37 and drawing 38 are replaced with the thermofusion

nature glue line 160 as the 2nd detached core used with the gestalt of the 1st operation, it is the same as the 1st detached core 120 of the gestalt of the 1st operation, for example, the modification using the amorphous silicon layer 220 is shown. As shown in drawing 37, the primary imprint object 180 is joined through the glue line 230 on this FUMORUFASU silicon layer 220. Moreover, drawing 37 R> 7 shows the optical exposure process for producing ablation in the 1st detached core 120, and as this removes a substrate 100 and the 1st detached core 120 from the underside of the thin film device layer 140 after the process of drawing 4, and the optical exposure process of corresponding drawing 37 and shows drawing 38, it joins the secondary imprint object 200 through a glue line 190. As shown in drawing 38 next, an optical exposure is carried out from the primary imprint object 180 side at the amorphous silicon layer 220. Thereby, ablation arises in the amorphous silicon layer 220. Consequently, the primary imprint object 180 and a glue line 230 can be \*\*\*\*\* (ed) in the thin film device layer 140. [0236] Thus, ablation may be produced one by one on the both sides of the 1st and 2nd detached core, and the secondary imprint object 200 may be made to imprint the thin film device layer 140 in this invention.

[0237]

[Example] Next, the concrete example of this invention is explained.

[0238] (Example 1) The quartz substrate (1630 degrees C, a strain point: softening temperature : 1070 degrees C, permeability of excimer laser : about 100%) with a 50mm [ 50mm by ] x thickness of 1.1mm was prepared, and the amorphous silicon (a-Si) film was formed in one side of this quartz substrate as the 1st detached core (laser beam absorption layer) with the low voltage CVD method (Si<sub>2</sub> H<sub>6</sub> gas, 425 degrees C). The thickness of the 1st detached core was 100nm.

[0239] Next, it is SiO<sub>2</sub> as an interlayer on the 1st detached core. The film was formed. This SiO<sub>2</sub> The liquid phase process was used for membranous formation. That is, the polysilazane (trade name) of TONEN CORP. was mixed to the xylene, spin spreading was carried out on the substrate, and it was made to convert into SiO<sub>2</sub> film by heat-treating this spreading film in the ambient atmosphere containing a steam. This interlayer's thickness was 200nm.

[0240] Next, the amorphous silicone film of 50nm of thickness was formed as a transferred layer on the interlayer with the low voltage CVD method (Si<sub>2</sub> H<sub>6</sub> gas, 425 degrees C), a laser beam (wavelength of 308nm) is irradiated, this amorphous silicone film was crystallized, and it considered as the polish recon film. Then, to this polish recon film, predetermined pattern NINGU was given and the field used as the source drain channel of a thin film transistor was formed. Then, the gate dielectric film SiO<sub>2</sub> which consists of the above-mentioned polysilazane using the same liquid phase process as an interlayer SiO<sub>2</sub> was formed. Then, the gate electrode was formed in the liquid phase process on gate dielectric film. For this reason, the trade name by Asahi Denka Kogyo K.K.: The spin coat of the coating liquid which made liquefied the ADEKA ITO spreading film / ITO-103L was carried out, this was heat-treated in the above-mentioned 1st and the 2nd heat treatment section 603A and 603B, and the spreading ITO film was formed. Then, the metal deposit was formed in the procedure of drawing 45 on the spreading ITO film. And patterning of the spreading ITO film and the metal deposit was carried out, and the gate electrode was formed. By carrying out an ion implantation, using this gate electrode as a mask, the source drain field was formed in the self-align target (selfer line), and the thin film transistor was formed. Then, the electrode connected to a source drain field and wiring, and wiring which leads to a gate electrode are formed if needed. These electrodes and wiring as well as a gate electrode were also formed using the liquid phase process with the same ingredient.

[0241] Next, thermofusion nature adhesives (trade name: proof wax) were applied on said thin film transistor, and the transparent large-sized glass substrate (soda glass, softening-temperature: 740 degree C, a strain point: 511 degrees C) with a 300mm [ 200mm by ] x thickness of 1.1mm was joined as a primary imprint object.

[0242] Next, Xe-Cl excimer laser (wavelength: 308nm) was irradiated from the quartz substrate side, and the 1st detached core was made to produce exfoliation (exfoliation in a layer, and interfacial peeling). The irradiated energy density of Xe-Cl excimer laser was 250 mJ/cm<sup>2</sup>, and irradiation time was 20ns. In addition, the exposure of excimer laser has a spot beam exposure and a line beam exposure,

and when it is a spot beam exposure, a spot exposure is carried out to a predetermined unit field (for example, 8mmx8mm), and while a unit field shifts this spot exposure about [ every ] 1/10, it is irradiated. Moreover, in the line beam exposure, it irradiates, shifting a predetermined unit field (for example, 378mmx0.1mm and 378mmx0.3mm (field where, as for these, 90% or more of energy is obtained)) about [ every ] 1/10 similarly. Thereby, each point of the 1st detached core receives at least ten exposures. This laser radiation is carried out to the whole quartz substrate surface, shifting an exposure field.

[0243] Then, a quartz substrate and glass substrate primary (imprint object) were torn off in the 1st detached core, and the thin film transistor and interlayer who were formed on the quartz substrate were primarily imprinted to the glass substrate side which is a primary imprint object.

[0244] Then, etching, washing, or those combination removed the 1st detached core adhering to the front face of the middle class by the side of a glass substrate. Moreover, processing with the same said of a quartz substrate was performed, and the reuse was presented.

[0245] Furthermore, after applying ultraviolet curing mold adhesives to the underside of the interlayer who exposed (thickness: 100 micrometers) and joining a transparent large-sized glass substrate (soda glass, softening-temperature: 740 degree C, a strain point: 511 degrees C) with a 300mm[ 200mm by ] x thickness of 1.1mm to it as a secondary imprint object further at the paint film, ultraviolet rays were irradiated from the glass substrate side, adhesives were stiffened, and adhesion immobilization of these was carried out.

[0246] Then, thermofusion of the thermofusion nature adhesives was carried out, and the glass substrate which is a primary imprint object was removed. This imprinted the thin film transistor and the interlayer secondarily to the glass substrate side which is a secondary imprint object. In addition, a primary imprint object is also reusable with washing.

[0247] Here, if the glass substrate used as a primary imprint object is a bigger substrate than a quartz substrate, the primary imprint to a glass substrate from a quartz substrate like this example can be repeatedly carried out to a superficially different field, and many thin film transistors can be formed on a glass substrate from the number of the thin film transistors which can be formed in a quartz substrate. Furthermore, on a glass substrate, a laminating can be carried out repeatedly and more thin film transistors can be formed similarly. Or the glass substrate used as a secondary imprint object can be used as a large-sized substrate rather than a primary imprint object and a quartz substrate, a secondary imprint can be repeated and carried out, and many thin film transistors can also be formed from the number of the thin film transistors which can be formed in a quartz substrate.

[0248] (Example 2) the 1st detached core – H (hydrogen) -- 20at(s)% – the thin film transistor was imprinted like the example 1 except having considered as the amorphous silicone film to contain.

[0249] In addition, adjustment of the amount of H in an amorphous silicone film was performed by setting up suitably the conditions at the time of membrane formation by the low voltage CVD method.

[0250] (Example 3) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as the ceramic thin film (presentation-bTiO<sub>3</sub>, thickness: 200nm) formed with the sol-gel method with the spin coat.

[0251] (Example 4) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as the ceramic thin film (presentation: BaTiO<sub>3</sub>, thickness: 400nm) formed by sputtering.

[0252] (Example 5) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as the ceramic thin film (presentation :P b (Zr Ti)O<sub>3</sub> (PZT) and thickness: 50nm) formed by the laser-ablation method.

[0253] (Example 6) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as the polyimide film (thickness: 200nm) formed with the spin coat.

[0254] (Example 7) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as the polyphenylene sulfide film (thickness: 200nm) formed with the spin coat.

[0255] (Example 8) The thin film transistor was imprinted like the example 1 except having used the 1st detached core as aluminum layer (thickness: 300nm) formed by sputtering.

[0256] (Example 9) As an exposure light, the thin film transistor was imprinted like the example 2

except having used Kr-F excimer laser (wavelength: 248nm). In addition, the energy density of the irradiated laser was 250 mJ/cm<sup>2</sup>, and irradiation time was 20ns.

[0257] (Example 10) As an exposure light, the thin film transistor was imprinted like the example 2 except having used Nd-YAIG laser (wavelength: 1068nm). In addition, the energy density of the irradiated laser was 400 mJ/cm<sup>2</sup>, and irradiation time was 20ns.

[0258] (Example 11) The thin film transistor was imprinted like the example 1 except having considered as the thin film transistor of the polish recon film (80nm of thickness) by elevated-temperature process 1000 degree C as a transferred layer.

[0259] (Example 12) As an imprint object, the thin film transistor was imprinted like the example 1 except having used the transparence substrate made from a polycarbonate (glass transition point: 130 degrees C).

[0260] (Example 13) As an imprint object, the thin film transistor was imprinted like the example 2 except having used the transparence substrate made of an AS resin (glass transition point: 70-90 degrees C).

[0261] (Example 14) As an imprint object, the thin film transistor was imprinted like the example 3 except having used the transparence substrate made from polymethylmethacrylate (glass transition point: 70-90 degrees C).

[0262] (Example 15) As an imprint object, the thin film transistor was imprinted like the example 5 except having used the transparence substrate made from polyethylene terephthalate (glass transition point: 67 degrees C).

[0263] (Example 16) As an imprint object, the thin film transistor was imprinted like the example 6 except having used the transparence substrate made from high density polyethylene (glass transition point: 77-90 degrees C).

(Example 17) As an imprint object, the thin film transistor was imprinted like the example 9 except having used the transparence substrate made from a polyamide (glass transition point: 145 degrees C).

[0264] (Example 18) As an imprint object, the thin film transistor was imprinted like the example 10 except having used the transparence substrate made of an epoxy resin (glass transition point: 120 degrees C).

[0265] (Example 19) As an imprint object, the thin film transistor was imprinted like the example 11 except having used the transparence substrate made from polymethylmethacrylate (glass transition point: 70-90 degrees C).

[0266] About examples 1-19, when the condition of the imprinted thin film transistor was guessed the \*\* view under the naked eye and the microscope, respectively, all had neither a defect nor nonuniformity and the imprint was made by homogeneity.

[0267] It becomes possible to imprint a thin film device (transferred layer) secondarily to various imprint objects, maintaining the built-up sequence formed in the substrate, when using the imprint technique of this invention, as stated above. or [ for example, / that a thin film cannot be formed directly ] -- or it can be formed by imprint also to what consisted of an ingredient unsuitable for forming, an ingredient with easy shaping, a cheap ingredient, etc., the large-sized body which is hard to move.

[0268] That in which properties, such as thermal resistance and corrosion resistance, are inferior compared with various synthetic resin or a substrate ingredient like glass material with the low melting point can be used especially for an imprint object. therefore -- for example, it can face manufacturing the liquid crystal display in which the thin film transistor (especially poly-Si TFT) was formed on the transparence substrate, and a large-sized and cheap liquid crystal display can be easily manufactured now as an imprint object as a substrate using the quartz-glass substrate which is excellent in thermal resistance by using a transparence substrate of the ingredient which it is cheap and processing tends to carry out like glass material with low various synthetic resin and melting point. Such an advantage is the same also about manufacture of not only a liquid crystal display but other devices.

[0269] Moreover, although the above advantages are enjoyed, since a transferred layer like a functional thin film can be formed to a heat-resistant high substrate like a reliable substrate, especially a quartz-glass substrate and patterning can be carried out further, a reliable functional thin film can be formed on

an imprint object irrespective of the material property of an imprint object.

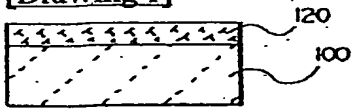
[0270] Moreover, although such a reliable substrate is expensive, it is also possible to reuse it and, therefore, a manufacturing cost is also reduced.

[0271] Moreover, according to another gestalt of this invention, it is also possible to imprint a firm transferred layer from a substrate to an imprint object side only using much more detached core and one imprint object, without necessarily using the 1st and 2nd detached core and primary, and a secondary imprint object as mentioned above. In order to give firmness to the transferred layer itself, the insulating layer in a thin film device can be thickened, or a reinforcement layer can be formed.

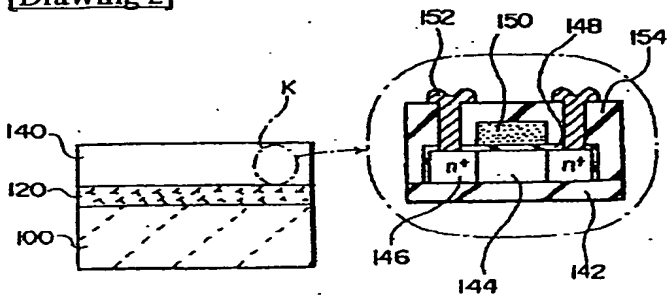
[0272]

DRAWINGS

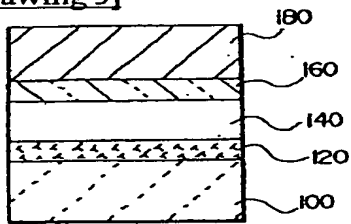
[Drawing 1]



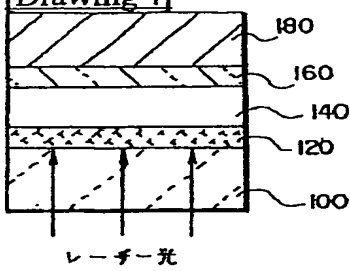
[Drawing 2]



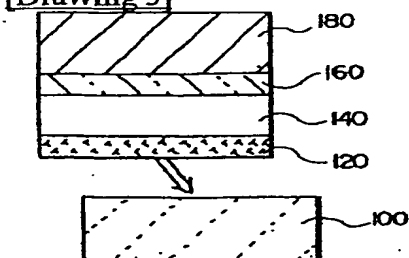
[Drawing 3]



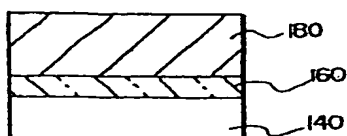
[Drawing 4]



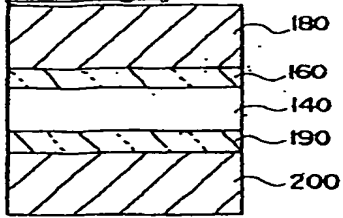
[Drawing 5]



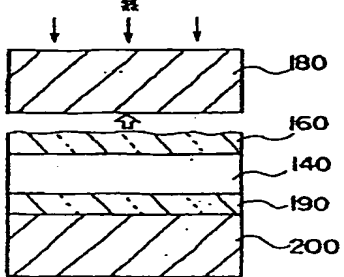
[Drawing 6]



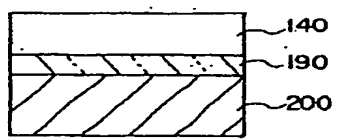
[Drawing 7]



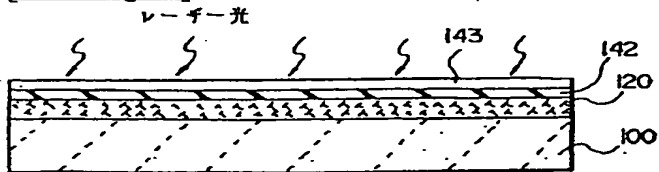
[Drawing 8]



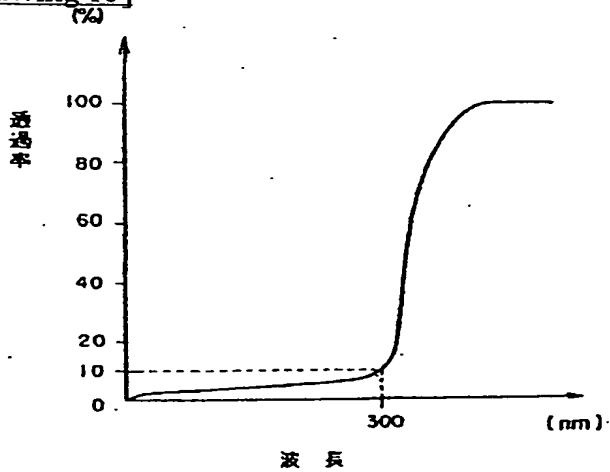
[Drawing 9]



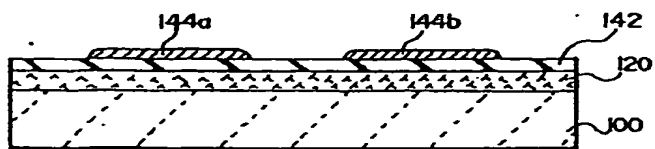
[Drawing 11]



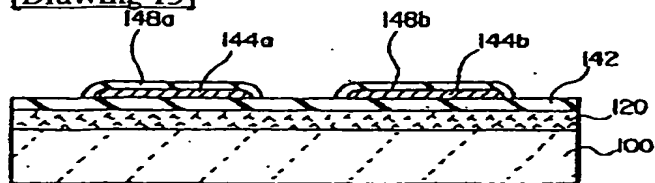
[Drawing 10]



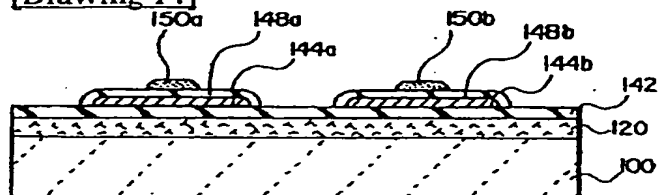
[Drawing 12]



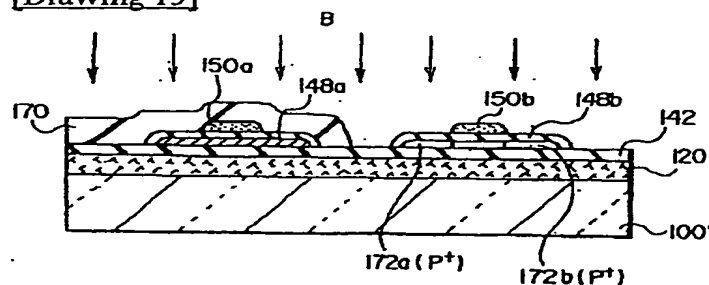
[Drawing 13]



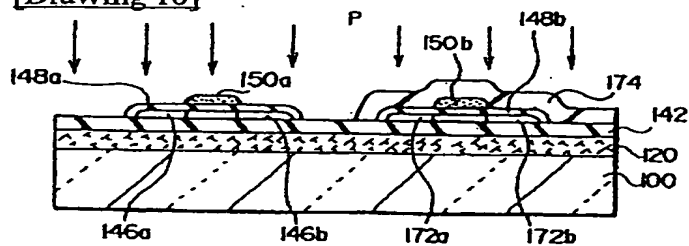
[Drawing 14]



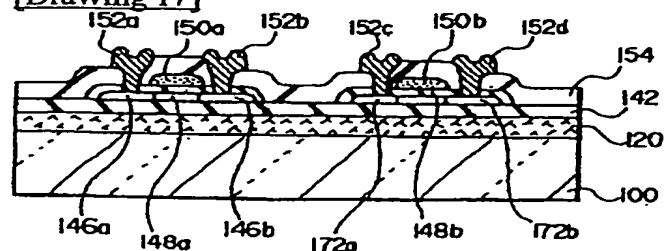
[Drawing 15]



[Drawing 16]

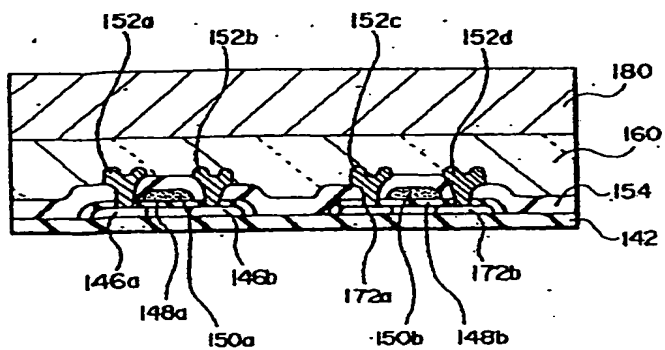


[Drawing 17]

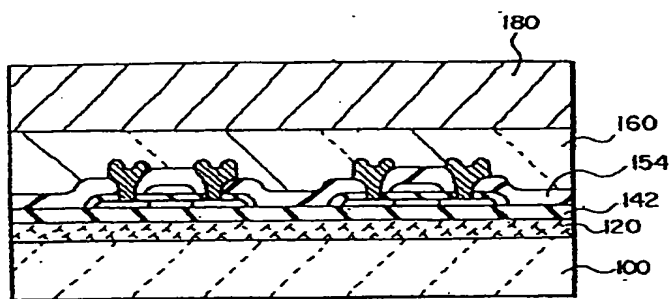


[Drawing 21]

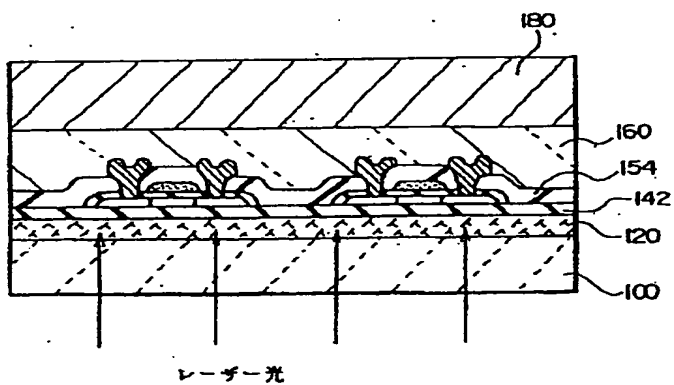




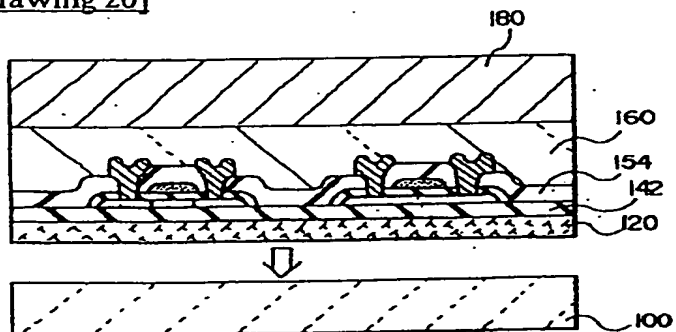
[Drawing 18]



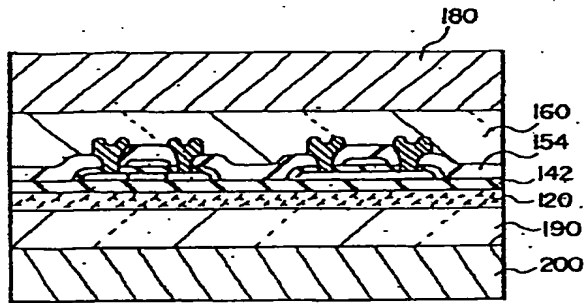
[Drawing 19]



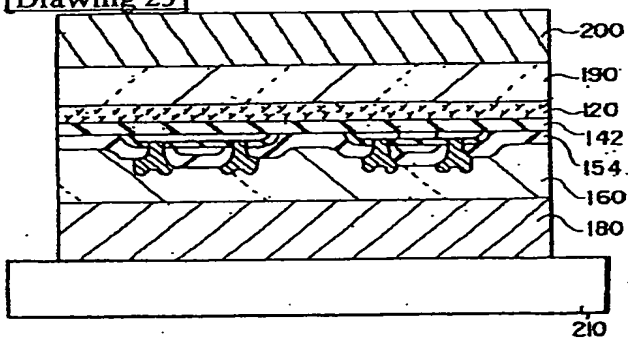
[Drawing 20]



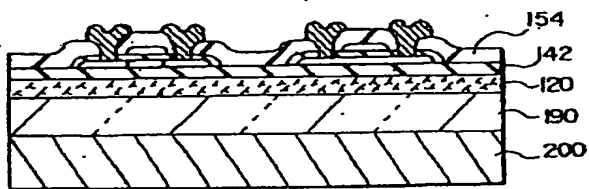
[Drawing 22]



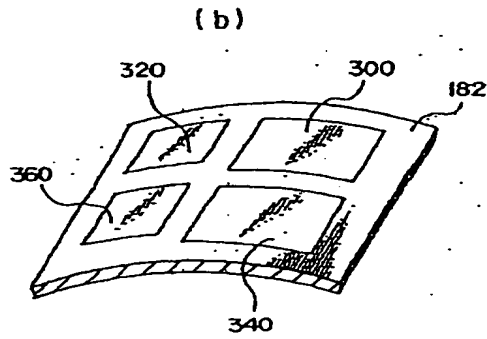
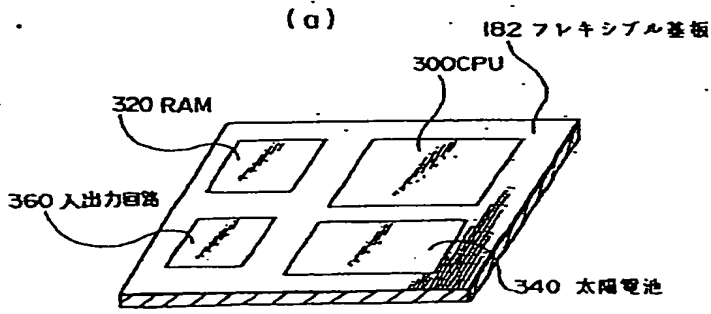
[Drawing 23]



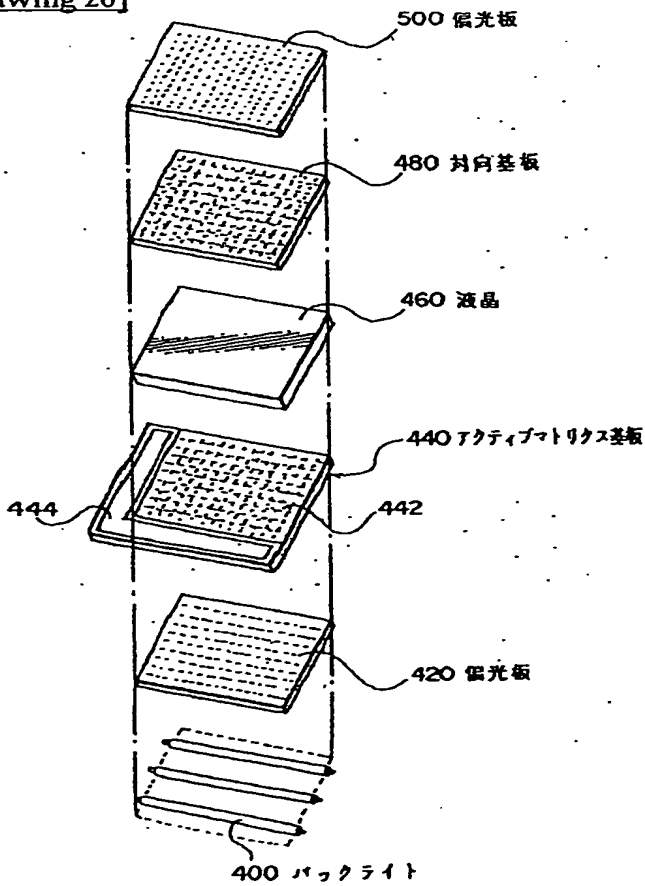
[Drawing 24]



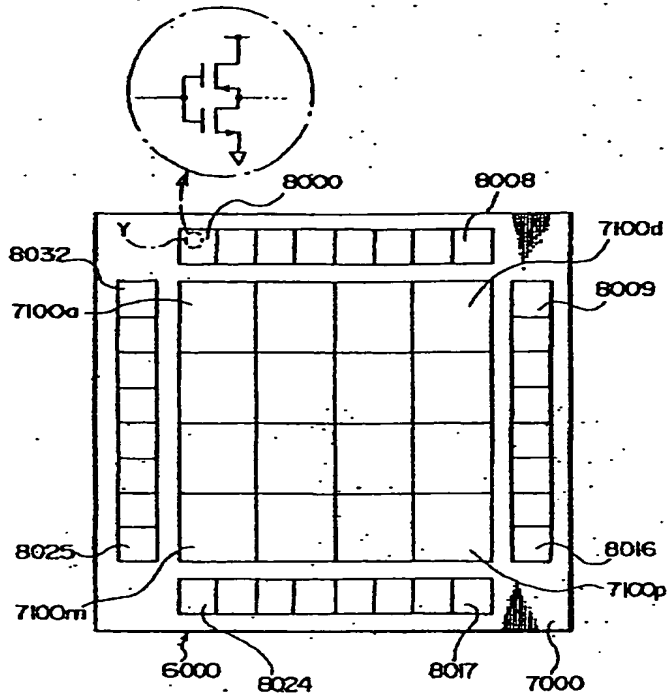
[Drawing 25]



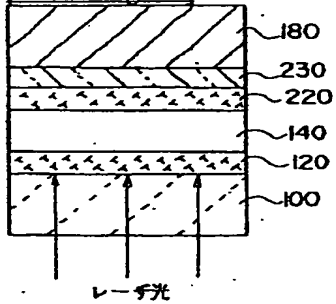
[Drawing 26]



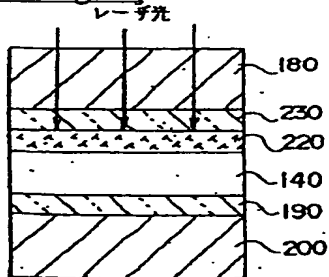
[Drawing 36]



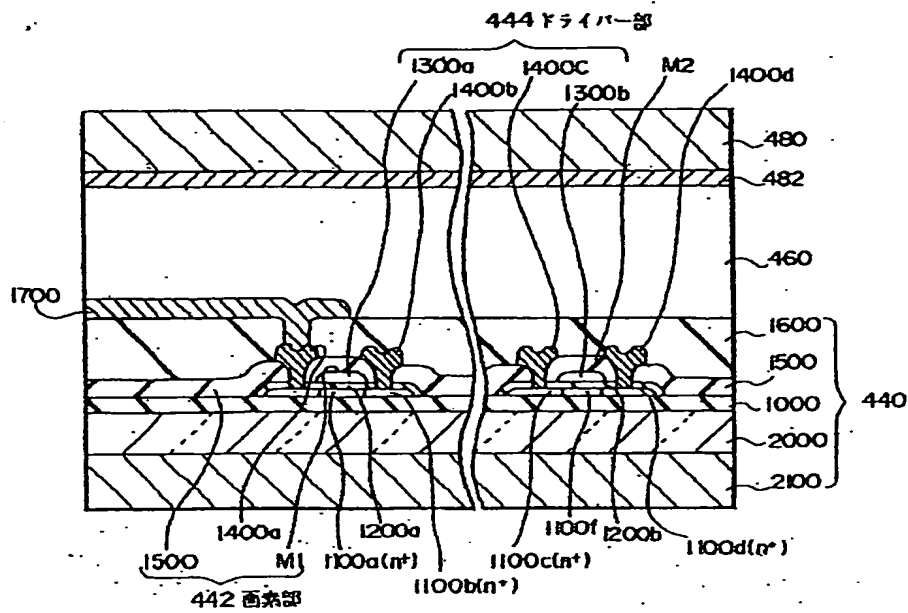
[Drawing 37]



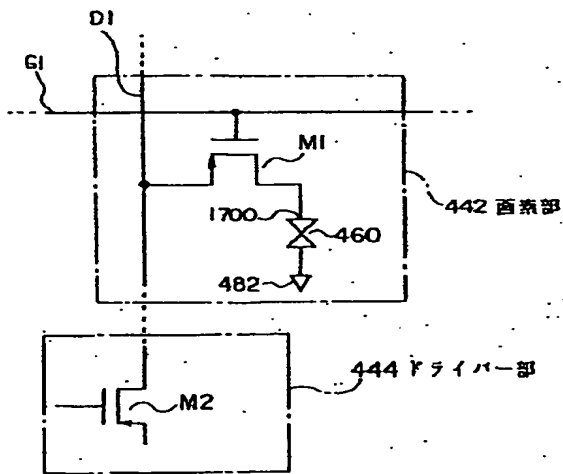
[Drawing 38]



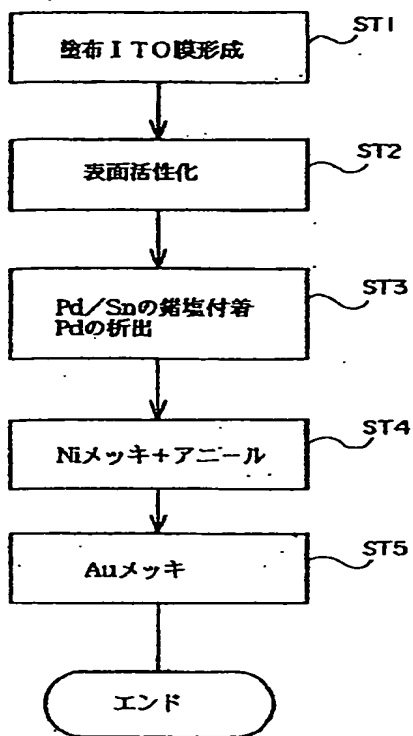
[Drawing 27]



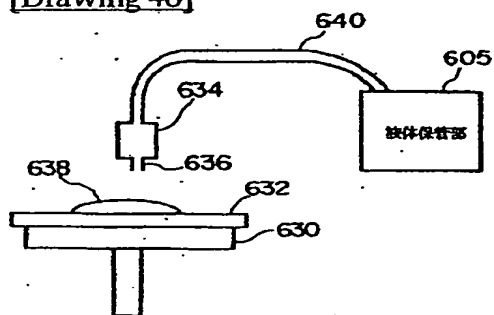
[Drawing 28]



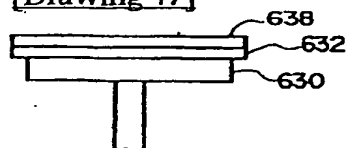
[Drawing 45]



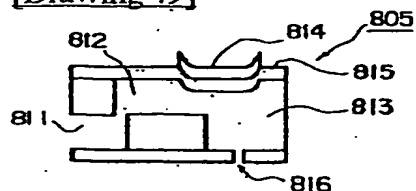
[Drawing 46]



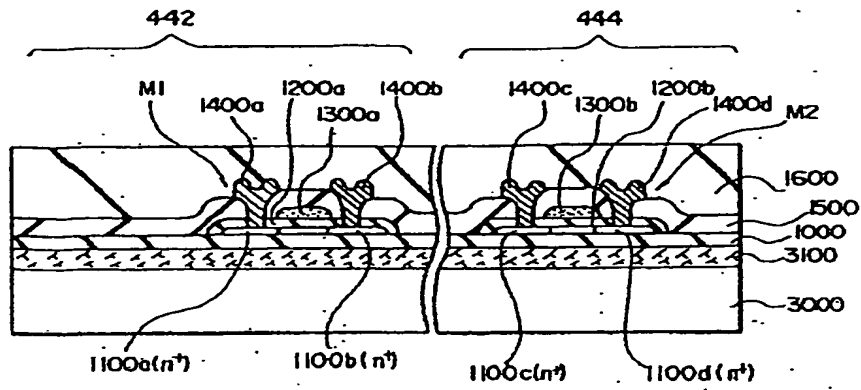
[Drawing 47]



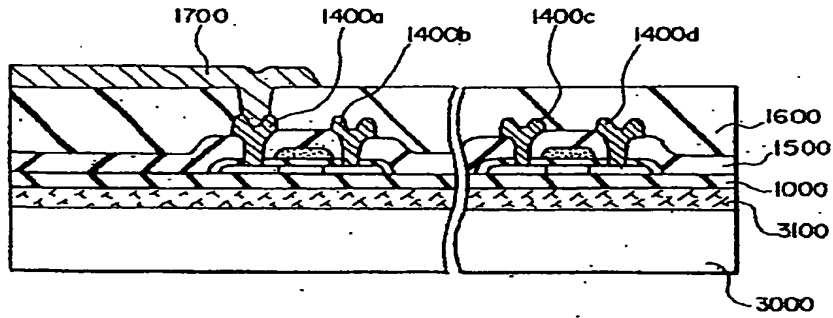
[Drawing 49]



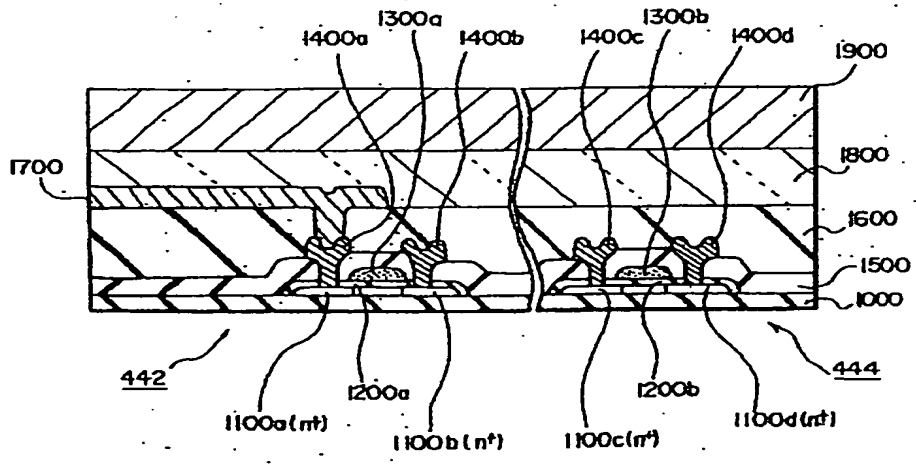
[Drawing 29]



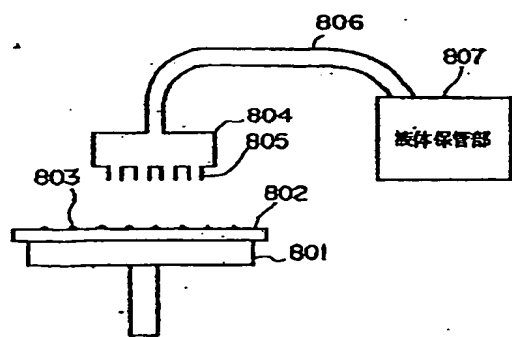
[Drawing 30]



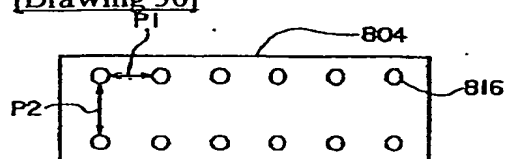
[Drawing 32]



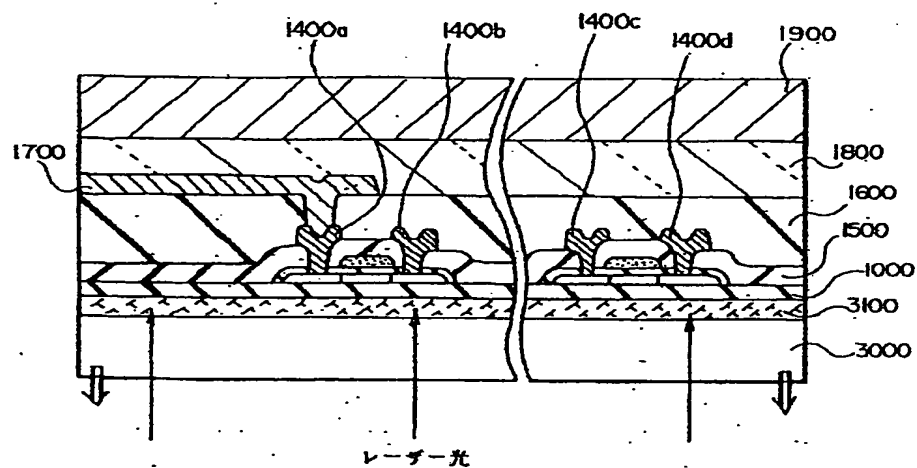
[Drawing 48]



[Drawing 50]

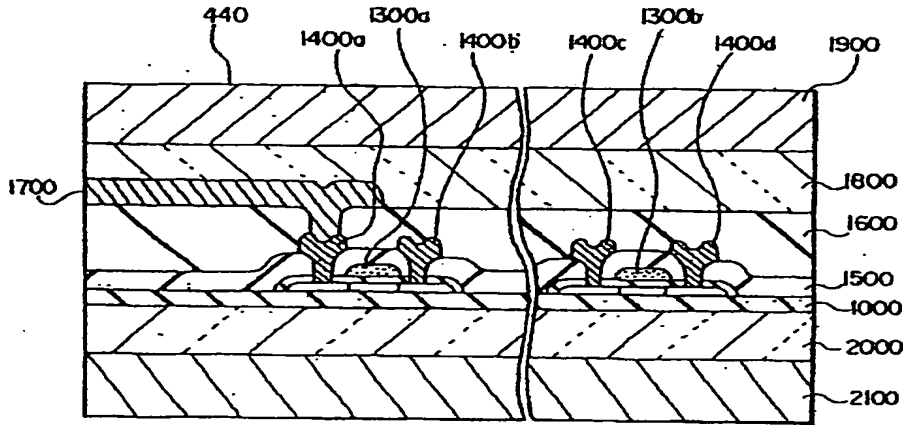


[Drawing 31]

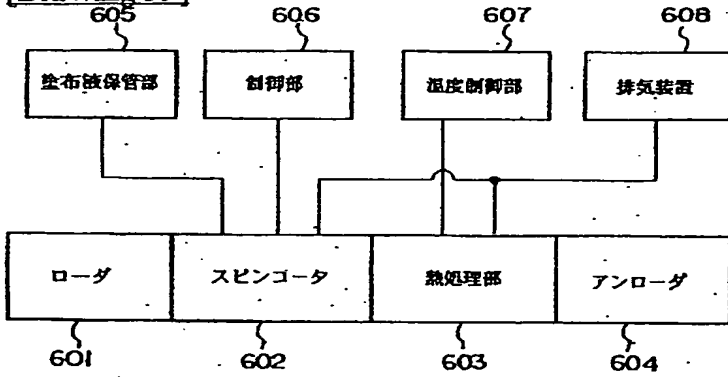


[Drawing 33]

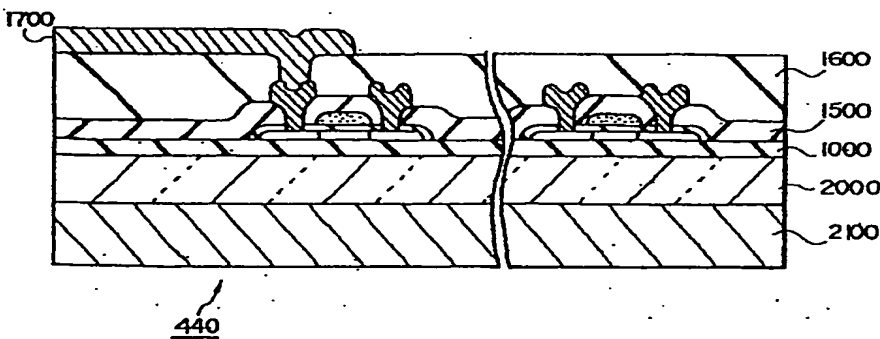




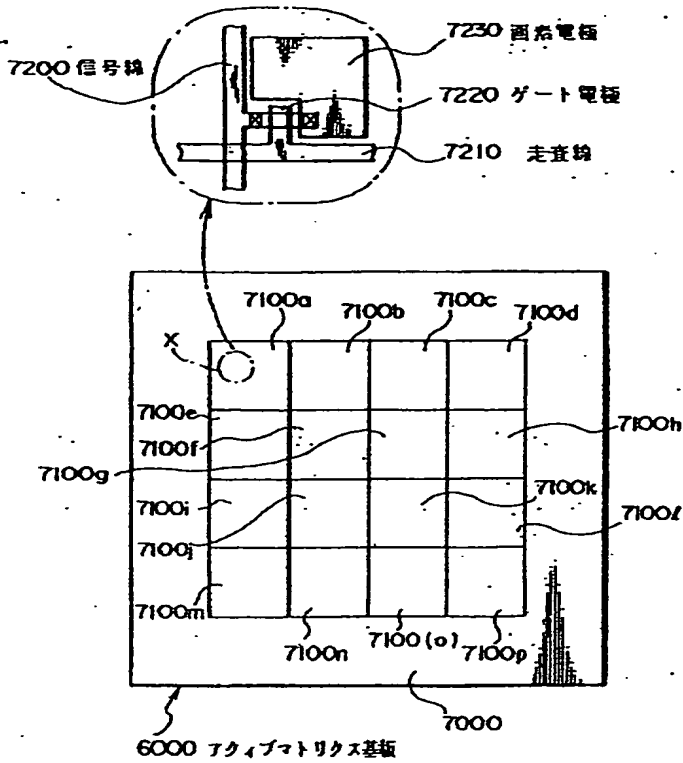
[Drawing 39]



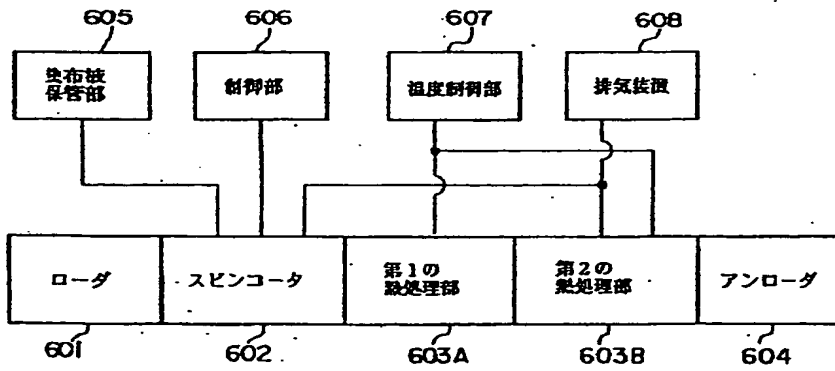
[Drawing 34]



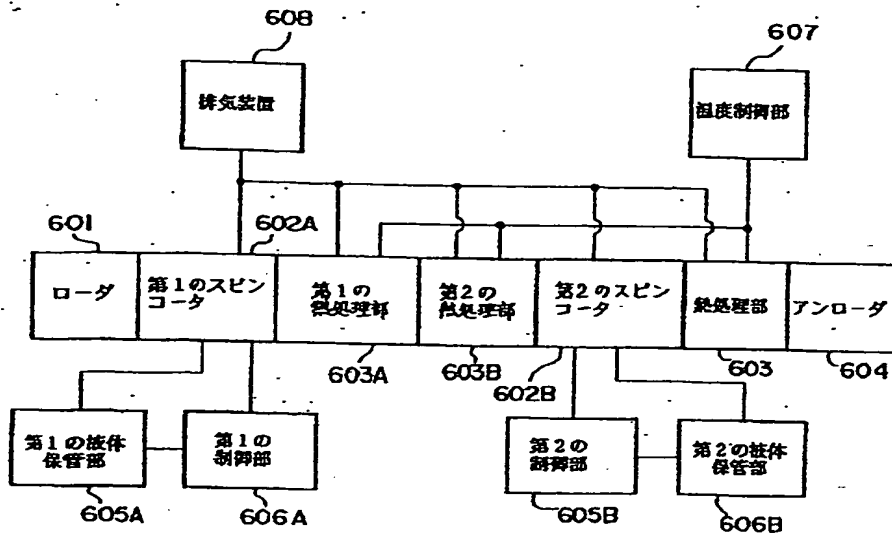
[Drawing 35]



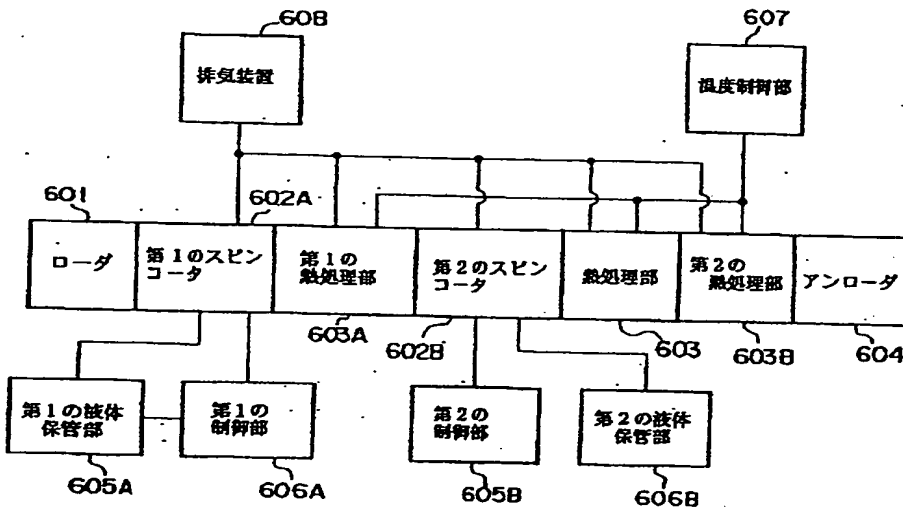
[Drawing 40]



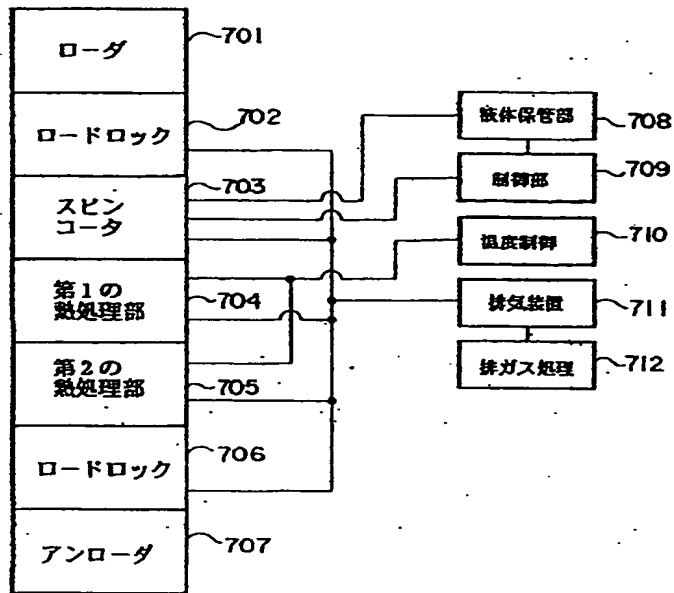
[Drawing 41]



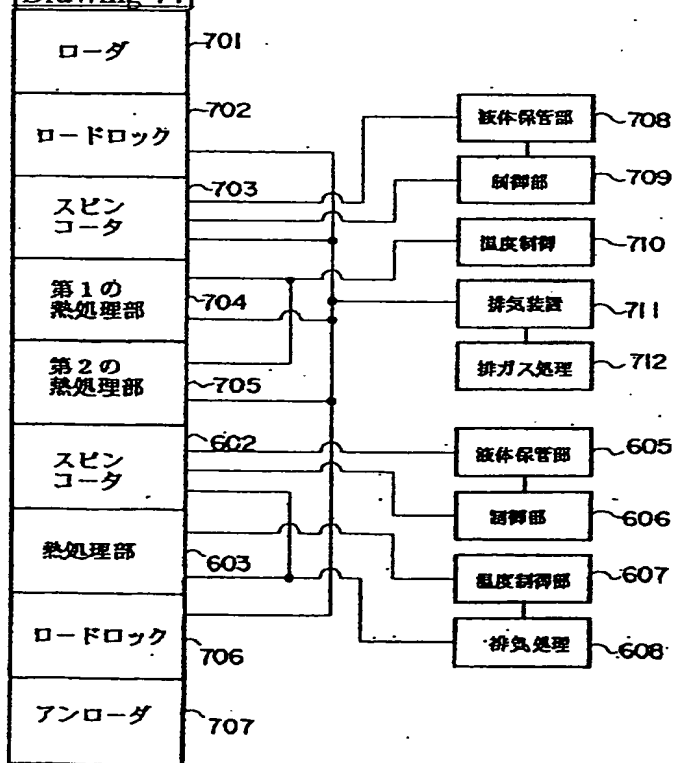
[Drawing 42]



[Drawing 43]



[Drawing 44]



## TRANSFER METHOD OF THIN-FILM DEVICE, THE THIN-FILM DEVICE, THIN-FILM INTEGRATED CIRCUIT DEVICE, ACTIVE MATRIX SUBSTRATE, LIQUID CRYSTAL DISPLAY DEVICE, AND ELECTRONIC APPARATUS

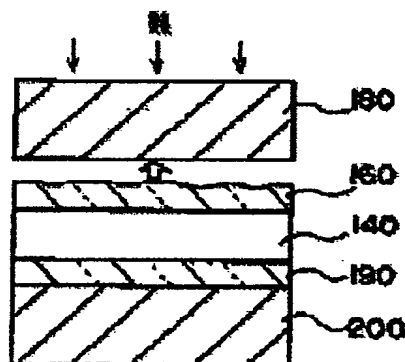
**Patent number:** JP11243209  
**Publication date:** 1999-09-07  
**Inventor:** INOUE SATOSHI; SHIMODA TATSUYA  
**Applicant:** SEIKO EPSON CORP  
**Classification:**  
 - International: G02F1/136; G02F1/1368; H01L21/02; H01L21/336; H01L29/786; G02F1/13; H01L21/02; H01L29/66; (IPC1-7): H01L29/786; G02F1/136; H01L21/336  
 - european:  
**Application number:** JP19980060593 19980225  
**Priority number(s):** JP19980060593 19980225

Report a data error here

### Abstract of JP11243209

**PROBLEM TO BE SOLVED:** To provide simple manufacturing process and a low-cost thin-film device, while laminating order at manufacturing of a thin-film device is maintained, by allowing transfer of the thin-film device to a substrate at actual use.

**SOLUTION:** With a first separation layer such as amorphous silicon provided on a substrate which allows transmission of laser light, a thin-film device 140 such as TFT (thin-film-transistor) is formed on the substrate. A second separation layer 160 is formed on the thin-film device 140, over which a primary transfer body 180 is formed. By removing the substrate with a weakened bonding strength of the first separation layer under light irradiation, the thin-film device is primary-transferred to a primary-transfer body. Furthermore a secondary transfer body 200 is jointed to the underside surface of an exposed thin-film device via a bonding layer 190, and a second separation layer is fused with heat for weakened bonding strength, to have the primary-transfer body removed. Thus, the thin-film device is secondary-transferred to the secondary-transfer body.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-243209

(43)公開日 平成11年(1999)9月7日

(51)Int.Cl.*	識別記号	FI	
H 0 1 L 29/786		H 0 1 L 29/78	6 2 7 Z
	21/336	G 0 2 F 1/136	5 0 0
G 0 2 F 1/136	5 0 0	H 0 1 L 29/78	6 2 7 D

審査請求 未請求 請求項の数8 FD (全 32 頁)

(21)出願番号 特願平10-60593  
 (22)出願日 平成10年(1998)2月25日

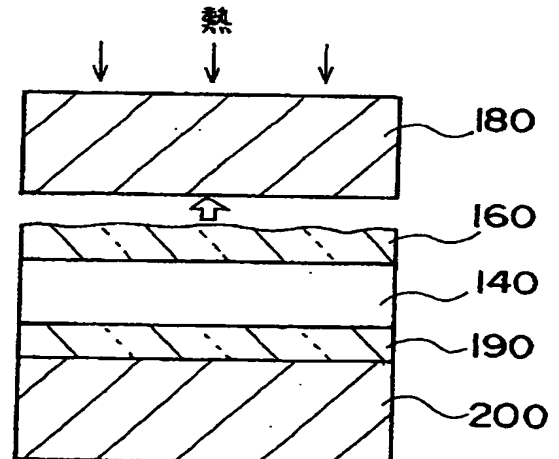
(71)出願人 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (72)発明者 井上 聡  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 (72)発明者 下田 達也  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 (74)代理人 弁理士 井上 一 (外2名)

(54)【発明の名称】 薄膜デバイスの転写方法、薄膜デバイス、薄膜集積回路装置、アクティブマトリクス基板、液晶表示装置および電子機器

(57)【要約】 (修正有)

【課題】 薄膜デバイスの製造時の積層順序を維持したまま、実使用時の基板に薄膜デバイスを転写することを可能とし、製造プロセスを簡易にして安価な薄膜デバイスを提供する。

【解決手段】 レーザー光が透過可能な基板上にアモルファスシリコンなどの第1分離層を設けておき、その基板上にTFT等の薄膜デバイス140を形成する。さらに、薄膜デバイス140上に第2分離層160を形成し、その上に一次転写体180形成する。光照射で第1分離層の結合力を弱めて基板を除去することで、薄膜デバイスが一次転写体に一次転写される。さらに、露出した薄膜デバイスの下面に接着層190を介して二次転写体200を接合し、第2分離層を熱溶融させて結合力を弱め、一次転写体を除去する。これにより、薄膜デバイスは二次転写体に二次転写される。



1

## 【特許請求の範囲】

【請求項1】 基板上に分離層を形成する第1工程と、前記分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第2工程と、前記被転写層上に転写体を接合する第3工程と、前記分離層を境にして前記被転写層より前記基板を除去して、前記被転写層を前記転写体に転写する第4工程と、

を有し、

前記薄膜デバイスを構成する前記複数の薄膜及び前記分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする薄膜デバイスの転写方法。

【請求項2】 請求項1に記載の転写方法を用いて前記転写体に転写されてなる薄膜デバイス。

【請求項3】 基板上に第1分離層を形成する第1工程と、

前記第1分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第2工程と、

前記被転写層上に第2分離層を形成する第3工程と、

前記第2分離層上に一次転写体を接合する第4工程と、前記第1分離層を境にして、前記被転写層より前記基板を除去する第5工程と、

前記被転写層の下側に二次転写体を接合する第6工程と、

前記第2分離層を境にして、前記被転写層より前記一次転写体を除去して、前記被転写層を前記二次転写体に転写する第7工程と、

を有し、

前記薄膜デバイスを構成する前記複数の薄膜及び前記第1、第2分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする薄膜デバイスの転写方法。

【請求項4】 請求項3に記載の転写方法を用いて前記二次転写体に転写されてなることを特徴とする薄膜デバイス。

【請求項5】 請求項2または4に記載の前記薄膜デバイスを含んで構成されることを特徴とする薄膜集積回路装置。

【請求項6】 マトリクス状に配置された薄膜トランジスタ(TFT)と、その薄膜トランジスタの一端に接続された画素電極とを含んで画素部が構成されるアクティブマトリクス基板であって、

請求項2または4に記載の薄膜デバイスが前記画素部の薄膜トランジスタを含んで形成されて転写されて成ることを特徴とするアクティブマトリクス基板。

【請求項7】 請求項6に記載のアクティブマトリクス基板を有することを特徴とする液晶表示装置。

【請求項8】 請求項2または4に記載の薄膜デバイス

2

を有することを特徴とする電子機器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜デバイスの転写方法、薄膜デバイス、薄膜集積回路装置、アクティブマトリクス基板、液晶表示装置および電子機器に関する。

【0002】

【背景技術】例えば、薄膜トランジスタ(TFT)を用いた液晶ディスプレイを製造するに際しては、基板上に薄膜トランジスタをCVD等により形成する工程を経る。薄膜トランジスタを基板上に形成する工程は高温処理を伴うため、基板は耐熱性に優れた材質のもの、すなわち、軟化点および融点が高いものを使用する必要がある。そのため、現在では、1000℃程度の温度に耐える基板としては石英ガラスが使用され、500℃前後の温度に耐える基板としては耐熱ガラスが使用されている。

【0003】上述のように、薄膜デバイスを搭載する基板は、それらの薄膜デバイスを製造するための条件を満足するものでなければならない。つまり、使用する基板は、搭載されるデバイスの製造条件を必ず満たすように決定される。

【0004】しかし、TFT等の薄膜デバイスを搭載した基板が完成した後の段階のみに着目すると、上述の「基板」が必ずしも好ましくないこともある。

【0005】例えば、上述のように、高温処理を伴う製造プロセスを経る場合には、石英基板や耐熱ガラス基板等が用いられるが、これらは非常に高価であり、したがって製品価格の上昇を招く。

【0006】また、ガラス基板は重く、割れやすいという性質をもつ。パームトップコンピュータや携帯電話機等の携帯用電子機器に使用される液晶ディスプレイでは、可能な限り安価で、軽くて、多少の変形にも耐え、かつ落としても壊れにくいのが望ましいが、現実には、ガラス基板は重く、変形に弱く、かつ落下による破壊の恐れがあるのが普通である。

【0007】つまり、製造条件からくる制約と製品に要求される好ましい特性との間に溝があり、これら双方の条件や特性を満足させることは極めて困難であった。

【0008】そこで本発明者等は、薄膜デバイスを含む被転写層を従来のプロセスにて基板上に形成した後に、この薄膜デバイスを含む被転写層を基板から離脱させて、転写体に転写させる技術を提案している(特願平8-225643号)。このために、基板と被転写層である薄膜デバイスとの間に、分離層を形成している。この分離層に光を照射することで、分離層の層内および/または界面を剥離させて、基板と被転写層との結合力を弱めることで、被転写層を基板から離脱させることを可能としている。この結果、被転写層は転写体に転写され

る。ここで、薄膜デバイスを形成するのに高温処理を伴う製造プロセスを経る場合には、石英基板や耐熱ガラス基板等が用いられる。しかし、転写体はこのような高温処理に晒されることがないので、転写体として求められる制約が大幅に緩和される利点がある。

## 【0009】

【発明が解決しようとする課題】ここで薄膜デバイスが薄膜トランジスタ(TFT)を含む場合のプロセスについて説明する。TFTは、絶縁層、導電層、ソース、ドレイン及びチャンネル領域を有するシリコン半導体層を少なくともも有する複数の薄膜から成る薄膜積層構造を有する。TFTのコストは、この薄膜積層構造の製造コストの大きく依存している。

【0010】この薄膜積層構造のうちの絶縁層の形成には、一般にNPCVD(Nominal Pressure Chemical Vapor Deposition)では膜厚の均一性が低いために、LP

(Low Pressure) CVDやPE(Plasma Enhanced) CVDが用いられる。金属層で代表される導電層は、スパッタにより形成される。シリコン半導体層を形成するためのシリコン膜も、PECVDやLPCVDにて形成される。さらに、このシリコン膜に対して、イオン打ち込み法やイオンドーピング法により不純物を導入する方法が用いられていた。あるいは、ソース・ドレイン領域となる高濃度不純物領域は、CVD装置により、不純物ドーブのシリコン膜で形成する方法が採用されていた。

【0011】上述の各種成膜に用いられるCVD装置、スパッタ装置などはいずれも真空下にて処理する真空処理装置であり、大規模な真空排気設備を必要として初期投資コストが増大している。さらに、真空処理装置では、真空排気、基板加熱、成膜、ベントの順に基板が搬送されることにより、成膜などの処理がなされる。このため基板雰囲気大気-真空に置換する必要があり、スループットにも限界がある。

【0012】また、イオン打ち込み装置やイオンドーピング装置も基本的に真空処理装置であり上記と同じ問題が生ずる。さらにこのイオン打ち込み装置やイオンドーピング装置では、プラズマの生成、イオンの引き出し、イオンの質量分析(イオン打ち込み装置の場合)、イオンの加速、イオンの集束、イオンの走査など極めて複雑な機構が必要であり、初期投資がかなり高価となる。

【0013】このように、薄膜積層構造を製造するための薄膜形成技術やその加工技術は、基本的にはLSIの製造技術と同様である。従って、TFT基板のコスト低減の主要な手段は、TFTを形成する基板サイズの大型化、薄膜形成とその加工工程の効率向上及び歩留まり向上である。

【0014】しかし、コスト低減と大型の液晶表示装置の製造とを目的とした基板サイズの大型化は、真空処理装置内での基板の高速搬送の障害になるだけでなく、成膜工程の熱ストレスによって基板が割れ易くなるなどの

問題があり、成膜装置のスループット向上は極めて困難である。また、基板サイズの大型化は、同時に成膜装置の大型化を強いることになる。この結果、真空排気される容積の増大に起因した成膜装置の価格アップにより、初期投資のさらなる増大を招くことになり、結局大幅なコスト低減が困難となる。

【0015】尚、TFTの歩留まり向上はコスト低減の有効な手段であるが、既に極限に近い歩留まりが達成されており、大幅な歩留まり向上は数字的にも困難な状況になっている。

【0016】また、各種層のパターニングのために、フォトリソグラフィ工程が実施されている。このフォトリソグラフィ工程では、レジスト膜の塗布工程、露光工程、現像工程が必要となる。さらにその後エッチング工程、レジスト除去工程が必要であり、パターニングのための工程が薄膜形成方法の工程数を増大する要因ともなっている。これが薄膜デバイスの製造コストアップの原因ともなっている。

【0017】このフォトリソグラフィ工程の中のレジスト塗布工程についても、基板上に滴下されたレジスト液のうち、スピン塗布後にレジスト膜として残存するのは1%に満たない量であり、レジスト液の使用効率が悪化しているという問題がある。

【0018】また、露光工程に用いられる大型の露光装置にかわる低コストな方法として、印刷法などが提案されているが、加工精度などの問題があり実用には至っていない。

【0019】前述のように、現在の液晶表示装置は市場から大幅な価格低減を要求されていながら、TFT基板の大幅なコスト低減が困難な状況にある。

【0020】本発明は、薄膜デバイスの製造時に使用する基板と、例えば製品の実使用時に使用する基板(製品の用途からみて好ましい性質をもった基板)とを、独立に自由に選択することを可能とし、しかも、その製造時に成膜される薄膜を、真空処理装置を用いずに成膜して、初期投資コスト及びランニングコストの低減と共にスループットを高めて、もって製造コストを大幅に低減することができる薄膜デバイス転写方法並びにそれを用いて製造される薄膜デバイス、アクティブマトリクス基板、液晶表示装置および電子機器を提供することにある。

【0021】本発明の他の目的は、製造コストを低減しながらも、製造時に使用した基板に対する薄膜デバイスの積層関係をそのまま維持して、その薄膜デバイスを実使用時に使用する基板に転写することができる新規な技術を提供することにある。

## 【0022】

【課題を解決するための手段】本発明に係る薄膜デバイスの転写方法は、基板上に分離層を形成する第1工程と、前記分離層上に複数の薄膜から成る薄膜デバイスを



含む被転写層を形成する第2工程と、前記被転写層上に転写体を接合する第3工程と、前記分離層を境にして前記被転写層より前記基板を除去して、前記被転写層を前記転写体に転写する第4工程と、を有し、前記薄膜デバイスを構成する前記複数の薄膜及び前記分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする。

【0023】本発明の他の態様に係る薄膜デバイスの転写方法は、基板上に第1分離層を形成する第1工程と、前記第1分離層上に複数の薄膜から成る薄膜デバイスを含む被転写層を形成する第2工程と、前記被転写層上に第2分離層を形成する第3工程と、前記第2分離層上に一次転写体を接合する第4工程と、前記第1分離層を境にして、前記被転写層より前記基板を除去する第5工程と、前記被転写層の下側に二次転写体を接合する第6工程と、前記第2分離層を境にして、前記被転写層より前記一次転写体を除去して、前記被転写層を前記二次転写体に転写する第7工程と、を有し、前記薄膜デバイスを構成する前記複数の薄膜及び前記第1、第2分離層の少なくとも一層の薄膜を、該薄膜の構成成分を含む液体が塗布された後に固化される液相プロセスを用いて形成することを特徴とする。

【0024】前者の発明では、基板に対する薄膜デバイスの製造時の積層順序と、転写体に対する薄膜デバイスの完成時の積層順序が反対となるのに対し、後者の発明では2度転写するので、製造時と完成時の積層順序は一致する。

【0025】両発明では、薄膜デバイス及び分離層（あるいは第1、第2の分離層）のうちの少なくとも1層が、真空処理装置によらずに塗布膜として形成される。

【0026】本発明は、分離層あるいは薄膜デバイスを構成する絶縁層や導電層自体を塗布膜にて形成するものであり、同時に薄膜の平坦化も可能となる。この塗布膜は、CVD装置やスパッタ装置などの真空処理装置によらずに形成できるので、量産ラインを従来に比較して極めて少ない投資で構築することができ、製造装置のスループットが高くでき、薄膜デバイスのコストを大幅に削減することができる。

【0027】薄膜デバイスとしては、半導体層を含むもの、薄膜トランジスタを含むもの、下地絶縁層や上層の保護用絶縁層を含むものなど、種々の構造が対象となる。

【0028】このとき、薄膜デバイスに含まれる全ての絶縁層を塗布膜にすることが好ましい。ただし、薄膜トランジスタの特性を確保するのに膜質の条件が厳しいゲート絶縁層は、塗布膜以外の方法で形成しても良い。

【0029】特に本発明の目的であるデバイスコストを低減するには、薄膜デバイスに含まれる2層以上の薄膜が塗布膜にて形成されていることが望ましい。

【0030】絶縁層は、例えばSi-N結合を有するポリマー（ポリシラザン）を含む液体が塗布されかつ酸素雰囲気にて第1の熱処理がなされて得られるSiO<sub>2</sub>の塗布膜にて形成することができる。上記の組成で示されるポリシラザンは、クラック耐性が高く、耐酸素プラズマ性があり、単層でもある程度の膜厚の絶縁層として使用できる。

【0031】この絶縁層は、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりもその界面が清浄にされていることが好ましい。この第2の熱処理を、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0032】半導体層は、シリコン粒子を含む液体が塗布されかつ第1の熱処理がなされたシリコン塗布膜中に、不純物が含有されて構成される。

【0033】この半導体層も、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりもその結晶性が向上されていることが好ましい。この第2の熱処理も、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0034】半導体層は、有機半導体膜を用いることでも塗布形成することが可能となる。

【0035】シリコン塗布膜中に不純物を拡散させる方法として、シリコン塗布膜上に、不純物含有層を塗布形成する工程と、不純物含有層を加熱して、前記不純物を前記シリコン塗布膜中に拡散させる工程と、を含むことが好ましい。

【0036】従来、ソース・ドレイン領域となる高濃度不純物領域はCVD装置により不純物ドーピングのシリコン膜で形成する方法や、イオン打ち込み法やイオンドーピング法により不純物を導入する方法が用いられていたが、本発明では液体を塗布し焼成することにより不純物を含有する薄膜を形成し、該薄膜をランプアニールやレーザアニールなどの高温短時間の熱処理をして高濃度不純物領域を形成することによりソース・ドレイン領域を形成する。イオン打ち込み装置やイオンドーピング装置は基本的に真空装置であると同時にプラズマの生成、イオンの引き出し、イオンの質量分析（イオン打ち込み装置の場合）、イオンの加速、イオンの集束、イオンの走査など極めて複雑な機構が必要であり、不純物を含有する薄膜を塗布して熱処理をする装置に比較して装置価格の差は歴然としている。

【0037】導電層は、2つの形成方法があり、その一つは金属薄膜を形成する方法であり、他の一つは透明導電薄膜を形成する方法である。

【0038】導電層として金属薄膜を形成するには、導電性粒子を含む液体が塗布された後に、第1の熱処理により液体成分を蒸発させ、これにより導電性塗布膜を形

成できる。

【0039】この導電層も、第1の熱処理後に該第1の熱処理よりも高温にて第2の熱処理がなされて、前記第1の熱処理後よりも低抵抗にされていることが好ましい。この第2の熱処理も、レーザアニールまたはランプアニールにより、高温短時間にて実施することができる。

【0040】導電層として透明導電薄膜を形成する方法としては、塗布面を酸素雰囲気もしくは非還元性雰囲気にて熱処理する第1熱処理工程と、塗布面を水素雰囲気もしくは還元性雰囲気にて熱処理する第2熱処理工程と、を有することが好ましい。

【0041】導電層として透明電極を形成する場合には、塗布液として例えばインジウムとスズを含む有機酸が用いられる。この場合、好ましくは塗布後に粘度制御用に用いられた溶剤を蒸発（例えば100℃程度の温度で）させた後に、上述の第1、第2の熱処理が実施される。第1の熱処理でインジウム酸化物およびスズ酸化物が形成され、第2の熱処理は水素雰囲気もしくは還元性雰囲気にて還元処理を行う。

【0042】ここで、第2熱処理工程での熱処理温度を、第1熱処理工程での熱処理温度よりも低く設定することが好ましい。このようにすると、第1熱処理工程を経た透明導電性塗布膜が、第2熱処理工程にて熱劣化することを防止できる。

【0043】第2熱処理工程後に、前記基板の温度が200℃以下になるまで、非酸化雰囲気に保持するとよい。こうすると、第2熱処理工程にて還元処理を受けた透明導電性塗布膜が大気中で再酸化することが抑制されるので、透明導電性塗布膜のシート抵抗値が増大しない。再酸化を確実に防止するには、大気への取り出し時の基板温度を100℃以下とすると良い。特に、塗布ITO膜の比抵抗は膜中の酸素欠陥が多いほど低くなるので、大気中の酸素によって透明導電性塗布膜に再酸化が起きると比抵抗が増大するからである。

【0044】この透明導電性塗布膜を形成するには、インジウム(In)及びスズ(Sn)を含む塗布液が前記基板の上に塗布される。この塗布膜は第1熱処理にて酸化されてITO膜になる。この塗布ITO膜を用いれば、導電層を透明電極としても利用できる。

【0045】塗布ITO膜表面に金属メッキがなされると、透明電極以外の導電層として利用でき、しかも金属メッキによりコンタクト抵抗を下げることができる。

【0046】このコンタクト抵抗を下げるためには、塗布ITOのコンタクト面に、スパッタにより形成された導電性スパッタ膜をさらに設けると良い。

【0047】薄膜デバイスとしては、薄膜トランジスタを画素スイッチング素子とするアクティブマトリクス基板を挙げることができる。この場合、画素電極を導電性塗布膜にて形成することが好ましい。この画素電極が形成

される面は通常段差があるが、導電性塗布膜にて画素電極を形成すると、導電性塗布膜の表面はほぼ平坦になるからである。このため、ラビングが良好に実施され、リバースチルドドメインの発生を防止できる。

【0048】画素電極に用いられる導電性塗布膜としては、塗布ITO膜が好ましい。塗布ITOは透明電極となり、透過型液晶表示装置のアクティブマトリクス基板を製造するのに適している。

【0049】また本発明は、このアクティブマトリクス基板を用いた液晶表示装置、あるいは転写された薄膜デバイスを含む電子機器に適用することができる。

【0050】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0051】(第1の実施の形態)図1～図9は本発明の第1の実施の形態(薄膜デバイスの転写方法)を説明するための図である。なお、第1の実施の形態は、薄膜デバイス層から構成される被転写層を2度転写して転写体に転写する方法に関するが、1度転写により転写体に転写するだけでもよい。また、各膜の成膜法のうち、液相プロセスについては、膜の種類毎に分けて後に整理して説明する。

【0052】[工程1]図1に示すように、基板100上に第1分離層(光吸収層)120を形成する。なお、一度転写の場合には、第1分離層120が分離層が唯一の分離層として機能する。

【0053】以下、基板100および第1分離層120について説明する。

【0054】①基板100についての説明  
基板100は、光が透過し得る透光性を有するものであるのが好ましい。

【0055】この場合、光の透過率は10%以上であるのが好ましく、50%以上であるのがより好ましい。この透過率が低過ぎると、光の減衰(ロス)が大きくなり、第1分離層120を剥離するのにより大きな光量を必要とする。

【0056】また、基板100は、信頼性の高い材料で構成されているのが好ましい。この基板100上に形成される被転写層140を構成する全ての膜が液相プロセスにて実施される場合には、耐熱性も必要とされない。

【0057】ただし、基板100は、被転写層140の形成の際の最高温度をTmaxとしたとき、歪点がTmax以上の材料で構成されているのが好ましい。被転写層140の一部の膜を液層プロセス以外の比較的高温プロセスにて形成する場合には、基板100の構成材料は、歪点が350℃以上のものが好ましく、500℃以上のものがより好ましい。このようなものとしては、例えば、石英ガラス、コーニング7059、日本電気ガラスOA-2等の耐熱性ガラスが挙げられる。

【0058】また、基板100の厚さは、特に限定され

ないが、通常は、0.1~5.0mm程度であるのが好ましく、0.5~1.5mm程度であるのがより好ましい。基板100の厚さが薄すぎると強度の低下を招き、厚すぎると、基板100の透過率が低い場合に、光の減衰を生じ易くなる。なお、基板100の光の透過率が高い場合には、その厚さは、前記上限値を超えるものであってもよい。なお、光を均一に照射できるように、基板100の厚さは、均一であるのが好ましい。

#### 【0059】②第1分離層120の説明

第1分離層120は、物理的作用（光、熱など）、化学的作用（薬液との化学反応など）あるいは機械的作用（引っ張り力、振動）のいずれか一つあるいは悪数の作用を受けることで、その結合力が減少されあるいは消滅され、それによりこの第1分離層120を介して基板100の分離を促すものである。

【0060】この第1分離層120として例えば、照射される光を吸収し、その層内および/または界面において剥離（以下、「層内剥離」、「界面剥離」と言う）を生じるような性質を有するものであり、好ましくは、光の照射により、第1分離層120を構成する物質の原子間または分子間の結合力が消失または減少すること、すなわち、アブレーションが生じて層内剥離および/または界面剥離に至るものがよい。

【0061】さらに、光の照射により、第1分離層120から気体が放出され、分離効果が発現される場合もある。すなわち、第1分離層120に含有されていた成分が気体となって放出される場合と、第1分離層120が光を吸収して一瞬気体になり、その蒸気が放出され、分離に寄与する場合とがある。このような第1分離層120の組成としては、例えば、次のA~Eに記載されるものが挙げられる。

#### 【0062】A. アモルファスシリコン (a-Si)

このアモルファスシリコン中には、水素(H)が含有されていてもよい。この場合、Hの含有量は、2原子%以上程度であるのが好ましく、2~20原子%程度であるのがより好ましい。このように、水素(H)が所定量含有されていると、光の照射によって水素が放出され、第1分離層120に内圧が発生し、それが上下の薄膜を剥離する力となる。アモルファスシリコン中の水素(H)の含有量は、成膜条件、例えばCVDにおけるガス組成、ガス圧、ガス雰囲気、ガス流量、温度、基板温度、投入パワー等の条件を適宜設定することにより調整することができる。

【0063】B. 酸化ケイ素又はケイ酸化合物、酸化チタンまたはチタン酸化合物、酸化ジルコニウムまたはジルコン酸化合物、酸化ランタンまたはランタン酸化合物等の各種酸化物セラミックス、透電体（強誘電体）あるいは半導体

酸化ケイ素としては、 $\text{SiO}$ 、 $\text{SiO}_2$ 、 $\text{Si}_3\text{O}_2$ が挙げられ、ケイ酸化合物としては、例えば $\text{K}_2\text{SiO}_3$ 、 $\text{L}$

$\text{i}_2\text{SiO}_3$ 、 $\text{CaSiO}_3$ 、 $\text{ZrSiO}_4$ 、 $\text{Na}_2\text{SiO}_3$ が挙げられる。

【0064】酸化チタンとしては、 $\text{TiO}$ 、 $\text{Ti}_2\text{O}_3$ 、 $\text{TiO}_2$ が挙げられ、チタン酸化合物としては、例えば、 $\text{BaTiO}_4$ 、 $\text{BaTiO}_3$ 、 $\text{Ba}_2\text{Ti}_9\text{O}_{20}$ 、 $\text{BaTi}_5\text{O}_{11}$ 、 $\text{CaTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{PbTiO}_3$ 、 $\text{MgTiO}_3$ 、 $\text{ZrTiO}_2$ 、 $\text{SnTiO}_4$ 、 $\text{Al}_2\text{TiO}_5$ 、 $\text{FeTiO}_3$ が挙げられる。

【0065】酸化ジルコニウムとしては、 $\text{ZrO}_2$ が挙げられ、ジルコン酸化合物としては、例えば $\text{BaZrO}_3$ 、 $\text{ZrSiO}_4$ 、 $\text{PbZrO}_3$ 、 $\text{MgZrO}_3$ 、 $\text{K}_2\text{ZrO}_3$ が挙げられる。

【0066】C. PZT、PLZT、PLLZT、PBZT等のセラミックスあるいは誘電体（強誘電体）  
D. 窒化珪素、窒化アルミ、窒化チタン等の窒化物セラミックス

#### E. 有機高分子材料

有機高分子材料としては、 $-\text{CH}-$ 、 $-\text{CO}-$ （ケトン）、 $-\text{CONH}-$ （アミド）、 $-\text{NH}-$ （イミド）、 $-\text{COO}-$ （エステル）、 $-\text{N}=\text{N}-$ （アゾ）、 $-\text{CH}=\text{N}-$ （シフ）等の結合（光の照射によりこれらの結合が切断される）を有するもの、特に、これらの結合を多く有するものであればいかなるものでもよい。また、有機高分子材料は、構成式中に芳香族炭化水素（1または2以上のベンゼン環またはその縮合環）を有するものであってもよい。

【0067】このような有機高分子材料の具体例としては、ポリエチレン、ポリプロピレンのようなポリオレフィン、ポリイミド、ポリアミド、ポリエステル、ポリメチルメタクリレート（PMMA）、ポリフェニレンサルファイド（PPS）、ポリエーテルスルホン（PE S）、エポキシ樹脂等があげられる。

#### 【0068】F. 金属

金属としては、例えば、Al、Li、Ti、Mn、In、Sn、Y、La、Ce、Nd、Pr、Gd、Smまたはこれらのうちの少なくとも1種を含む合金が挙げられる。

【0069】また、第1分離層120の厚さは、剥離目的や第1分離層120の組成、層構成、形成方法等の諸条件により異なるが、通常は、1nm~20 $\mu\text{m}$ 程度であるのが好ましく、10nm~2 $\mu\text{m}$ 程度であるのがより好ましく、40nm~1 $\mu\text{m}$ 程度であるのがさらに好ましい。第1分離層120の膜厚が小さすぎると、成膜の均一性が損なわれ、剥離にムラが生じることがあり、また、膜厚が厚すぎると、第1分離層120の良好な剥離性を確保するために、光のパワー（光量）を大きくする必要があり、後に第1分離層120を除去する際に、その作業に時間がかかる。なお、第1分離層120の膜厚は、できるだけ均一であるのが好ましい。

【0070】第1分離層120の形成方法は、特に限定

## 11

されず、膜組成や膜厚等の諸条件に応じて適宜選択される。たとえば、CVD (MOCVD、低圧CVD、ECR-CVDを含む)、蒸着、分子線蒸着 (MB)、スパッタリング、イオンプレーティング、PVD等の各種気相成膜法、電気メッキ、浸漬メッキ (ディッピング)、無電解メッキ等の各種メッキ法、ラングミュア・プロジェクト (LB) 法、スピコート、スプレーコート、ロールコート等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等が挙げられ、これらのうちの2以上を組み合わせて形成することもできる。なお、液相プロセスについては後述する。

【0071】例えば、第1分離層120の組成がアモルファスシリコン (a-Si) の場合には、CVD、特に低圧CVDやプラズマCVDにより成膜することができる。

【0072】[工程2]次に、図2に示すように、第1分離層120上に、被転写層 (薄膜デバイス層) 140を形成する。

【0073】この薄膜デバイス層140のK部分 (図2において1点鎖鎖線で囲んで示される部分) の拡大断面図を、図2の右側に示す。図示されるように、薄膜デバイス層140は、例えば、SiO<sub>2</sub>膜 (中間層) 142上に形成されたTFT (薄膜トランジスタ) を含んで構成され、このTFTは、ポリシリコン層にn型不純物を導入して形成されたソース、ドレイン層146と、チャネル層144と、ゲート絶縁膜148と、ゲート電極150と、層間絶縁膜154と、例えばアルミニウムからなる電極152とを具備する。

【0074】本実施の形態では、第1分離層120に接して設けられる中間層としてSiO<sub>2</sub>膜を使用しているが、Si<sub>3</sub>N<sub>4</sub>などのその他の絶縁膜を使用することもできる。SiO<sub>2</sub>膜 (中間層) の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm~5μm程度であるのが好ましく、40nm~1μm程度であるのがより好ましい。中間層は、種々の目的で形成され、例えば、被転写層140を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレーション防止用のバリア層、反射層としての機能の内の少なくとも1つを発揮するものが挙げられる。

【0075】なお、場合によっては、SiO<sub>2</sub>膜等の中間層を形成せず、第1分離層120上に直接被転写層 (薄膜デバイス層) 140を形成してもよい。

【0076】被転写層140 (薄膜デバイス層) は、図2の右側に示されるようなTFT等の薄膜デバイスを含む層である。

【0077】薄膜デバイスとしては、TFTの他に、例えば、薄膜ダイオードや、シリコンのPIN接合からなる光電変換素子 (光センサ、太陽電池) やシリコン抵抗素子、その他の薄膜半導体デバイス、電極 (例: IT

## 12

O、メサ膜のような透明電極)、スイッチング素子、メモリー、圧電素子等のアクチュエータ、マイクロミラー (ピエゾ薄膜セラミックス)、磁気記録薄膜ヘッド、コイル、インダクター、薄膜高透磁材料およびそれらを組み合わせたマイクロ磁気デバイス、フィルター、反射膜、ダイクロイックミラー等がある。上記の例示に限らず、本発明の趣旨に反しない種々の薄膜デバイスに適用できる。

【0078】このような薄膜デバイスは、その形成方法との関係で、通常、比較的高いプロセス温度を経て形成される。したがって、この場合、前述したように、基板100としては、そのプロセス温度に耐え得る信頼性の高いものが必要となる。

【0079】[工程3]次に、図3に示すように、薄膜デバイス層140上に、第2分離層として例えば熱溶融性接着層160を形成する。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもできる。また、一度転写の場合には、この第2分離層は不要である。

【0080】この熱溶融性接着層160として、薄膜デバイスへの不純物 (ナトリウム、カリウムなど) 汚染の虞が少ない、例えばブルーワックス (商品名) などのエレクトロンワックスを挙げることができる。

【0081】なお、この種の熱溶融性接着層160は液相プロセスである塗布法、例えばスピコート法により形成することができる。

【0082】第2分離層として、水溶性接着剤を用いることもできる。この種の水溶性接着剤として、例えばケミテック株式会社製のケミシール U-451D (商品名)、株式会社スリーボンド製のスリーボンド3046 (商品名) などを挙げることができる。

【0083】このように、第2分離層160は薄膜デバイス層140の形成時には存在しないので、第1分離層120の材質よりも制約は少なく、耐熱性などは要求されない。

【0084】[工程4]さらに、図3に示すように、第2分離層である例えば熱溶融性接着層160の上に、一次転写体180を接着する。この一次転写体180は、薄膜デバイス層140の製造後に接着されるものであるので、薄膜デバイス層140の製造時のプロセス温度などに対する制約はなく、常温時に保型性さえあればよい。本実施の形態ではガラス基板、合成樹脂など、比較的安価で保型性のある材料を用いている。なお、この一次転写体180としては、詳細を後述する二次転写体200と同一の材料を用いることができる。なお、一度転写の場合には、この一次転写体が最終の転写体として機能する。この場合、最終転写体180と被転写層140とは例えば適宜の接着層を介して接着される。

【0085】[工程5]次に、図4に示すように、基板100の裏面側から光を照射する。

【0086】この光は、基板100を透過した後に第1分離層120に照射される。これにより、第1分離層120に層内剥離および/または界面剥離が生じ、結合力が減少または消滅する。

【0087】第1分離層120の層内剥離および/または界面剥離が生じる原理は、第1分離層120の構成材料にアブレーションが生じること、また、第1分離層120に含まれているガスの放出、さらには照射直後に生じる溶融、蒸散等の相変化によるものであることが推定される。

【0088】ここで、アブレーションとは、照射光を吸収した固定材料(第1分離層120の構成材料)が光化学的または熱的に励起され、その表面や内部の原子または分子の結合が切断されて放出することをいい、主に、第1分離層120の構成材料の全部または一部が溶融、蒸散(気化)等の相変化を生じる現象として現れる。また、前記相変化によって微小な発砲状態となり、結合力が低下することもある。

【0089】第1分離層120が層内剥離を生じるか、界面剥離を生じるか、またはその両方であるかは、第1分離層120の組成や、その他種々の要因に左右され、その要因の1つとして、照射される光の種類、波長、強度、到達深さ等の条件が挙げられる。

【0090】照射する光としては、第1分離層120に層内剥離および/または界面剥離を起こさせるものであればいかなるものでもよく、例えば、X線、紫外線、可視光、赤外線(熱線)、レーザー光、ミリ波、マイクロ波、電子線、放射線( $\alpha$ 線、 $\beta$ 線、 $\gamma$ 線)等が挙げられる。そのなかでも、第1分離層120の剥離(アブレーション)を生じさせ易いという点で、レーザー光が好ましい。

【0091】このレーザー光を発生させるレーザー装置としては、各種気体レーザー、固体レーザー(半導体レーザー)等が挙げられるが、エキシマレーザー、Nd-YAGレーザー、Arレーザー、CO<sub>2</sub>レーザー、COレーザー、He-Neレーザー等が好適に用いられ、その中でもエキシマレーザーが特に好ましい。

【0092】エキシマレーザーは、短波長域で高エネルギーを出力するため、極めて短時間で第1分離層2にアブレーションを生じさせることができ、よって隣接する転写体180や基板100等に温度上昇をほとんど生じさせることなく、すなわち劣化、損傷を生じさせることなく、第1分離層120を剥離することができる。

【0093】また、第1分離層120にアブレーションを生じさせるに際して、光の波長依存性がある場合、照射されるレーザー光の波長は、100nm~350nm程度であるのが好ましい。

【0094】図10に、基板100の、光の波長に対する透過率の一例を示す。図示されるように、200nmの波長に対して透過率が急峻に増大する特性をもつ。こ

のような場合には、210nm以上の波長の光例えば、Xe-C1エキシマレーザー光(波長308nm)、KrFレーザー光(波長248nm)などを照射する。

【0095】また、第1分離層120に、例えばガス放出、気化、昇華等の相変化を起こさせて分離特性を与える場合、照射されるレーザー光の波長は、350から1200nm程度であるのが好ましい。

【0096】また、照射されるレーザー光のエネルギー密度、特に、エキシマレーザーの場合のエネルギー密度は、10~5000mJ/cm<sup>2</sup>程度とするのが好ましく、100~500mJ/cm<sup>2</sup>程度とするのがより好ましい。また、照射時間は、1~1000nsec程度とするのが好ましく、10~100nsec程度とするのがより好ましい。エネルギー密度が低いかまたは照射時間が短いと、十分なアブレーション等が生じず、また、エネルギー密度が高いかまたは照射時間が長いと、第1分離層120を透過した照射光により被転写層140に悪影響を及ぼすおそれがある。

【0097】なお、第1分離層120を透過した照射光が被転写層140にまで達して悪影響を及ぼす場合の対策としては、例えば、第1分離層(レーザー吸収層)120上にタンタル(Ta)等の金属膜を形成する方法がある。これにより、第1分離層120を透過したレーザー光は、金属膜124の界面で完全に反射され、それよりの上の薄膜デバイスに悪影響を与えない。あるいは、第1分離層120上にシリコン系介在層例えばSiO<sub>2</sub>を介して、シリコン系レーザー吸収層であるアモルファスシリコン層を形成することもできる。こうすると、第1分離層120を透過した光は、その上のアモルファスシリコン層にて吸収される。ただしその透過光は、上層のアモルファスシリコン層にて再度アブレーションを生ずるほどの光エネルギーがない。また、金属とは異なり、アモルファスシリコン層上に薄膜デバイス層を形成できるので、既に確立された薄膜形成技術により品質の優れた薄膜デバイス層を形成できる。

【0098】レーザー光に代表される照射光は、その強度が均一となるように照射されるのが好ましい。照射光の照射方向は、第1分離層120に対し垂直な方向に限らず、第1分離層120に対し所定角度傾斜した方向であってもよい。

【0099】また、第1分離層120の面積が照射光の1回の照射面積より大きい場合には、第1分離層120の全領域に対し、複数回に分けて照射光を照射することもできる。また、同一箇所に2回以上照射してもよい。また、異なる種類、異なる波長(波長域)の照射光(レーザー光)を同一領域または異なる領域に2回以上照射してもよい。

【0100】次に、図5に示すように、基板100に力を加えて、この基板100を第1分離層120から離脱させる。図5では図示されないが、この離脱後、基板1

00上に第1分離層120が付着することもある。

【0101】[工程6]次に、図6に示すように、残存している第1分離層120を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせた方法により除去する。これにより、被転写層（薄膜デバイス層）140が、一次転写体180に転写されたことになる。

【0102】なお、離脱した基板100にも第1分離層120の一部が付着している場合には同様に除去する。なお、基板100が石英ガラスのような高価な材料、希少な材料で構成されている場合等には、基板100は、好ましくは再利用（リサイクル）に供される。すなわち、再利用したい基板100に対し、本発明を適用することができ、有用性が高い。ここで、一度転写の場合には、本工程が最終工程となり、被転写層140の最終転写体180への転写が終了する。

【0103】[工程7]次に、図7に示すように、薄膜デバイス層140の下面（露出面）に、接着層190を介して、二次転写層200を接着する。

【0104】接着層190を構成する接着剤の好適な例としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の各種硬化型接着剤が挙げられる。接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコーン系等、いかなるものでもよい。このような接着層190の形成は、例えば、塗布法によりなされる。なお、この接着層190の材料は、一度転写の場合の被転写層140と最終転写層180との接着に使用することができる。

【0105】前記硬化型接着剤を用いる場合、例えば被転写層（薄膜デバイス層）140の下面に硬化型接着剤を塗布し、さらに二次転写体200を接合した後、硬化型接着剤の特性に応じた硬化方法により前記硬化型接着剤を硬化させて、被転写層（薄膜デバイス層）140と二次転写体200とを接着し、固定する。

【0106】接着剤が光硬化型の場合、好ましくは光透過性の二次転写体200の外側から光を照射する。接着剤としては、薄膜デバイス層に影響を与えにくい紫外線硬化型などの光硬化型接着剤を用いれば、光透過性の一次転写体180側から、あるいは光透過性の一次、二次転写体180、200の両側から光照射しても良い。

【0107】なお、図示と異なり、二次転写体200側に接着層190を形成し、その上に被転写層（薄膜デバイス層）140を接着してもよい。なお、例えば二次転写体200自体が接着機能を有する場合等には、接着層190の形成を省略してもよい。

【0108】二次転写体200としては、特に限定されないが、基板（板材）、特に透明基板が挙げられる。なお、このような基板は平板であっても、湾曲板であってもよい。また、二次転写体200は、前記基板100

に比べ、耐熱性、耐食性等の特性が劣るものであってもよい。その理由は、本発明では、基板100側に被転写層（薄膜デバイス層）140を形成し、その後、被転写層（薄膜デバイス層）140を二次転写体200に転写するため、二次転写体200に要求される特性、特に耐熱性は、被転写層（薄膜デバイス層）140の形成の際の温度条件等に依存しないからである。この点は、一次転写体180についても同様である。

【0109】したがって、被転写層140の形成の際の最高温度を $T_{max}$ としたとき、一次、二次転写体180、200の構成材料として、ガラス転移点（ $T_g$ ）または軟化点が $T_{max}$ 以下のものを用いることができる。例えば、一次、二次転写体180、200は、ガラス転移点（ $T_g$ ）または軟化点が好ましくは $800^{\circ}\text{C}$ 以下、より好ましくは $500^{\circ}\text{C}$ 以下、さらに好ましくは $320^{\circ}\text{C}$ 以下の材料で構成することができる。

【0110】また、一次、二次転写体180、200の機械的特性としては、ある程度の剛（強度）を有するものが好ましいが、可撓性、弾性を有するものであってもよい。

【0111】このような一次、二次転写体180、200の構成材料としては、各種合成樹脂または各種ガラス材が挙げられ、特に、各種合成樹脂や通常の（低融点の）安価なガラス材が好ましい。

【0112】合成樹脂としては、熱可塑性樹脂、熱硬化性樹脂のいずれでもよく、例えば、ポリエチレン、ポリプロピレン、エチレン-ブレンデン共重合体、エチレン-酢酸ビニル共重合体（EVA）等のポリオレフィン、環状ポリオレフィン、変性ポリオレフィン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、ポリアミドイミド、ポリカーボネート、ポリ（4-メチルペンテン-1）、アイオノマー、アクリル系樹脂、ポリメチルメタクリレート、アクリル系樹脂共重合体（AS樹脂）、ブタジエン-スチレン共重合体、ポリオ共重合体（EVOH）、ポリエチレンテレフタレート（PET）、ポリブチレンテレフタレート（PBT）、プリシクロヘキサントレフタレート（PCT）等のポリエステル、ポリエーテル、ポリエーテルケトン（PEK）、ポリエーテルエーテルケトン（PEEK）、ポリエーテルイミド、ポリアセタール（POM）、ポリフェニレンオキシド、変性ポリフェニレンオキシド、ポリアリレート、芳香族ポリエステル（液晶ポリマー）、ポリテトラフルオロエチレン、ポリフッ化ビニリデン、その他フッ素系樹脂、スチレン系、ポリオレフィン系、ポリ塩化ビニル系、ポリウレタン系、フッ素ゴム系、塩素化ポリエチレン系等の各種熱可塑性エラストマー、エポキシ樹脂、フェノール樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル、シリコーン樹脂、ポリウレタン等、またはこれらを主とする共重合体、ブレンド体、ポリマーアロイ等が挙げられ、こ

これらのうちの1種または2種以上を組み合わせて（例えば2層以上の積層体として）用いることができる。

【0113】ガラス材としては、例えば、ケイ酸ガラス（石英ガラス）、ケイ酸アルカリガラス、ソーダ石灰ガラス、カリ石灰ガラス、鉛（アルカリ）ガラス、バリウムガラス、ホウケイ酸ガラス等が挙げられる。このうち、ケイ酸ガラス以外のものは、ケイ酸ガラスに比べて融点が低く、また、成形、加工も比較的容易であり、しかも安価であり、好ましい。

【0114】二次転写体200として合成樹脂で構成されたものを用いる場合には、大型の二次転写体200を一体的に成形することができるとともに、湾曲面や凹凸を有するもの等の複雑な形状であっても容易に製造することができ、また、材料コスト、製造コストも安価であるという種々の利点が享受できる。したがって、合成樹脂の使用は、大型で安価なデバイス（例えば、液晶ディスプレイ）を製造する上で有利である。

【0115】なお、二次転写体200は、例えば、液晶セルのように、それ自体独立したデバイスを構成するものや、例えばカラーフィルター、電極層、誘電体層、絶縁層、半導体素子のように、デバイスの一部を構成するものであってもよい。

【0116】さらに、一次、二次転写体180、200は、金属、セラミックス、石材、木材紙等の物質であってもよいし、ある品物を構成する任意の面上（時計の面上、エアコンの表面上、プリント基板の上等）、さらには壁、柱、天井、窓ガラス等の構造物の表面上であってもよい。

【0117】[工程8]次に、図8に示すように、第2分離層である熱溶解性接着層160を加熱し、熱溶解させる。この結果、熱溶解性接着層160の接着力が弱まるため、一次転写体180を、薄膜デバイス層140により離脱させることができる。なお、一次転写体180に付着した熱溶解性接着剤を除去することで、この一次転写体180を繰り返し再利用することができる。

【0118】第2分離層160として上述した水溶性接着剤を用いた場合には、少なくとも第2分離層160を含む領域を純水に浸せばよい。

【0119】[工程9]最後に、薄膜デバイス層140の表面に付着した第2分離層160を除去することで、図9に示すように、二次転写体200に転写された薄膜デバイス層140を得ることができる。ここで、この二次転写体200に対する薄膜デバイス層140の積層関係は、図2に示すように当初の基板100に対する薄膜デバイス層140の積層関係と同じとなる。

【0120】以上のような各工程を経て、被転写層（薄膜デバイス層）140の二次転写体200への転写が完了する。その後、被転写層（薄膜デバイス層）140に隣接するSiO<sub>2</sub>膜の除去や、被転写層140上への配線等の導電層や所望の保護膜の形成等を行うこともでき

る。

【0121】本発明では、被剥離物である被転写層（薄膜デバイス層）140自体を直接に剥離するのではなく、第1分離層120及び第2分離層160において分離して二次転写体200に転写するため、被分離物（被転写層140）の特性、条件等にかかわらず、容易かつ確実に、しかも均一に転写することができ、分離操作に伴う被分離物（被転写層140）へのダメージもなく、被転写層140の高い信頼性を維持することができる。

10 【0122】次に、図2～図9の具体的な製造プロセスの例を図11～図21を用いて説明する。

【0123】（工程1）図11に示すように、基板（例えば石英基板）100上に、第1分離層（例えば、LPCVD法により形成されたアモルファスシリコン層）120と、中間層（例えば、SiO<sub>2</sub>膜）142と、アモルファスシリコン層（例えばLPCVD法により形成される）143とを順次に積層形成し、続いて、アモルファスシリコン層143の全面に上方からレーザー光を照射し、アニールを施す。これにより、アモルファスシリコン層143は再結晶化してポリシリコン層となる。

20 【0124】（工程2）続いて、図12に示すように、レーザーアニールにより得られたポリシリコン層をパターンニングして、アイランド144a、144bを形成する。

【0125】（工程3）図13に示されるように、アイランド144a、144bを覆うゲート絶縁膜148a、148bを、例えば、CVD法により形成する。

30 【0126】（工程4）図14に示されるように、ポリシリコンあるいはメタル等からなるゲート電極150a、150bを形成する。

【0127】（工程5）図15に示すように、ポリイミド等からなるマスク層170を形成し、ゲート電極150bおよびマスク層170をマスクとして使い、セルフアラインで、例えばボロン（B）のイオン注入を行う。これによって、p<sup>+</sup>層172a、172bが形成される。

【0128】（工程6）図16に示すように、ポリイミド等からなるマスク層174を形成し、ゲート電極150aおよびマスク層174をマスクとして使い、セルフアラインで、例えばリン（P）のイオン注入を行う。これによって、n<sup>+</sup>層146a、146bが形成される。

【0129】（工程7）図17に示すように、層間絶縁膜154を形成し、選択的にコンタクトホール形成後、電極152a～152dを形成する。

【0130】このようにして形成されたCMOS構造のTFTが、図2～図9における被転写層（薄膜デバイス層）140に該当する。なお、層間絶縁膜154上に保護膜を形成してもよい。

50 【0131】（工程8）図18に示すように、CMOS構成のTFT上に、第2分離層としての熱溶解性接着層

19

160を形成する。このとき、TFTの表層に生じていた段差が、熱溶融性接着剤160により平坦化される。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもでき、あるいは水溶性接着剤を用いることもできる。

【0132】ここで、薄膜デバイスであるTFT上にまず絶縁層などの保護層を形成し、その保護層上に第2分離層を設けることが好ましい。特に、第2分離層をアブレーション層とした場合に、アブレーション時に保護層により薄膜デバイス層を保護することができる。

【0133】また、特に第2分離層をアブレーション層にて形成する場合には、その第2分離層自体を第1分離層と同様に多層にて形成することもできる。さらに、この第2分離層と薄膜デバイス層との間に、金属層等の遮光層を設けるとさらに良い。アブレーション時に、薄膜デバイス層に光が入射することを防止できるからである。

【0134】この第2分離層形成後に、第2分離層である熱溶融性接着層160を介して、TFTを一次転写体(例えば、ソーダガラス基板)180に貼り付ける。

【0135】(工程9)図19に示すように、基板100の裏面から、例えば、Xe-C1エキシマレーザー光を照射する。これにより、第1分離層120の層内および/または界面において剥離を生じせしめる。

【0136】(工程10)図20に示すように、基板100を引き剥がす。

【0137】(工程11)さらに、第1分離層120をエッチングにより除去する。これにより、図21に示すように、CMOS構成のTFTが、一次転写体180に転写されたことになる。

【0138】(工程12)次に、図22に示すように、CMOS構成のTFTの下面に、熱溶融性樹脂層160よりも硬化点が高い接着層として、例えばエポキシ樹脂層190を形成する。次に、そのエポキシ樹脂層190を介して、TFTを二次転写体(例えば、ソーダガラス基板)200に貼り付ける。続いて、熱を加えてエポキシ樹脂層190を硬化させ、二次転写体200とTFTとを接着(接合)する。

【0139】(工程13)次に、図23に示すように例えばオープン210を用いて熱溶融性樹脂層160を熱により溶融させ、この熱溶融性樹脂層160を境にして、TFTを一次転写体180より引き剥がす。さらに、TFTの下面に残存している熱溶融性樹脂層160を、例えばキシレンなどにより除去する。これにより、図24に示すように、TFTが二次転写体200に転写される。この図24の状態は、図17に示す基板100及び第1分離層120を、二次転写体200及び接着層190に置き換えたものと同じとなる。従って、TFTの製造工程に用いた基板100に対する積層関係が、二次転写体200上にて確保される。このため、電極15

20

2a~152dが露出され、それへのコンタクトあるいは配線を容易に行うことができる。なお、図24の状態とした後に、その表層に保護層を形成しても良い。

【0140】以上の説明は、第1分離層120、薄膜デバイス層140などを通常の製造プロセスにより形成する例を説明したが、以下、各膜を真空処理装置の不要な塗布膜として、液相プロセスにて形成する場合について説明する。

【0141】(塗布絶縁膜の形成方法)以下、図2に示す中間層142、ゲート絶縁膜148(図13に示すゲート絶縁膜148a, 148b)及層間絶縁膜154を、塗布絶縁膜にて形成する液相プロセスについて説明する。この方法は、図2に示す分離層120を、B.の酸化物にて形成する場合にも適用することができる。

【0142】図39は、液体を塗布し熱処理することにより薄膜例えば絶縁膜を形成する塗布型絶縁膜形成装置を示す。塗布された後に熱処理されることで絶縁膜となる液体として、ポリシラザン(Si-N結合を有する高分子の総称である)を挙げることができる。ポリシラザンのひとつは、[SiH<sub>2</sub>NH]<sub>n</sub>(nは正の整数)であり、ポリペルヒドロシラザンと言われる。この製品は、東燃(株)より「東燃ポリシラザン」の製品名で市販されている。なお、[SiH<sub>2</sub>NH]<sub>n</sub>中のHがアルキル基(例えばメチル基、エチル基など)で置換されると、有機ポリシラザンとなり、無機ポリシラザンとは区別されることがある。本実施の形態では無機ポリシラザンを使用することが好ましい。

【0143】このポリシラザンをキシレンなどの液体に混合して、基板上に例えばスピンドット塗布する。この塗布膜は、水蒸気または酸素を含む雰囲気中で熱処理することにより、SiO<sub>2</sub>に転化する。

【0144】塗布された後に熱処理することで得られる絶縁膜として、SOG(Spin-On-Glass)膜を挙げることができる。このSOG膜は、シロキサン結合を基本構造とするポリマーで、アルキル基を有する有機SOGとアルキル基を持たない無機SOGがあり、アルコールなどが溶媒として使用される。SOG膜は平坦化を目的としてLSIの層間絶縁膜に使用されている。ただし、有機SOG膜は酸素プラズマ処理に対してエッチングされやすく、無機SOG膜は数千オングストロームの膜厚でもクラックが発生し易いなどの問題がある。従って、従来は単層で層間絶縁膜などに使用されることは殆どなく、CVD絶縁膜の上層の平坦化層として利用される程度である。

【0145】この点、ポリシラザンはクラック耐性が高く、また耐酸素プラズマ性があり、単層でもある程度厚い絶縁膜として使用可能である。従って、ここではポリシラザンを使用する場合について説明する。

【0146】なお本実施の形態は、転写される薄膜積層構造を含む形成膜の少なくとも1層好ましくは複数層を



21

塗布膜にて形成するものであり、この条件を満足する限りにおいて、SOG膜を付加的に使用するものであっても良い。

【0147】図39において、ロード601は、カセットに収納されている複数枚のガラス基板を一枚づつ取り出し、スピコート602にガラス基板を搬送する。スピコート602では、図46に示すように、ステージ630上に基板632が真空吸着され、ディスペンサ634のノズル636からポリシラザン638が基板632上に滴下される。滴下されたポリシラザン638は基板中央部に図46のように広がる。ポリシラザンとキシレンの混合液はキャニスター缶と呼ばれる容器に入れられ、図39、図46に示す液体保管部605に保管される。ポリシラザンとキシレンの混合液は、液体保管部605から供給管640を介してディスペンサ634に供給され、基板上に塗布される。さらに、ステージ630の回転により、図47に示すように、ポリシラザン638がガラス基板632の全面に引き延ばされて塗布される。このとき、大部分のキシレンは蒸発する。ステージ630の回転数や回転時間は、図39に示す制御部606で制御され、数秒間で1000rpmまで回転数が上昇し、1000rpmで20秒程度保持され、さらに数秒後に停止する。この塗布条件にて、ポリシラザンの塗布膜の膜厚は約7000オングストロームとなる。

【0148】次に、ガラス基板は熱処理部603に搬送され、水蒸気雰囲気中で温度100-350℃、10-60分間熱処理され、SiO<sub>2</sub>に変成される。この熱処理は、温度制御部607で制御される。熱処理部603は、塗布型絶縁膜形成装置の処理能力を高くするため、前記スピコート602のタクトタイムと熱処理時間が整合するように、熱処理部603の長さや該炉内の基板収容枚数が設定される。ポリシラザンが混合される液体には例えばキシレンが用いられ、また変成時に水素やアンモニアなどが発生するため、少なくともスピコート602と熱処理部603には排気設備608が必要である。熱処理され絶縁膜が形成されたガラス基板はアンローダ604でカセットに収納される。

【0149】図39に示す塗布型絶縁膜形成装置は、従来のCVD装置に比較して、装置構成が著しく簡単であり、従って装置価格が格段に安くなる。しかもCVD装置に比較してスループットが高く、メンテナンスが簡単であり装置の稼働率が高いなどの特徴がある。この特徴により液晶表示装置のコストを大幅に低減することができる。

【0150】ここで、図2に示すゲート絶縁膜148はTFTの電気的特性を左右する重要な絶縁膜であり、膜厚、膜質と同時にシリコン膜との界面特性も制御されなければならない。

【0151】このためには、ゲート絶縁膜148の塗布形成前のシリコン膜の表面状態を清浄にすることの他

22

に、図40に示す塗布型絶縁膜形成装置を使用することが好ましい。図40に示す装置は、図39に示す装置の熱処理部603と同じ機能の第1の熱処理部603Aと、アンローダ604との間に、第2の熱処理部603Bを設けている。この第2の熱処理部603Bでは、第1の熱処理部603Aでの上述した熱処理の後に、第1の熱処理部603Aでの熱処理温度より高い400-500℃にて30-60分の熱処理を行うか、あるいはランプアニール、レーザアニールなど的高温短時間の熱処理を行うのが望ましい。

【0152】これにより、ゲート絶縁膜148などの絶縁膜は、図39の熱処理部603での熱処理のみの場合と比較して、より緻密化され、膜質及び界面特性が改善される。

【0153】なお、界面特性に関して言えば、塗布絶縁膜に比べて真空雰囲気中で形成されるCVD膜の方が制御し易いため、高性能なTFTが要求される場合には、TFTを構成する絶縁膜のうちゲート絶縁膜はCVD膜で形成し、その他の絶縁膜を本発明による塗布絶縁膜で形成してもよい。

【0154】(塗布シリコン膜の形成方法)次に、図11のチャンネル層143を、液相プロセスを用いた塗布シリコン膜にて形成する方法について説明する。この方法は、図2に示す分離層120をA.アモルファスシリコン及びB.半導体で形成された形成する場合にも適用することができる。

【0155】図39または図40に示す塗布液保管部605内に保管される塗布液として、シリコン粒子を含む液体を用意することで、図39または図40の装置と同じ装置を利用して、塗布シリコン膜を形成することができる。

【0156】塗布液に含有されるシリコン粒子の粒径は、例えば0.01-10μmのものを使用することができる。このシリコン粒子の粒径は、塗布されるシリコン膜の膜厚に応じて選択される。本発明者等が入手したシリコン粒子の粒径は、1μm程度のものが10%、10μm以下のものが95%を占めた。この粒径のシリコン粒子を、微粒子化装置によりさらに微粒子化することで、所望の粒径のシリコン粒子を得ることができる。

【0157】所定範囲の粒径を持つシリコン粒子は例えばアルコール等の液体に混ぜられた懸濁液とされ、塗布液保管部605に保管される。そして、ロード605よりスピコート606に搬入された基板上に、シリコン粒子とアルコールとの懸濁液を吐出する。そして、塗布絶縁膜の形成と同様な塗布条件にてステージ630を回転させて、シリコン粒子の塗布膜を基板上にて引き延ばし、このとき大部分のアルコールが蒸発される。

【0158】次に、熱処理部603または第1の熱処理部603Aにて、塗布絶縁膜形成の場合と同様な熱処理条件にて基板を熱処理する。このとき、シリコン同士の

反応により結晶化されたシリコン膜が基板に形成される。

【0159】図39の装置を用いた場合には、さらに第2の熱処理部603Bにて、その基板を第1の熱処理部603Aでの熱処理温度より高い温度で熱処理する。この熱処理は、レーザアニールまたはランプアニールにより短時間で行うことが好ましい。

【0160】この第2の熱処理部603Bにて再度熱処理することで、第1の熱処理部603Aのみで熱処理されたものと比較して、シリコン膜の結晶性、緻密性及び他の膜との密着性が向上する。

【0161】図41、図42は、塗布シリコン膜及び塗布絶縁膜を連続して形成する成膜装置の構成図である。

【0162】図41の成膜装置は、ロード601、第1のスピコート部602A、第1の熱処理部603A、第2の熱処理部603B、第2のスピコート部602B、熱処理部603及びアンロード604をインライン接続している。第1のスピコート部602Aには、シリコン粒子とアルコールとの懸濁液を保管する第1の塗布液保管部605Aと第1の制御部606Aとが接続される。第2のスピコート部602Bには、ポリシラザンとキシレンとの混合液を保管する第2の塗布液保管部605Bと第2の制御部606Bとが接続される。

【0163】図41の装置を使用すれば、ロード、アンロードの回数が1回ずつ減るので、スループットがさらに高まる。

【0164】図42の成膜装置は、図41の成膜装置の第2の熱処理部603Bを、塗布絶縁膜の熱処理部603の後に配置し、結晶化シリコンを形成するための変形例を示している。この場合は、絶縁膜のキャップ層がついたシリコン膜を、レーザアニール等を実施する第2の熱処理部603Bによって結晶化することになる。絶縁膜はシリコン表面の反射率を下げる効果があるので、レーザエネルギーが効率よくシリコン膜に吸収されるという利点がある。また、レーザアニール後のシリコン膜の表面が平滑であることなどの特徴がある。なお、図42中の熱処理部603と第2の熱処理部603Bとを、一つの熱処理部で兼用しても良い。この場合には、この兼用された一つの熱処理部において、塗布絶縁膜の焼成と、その上のシリコン膜の結晶化の熱処理とを、同時に行うことができる。

【0165】(塗布シリコン膜の他の形成方法) 塗布液を塗布し、その後熱処理することによりシリコン膜を形成する他の塗布型シリコン膜形成装置を図43に示す。CVD法でシリコン膜を形成するときにはモノシラン

( $\text{SiH}_4$ ) やジシラン ( $\text{Si}_2\text{H}_6$ ) が用いられるが、本実施の形態ではジシランやトリシラン ( $\text{Si}_3\text{H}_8$ ) などの高次のシランを用いる。シラン類の沸点は、モノシランが $-111.9^\circ\text{C}$ 、ジシランが $-14.5^\circ\text{C}$ 、トリシランが $52.9^\circ\text{C}$ 、テトラシラン ( $\text{Si}_4\text{H}_{10}$ ) が1

08.  $1^\circ\text{C}$ である。モノシランとジシランは常温、常圧で気体であるが、トリシラン以上の高次のシランは液体である。ジシランはマイナス数十 $^\circ\text{C}$ にすれば液体となり塗布膜として利用することができる。ここでは主にトリシランを使用する場合について説明する。

【0166】図43において、ロード701でカセットからガラス基板が1枚づつ取り出されてロードロック室702に搬送され、ロードロック室702は排気装置711により減圧される。所定の圧力に達した後、ガラス基板は前記圧力と同程度の減圧状態となっているスピコート部703に移動し、トリシランがトリシラン保管部707からディスペンサを介してガラス基板上に塗布される。スピコート部703では回転数数100乃至2000rpmで数秒から20秒基板が回転しトリシランがスピコートされる。トリシランがスピコートされたガラス基板は前記圧力と同程度となっている第1の熱処理部704に直ちに搬送され、 $300-450^\circ\text{C}$ で数10分熱処理され膜厚が数100オングストロームのシリコン膜が形成される。次に、ガラス基板は前記圧力と同程度となっている第2の熱処理部705に搬送され、レーザアニールやランプアニールなどの高温短時間の熱処理を受ける。これにより、シリコン膜が結晶化される。次に、ガラス基板はロードロック室706に搬送され、窒素ガスにより大気圧に戻された後、アンロード707に搬送されカセットに収納される。

【0167】ここで排気装置711は、2つのロードロック室702、706に接続される1台と、スピコート部703、第1、第2の熱処理部704、705に接続される1台の計2台で構成するのが望ましい。そしてスピコート部703、第1の熱処理部704及び第2の熱処理部705は、排気装置711により常に排気され、不活性雰囲気の状態(1.0-0.5気圧程度)が保持される。シラン類は毒性がありガス化したシラン類が装置外に漏れないようにするためである。モノシランの許容濃度(TLV)は5ppmであり、ジシランなど高次のシランも同程度の許容濃度であると考えられている。また、シラン類は常温空气中で自然燃焼し、濃度が高いと爆発的に燃焼する。従って、少なくともスピコート部703、第1、第2の熱処理部704、705に接続される排気装置711の排気は、シラン類を無害化する排ガス処理装置712に接続する。尚、図43の各処理室701~707は互いにゲートバルブで接続され、ガス化したシラン類が2つのロードロック室に流れ込まないように、ガラス基板の搬送時に該ゲートバルブが開閉される。

【0168】スピコート部703の主要部は図46とほぼ同じであるが、図43においてガラス基板が真空チャックされるステージの温度は、温度制御部710で制御されることが好ましい。ここで、トリシランのときは常温望ましくは $0^\circ\text{C}$ 程度、ジシランを使用するときは $-4$

0℃以下望ましくは-60℃以下に制御される。また、ジシランやトリシランの保管部708や供給ライン（図示せず）も温度制御部710により、ステージ温度とほぼ同程度の温度に制御されることが好ましい。

【0169】ジシランやトリシランを液体として塗布するためには、これらの沸点より低い温度で塗布作業が行われなければならないが、トリシランの蒸気圧は常温常圧で約0.4気圧、ジシランの蒸気圧は常圧、-40℃で約0.3気圧であることを考慮し、該蒸気圧をできるだけ下げることが好ましい。

【0170】ジシランやトリシランなどの蒸気圧をより低くし、塗布膜の均一性を向上させるために、スピコート703や第1、第2の熱処理部704、705を、不活性ガスによる加圧状態としてもよい。加圧状態ではジシランなどの沸点温度が上昇し、同じ温度における蒸気圧が低くなるため、スピコート703の温度を前述の設定温度より高めにし、室温に近い温度に設定することもできる。この場合には、万一トリシランなどが漏洩したときのことを考慮して、加圧状態が可能な構造の外側に減圧状態にできる2重構造とし、漏洩したトリシランなどを別に設ける排気装置で排気することが好ましい。この該排気ガスは、排ガス処理部712にて処理される。

【0171】また、スピコート703や第1、第2の熱処理部704、705の内部に滞留するシランガスも、排気装置711で排気される。

【0172】図44に示すシリコン膜形成装置は、図43に示すシリコン膜形成装置と、図39に示す絶縁膜形成装置をインライン結合したものである。即ち、図43の第2の熱処理部705とロードロック室706の間に、図39のスピコート部602及び熱処理炉603を導入した構成となっている。

【0173】図44において、シリコン膜は第2の熱処理部705でレーザアニールにより結晶化される処理までは、図43の装置の動作と同じである。結晶化されたシリコン膜は、スピコート602において、ポリシランや無機のSOG膜が塗布される。次に熱処理部603において、塗布された膜が絶縁膜に変成される。

【0174】スピコート703、第1、第2の熱処理部704、705は、図43と同様に不活性ガス雰囲気減圧状態である。図39では絶縁膜のスピコート602及び熱処理部603は常圧であったが、図44の装置では不活性ガス雰囲気減圧状態とする。このための排気は排気装置608で行う。

【0175】図44により形成されるシリコン膜は、該シリコン膜の上に不活性雰囲気絶縁膜が形成されるため、大気に晒されることがない。従って、TFT素子の特性を左右するシリコン膜と絶縁膜の界面を制御できるので、TFT素子の特性や該特性の均一性を向上させる

ことができる。

【0176】なお、図44ではシリコン膜の上の絶縁膜形成はシリコン膜の結晶化の後で行ったが、図42の装置と同様にして、シリコン膜の第1の熱処理後に絶縁膜を形成し、シリコン膜の結晶化をその絶縁膜の熱処理後に行ってもよい。この場合も、図42の場合と同様に、絶縁膜のキャップ層がついたシリコン膜をレーザアニールによって結晶化することになる。絶縁膜はシリコン表面の反射率を下げる効果があるので、レーザエネルギーが効率よくシリコン膜に吸収されるという利点がある。また、レーザアニール後のシリコン膜の表面が平滑であることなどの特徴がある。

【0177】（シリコン以外の半導体膜の形成方法）チャネル層となる半導体膜は、有機半導体膜にて形成することもできる。この有機半導体膜としては、ペンタセン（Pentacene）等があり、その成膜方法として蒸着法や溶液キャスト法を用いることができる。

【0178】（塗布シリコン膜への不純物拡散方法）図15及び図16に示すように、ソース、ドレイン領域となるシリコン膜へ不純物を拡散させる方法は、従来のイオン注入装置などを用いて実施しても良いが、不純物含有絶縁層を塗布した後に、その下層のシリコン膜に不純物を拡散させることが好ましい。

【0179】この不純物含有絶縁膜の形成は、図40に示す装置と同じ装置を用いることができる。本実施の形態では、リンガラスまたはボロンガラスを含むSOG膜を、不純物含有塗布膜として塗布するものとする。N型の高濃度不純物領域を形成する場合は、エタノール及び酢酸エチルを溶媒としてSi濃度が数wt%となるようにシロキサンポリマーを含有する液体に、該液体100mlあたり数百μgのP2O5を含有するSOG膜を不純物含有塗布膜として使用する。この場合、図2の塗布液保管部605に、その塗布液を保管し、スピコート602より該塗布液を基板上に塗布する。さらにスピコート602において、回転数が数1000rpmで基板を回転することで、前記SOG膜として数1000オングストロームの膜厚が得られる。この不純物含有塗布膜は、第1の熱処理部603Aで300℃乃至500℃で熱処理され、数モル%のP2O5を含むリンガラス膜となる。リンガラス膜が形成された基板は、第2の熱処理部603Bにおいて、ランプアニールまたはレーザアニールの高温短時間の熱処理を受け、SOG膜中の不純物とその下層のシリコン膜中に固相拡散して、該シリコン膜中に高濃度不純物領域が形成される。TFT基板は最後にアンロード604でカセットに収納される。

【0180】このソース・ドレイン領域の形成では、塗布工程及び高温短時間のアニール工程とも1分以内の処理が可能であり、非常に高い生産性を有する。尚、熱処理工程は数10分程度必要であるが熱処理炉の長さや構造を工夫することによりタクト時間を削減できる。

【0181】本実施の形態よれば、ソース・ドレイン領域の形成は、従来のイオン打ち込みやイオンドーピングの代わりに塗布膜の形成と高温短時間の熱処理により行われるので、安価で且つスループットの高い装置を用いてTFTを製造することができる。

【0182】(塗布導電膜の形成方法)次に、導電性粒子を含有した液体を塗布して、図2に示す導電膜152(図17に示す導電膜152a, 1572b, 152c, 152d)を塗布導電膜を形成する方法について説明する。この方法は、分離層120を、F. 金属として形成する場合にも用いることができる。この塗布導電膜も、図39または図40に示す装置を用いて製造することができる。このとき、図39, 図40の塗布液保管部605に保管される液体は、金属などの導電性物質の微粒子を液体例えば有機溶媒に分散させたものを用いる。例えば、粒径80-100オングストロームの銀微粒子をテルピネオールやトルエンなどの有機溶媒に分散させたものを、スピコート602より基板の上に吐出する。その後、基板を1000rpmで回転させてその塗布液を基板の上にスピコートする。さらに、図39の熱処理部603あるいは図40の第1の熱処理部603Aにて、250-300℃で熱処理すれば、数千オングストロームの導電膜を得ることができる。導電性物質の微粒子には、そのほかにAu, Al, Cu, Ni, Co, Cr, ITOなどがあり、塗布型導電膜形成装置により導電膜を形成することができる。

【0183】得られた導電膜は微粒子の集合であり非常に活性であるため、スピコート602と、熱処理部603または第1の熱処理部603Aは不活性ガス雰囲気にする必要がある。

【0184】また、塗布導電膜の抵抗値はバルクの抵抗値に比べると1桁程度高くなることもある。この場合には、図40の第2の熱処理部603Bにて、塗布導電膜を300乃至500℃にてさらに熱処理すると、導電膜の抵抗値が低下する。このとき同時に、TFTのソース領域と、塗布導電膜で形成したソース配線とのコンタクト抵抗、さらにはドレイン領域と、塗布導電膜で形成したドレイン電極とのコンタクト抵抗を低減することができる。第2の熱処理部603Bにて、ランプアニールやレーザーアニールなどの高温短時間の熱処理を行うと、塗布導電膜の低抵抗化とコンタクト抵抗の低減をより効果的に行うことができる。また、異種の金属を多層形成して、信頼性を向上させることもできる。Agは比較的空气中で酸化され易いので、Agの上に空气中で酸化されにくいAlやCuなどを形成するとよい。

【0185】(塗布導電膜の他の形成方法)この方法は、後述する塗布ITO膜の上に、金属メッキ層を形成して導電膜を形成する方法である。

【0186】図45は、塗布ITO表面にNiメッキを施すフローチャートを示している。図45のステップ1

にて、上述した方法で塗布ITO膜を形成する。次にステップ2にて、塗布ITO表面を例えばライトエッチングして、その表面を活性化させる。ステップ3では、ステップ4のNiメッキ処理の前処理として、まず塗布ITOの表面に、Pd/Snの錯塩を付着させ、次に表面にPdを析出させる処理を行う。

【0187】ステップ4のNiメッキ工程では、例えば無電解メッキ工程を実施することで、塗布ITO表面に析出されたPdが、Niに置換されてNiメッキ処理がなされる。ステップ4にてさらにNiメッキ層をアニールすることで、そのメッキ層が緻密化される。最後に、ステップ5にて、Niメッキ上に酸化防止層としての貴金属メッキ例えばAuメッキ処理することで、導電層が完成する。

【0188】この方法により、塗布ITO膜をベースとしながらも、メッキ層を形成して透明電極以外の導電層を形成することができる。

【0189】(スピコート以外の塗布方法)図48乃至図50は、薄膜を形成するための液体やフォトリソ時のマスクに使用されるレジストなどの液体を塗布する塗布装置を示す図である。本実施の形態では塗布する液体としてレジストを例に挙げて説明する。レジスト塗布に限らず、もちろん上述した各種塗布膜の形成にも利用できる。図48において、ステージ801上に基板802が真空吸着されている。レジストは液体保管部807から供給管806を通してディスペンサヘッド804に供給される。レジストはさらに、ディスペンサヘッド807に設けられた複数のノズル805から、基板802上に非常に多くのドット803として塗布される。

【0190】ノズル805の詳細断面図を図49に示す。図49はインクジェットプリンタのヘッドと同様な構造であり、ピエゾ素子の振動でレジストを吐出するようになっている。レジストは入り口部811から供給口812を介してキャビティ部813に溜まる。振動板815に密着しているピエゾ素子814の伸縮により該振動板815が動き、キャビティ813の体積が減少または増加する。レジストはキャビティ813の体積が減少するときノズル口816から吐出され、キャビティ813の体積が増加するとき、レジストは供給口812からキャビティ813に供給される。ノズル口816は例えば図50に示すように2次元的に複数個配列されており、図48に示したように、基板802またはディスペンサ804が相対的に移動することによって、基板全面にレジストがドット状に塗布される。図50において、ノズル口816の配列ピッチは、横方向ピッチP1が数100μm、縦方向ピッチP2が数mmである。ノズル口816の口径は数10μm乃至数100μmである。一回の吐出量は数10ng乃至数100ngで、吐出されるレジストの液滴の大きさは直径数10μm乃至数100μmである。ドット状に塗布されるレジストは、ノ

ズル805から吐出された直後は数100 $\mu\text{m}$ の円形である。レジストを基板全面に塗布する場合は、前記ドット803のピッチも数100 $\mu\text{m}$ とし、回転数が数百乃至数千rpmで数秒間基板を回転すれば、均一な膜厚の塗布膜が得られる。塗布膜の膜厚は基板の回転数や回転時間だけでなく、ノズル816の口径及びドット803のピッチによっても制御可能である。

【0191】このレジスト塗布方式はインクジェット方式の液体塗布方式であり、基板全面にドット状に塗布されるため、ドット803間のレジストのない部分にレジストが塗布されるように基板を移動例えば回転させればよいので、レジストを効率的に使用することができる。この方式はレジストだけでなく、前述した塗布膜にて形成される絶縁膜、シリコン膜、導電膜の形成にも同様に適用できるので、液晶表示装置のコスト低減に非常に大きな効果をもたらすものである。

【0192】また、インクジェット方式の液体塗布において、ノズル816の口径は更に小さくすることができるので、10~20 $\mu\text{m}$ 幅の線状のパターンに塗布することも可能である。この技術をシリコン膜や導電膜の形成に用いれば、フォトリソグラフィ工程が不要な直接描画が可能となる。TFTのデザインルールが数10 $\mu\text{m}$ 程度であれば、この直接描画と塗布方式の薄膜形成技術を組み合わせることにより、CVD装置、スパッタ装置、イオン打ち込みやイオンドーピング装置、露光装置、エッチング装置を使用しない液晶表示装置の製造が可能となる。即ち、本発明によるインクジェット方式の液体塗布装置と、レーザアニール装置やランプアニール装置などの熱処理装置のみで液晶表示装置が製造できるのである。

【0193】(その他の膜形成方法に関して)分離層120を、E.有機高分子材料にて形成する場合には、液状の有機高分子をスピコート法などで塗布し、その後バークすることで、塗布膜として形成することができる。図18に示す接着層160も、塗布膜にて形成することができる。分離層120を、B.~C.に示す各種セラミックスにて形成する場合も、液状のセラミックス材料を塗布したのち、熱処理好ましくはレーザアニールなどの低温熱処理にて焼結することで得ることができる。

【0194】(第2の実施の形態)上述の第1の実施の形態の形態で説明した技術を用いると、例えば、図25(a)に示すような、薄膜デバイスを用いて構成されたマイクロコンピュータを所望の基板上に形成できるようになる。

【0195】図25(a)では、プラスチック等からなる二次転写体としてのフレキシブル基板182上に、薄膜デバイスを用いて回路が構成されたCPU300、RAM320、入出力回路360ならびに、これらの回路の電源電圧を供給するための、アモルファスシリコンの

PIN接合を具備する太陽電池340が搭載されている。

【0196】図25(a)のマイクロコンピュータは二次転写体であるフレキシブル基板182上に形成されているため、図25(b)に示すように曲げに強く、また、軽量であるために落下にも強いという特徴がある。また、図25(a)に示すプラスチック基板182は、電子機器のケースを兼用しても良い。こうすると、ケースの内面および外面の少なくとも一方に薄膜デバイスが転写された電子機器を製造できる。

【0197】(第3の実施の形態)本実施の形態では、上述の薄膜デバイスの転写技術を用いて、図26に示されるような、アクティブマトリクス基板を用いたアクティブマトリクス型の液晶表示装置を作成する場合の製造プロセスの例について説明する。

【0198】(液晶表示装置の構成)図26に示すように、アクティブマトリクス型の液晶表示装置は、バックライト等の照明光源400、偏光板420、アクティブマトリクス基板440、液晶460、対向基板480、偏光板500を具備する。

【0199】なお、本発明のアクティブマトリクス基板440と対向基板480にプラスチックフィルムのようなフレキシブル基板を用いる場合は、照明光源400に代えて反射板を採用した反射型液晶パネルとして構成すると、可撓性があるため衝撃に強くかつ軽量のアクティブマトリクス型液晶パネルを実現できる。なお、画素電極を金属で形成した場合、反射板および偏光板420は不要となる。

【0200】本実施の形態で使用されるアクティブマトリクス基板440は、画素部442にTFTを配置し、さらに、ドライバ回路(走査線ドライバおよびデータ線ドライバ)444を搭載したドライバ内蔵型のアクティブマトリクス基板である。

【0201】このアクティブマトリクス型液晶表示装置の要部の断面図が図27に示され、また、液晶表示装置の要部の回路構成が図28に示される。

【0202】図28に示されるように、画素部442は、ゲートがゲート線G1に接続され、ソース・ドレインの一方がデータ線D1に接続され、ソース・ドレインの他方が液晶460に接続されたTFT(M1)と、液晶460を含む。

【0203】また、ドライバー部444は、画素部のTFT(M1)と同じプロセスにより形成されるTFT(M2)を含んで構成される。

【0204】図27の左側に示されるように、画素部442におけるTFT(M1)は、ソース・ドレイン層1100a、1100bと、チャンネル1100eと、ゲート絶縁膜1200aと、ゲート電極1300aと、絶縁膜1500と、ソース・ドレイン電極1400a、1400bとを含んで構成される。

【0205】なお、参照番号1700は画素電極であり、参照番号1702は画素電極1700が液晶460に電圧を印加する領域（液晶への電圧印加領域）を示す。図中、配向膜は省略してある。画素電極1700はITO（光透過型の液晶パネルの場合）あるいはアルミニウム等の金属（反射型の液晶パネルの場合）により構成される。

【0206】また、図27の右側に示されるように、ドライバ部444を構成するTFT（M2）は、ソース、ドレイン層1100c、1100dと、チャンネル1100fと、ゲート絶縁膜1200bと、ゲート電極1300bと、絶縁膜1500と、ソース・ドレイン電極1400c、1400dとを含んで構成される。

【0207】なお、図27において、参照番号480は、例えば、対向基板（例えば、ソーダガラス基板）であり、参照番号482は共通電極である。また、参照番号1000はSiO<sub>2</sub>膜であり、参照番号1600は層間絶縁膜（例えば、SiO<sub>2</sub>膜）であり、参照番号1800は接着層である。また、参照番号1900は、例えばソーダガラス基板からなる基板（転写体）である。

【0208】（液晶表示装置の製造プロセス）以下、図27の液晶表示装置の製造プロセスについて、図29～図34を参照して説明する。

【0209】まず、図11～図21と同様の製造プロセスを経て、図29のようなTFT（M1、M2）を、信頼性が高くかつレーザー光を透過する基板（例えば、石英基板）3000上に形成し、保護膜1600を構成する。なお、図29において、参照番号3100は第1分離層（レーザー吸収層）である。また、図29では、TFT（M1、M2）は共にn型のMOSFETとしてい

る。但し、これに限定されるものではなく、p型のMOSFETや、CMOS構造としてもよい。

【0210】次に、図30に示すように、保護膜1600を選択的にエッチングし、電極1400aに導通するITO膜あるいはアルミニウム等の金属からなる画素電極1700を形成する。ITO膜を用いる場合には透過型の液晶パネルとなり、アルミニウム等の金属を用いる場合には反射型の液晶パネルとなる。

【0211】次に、図31に示すように、第2分離層である熱溶解性接着層1800を介して、一次転写体である基板1900を接合（接着）する。なお、第2分離層は、第1分離層と同様にアブレーション層で構成することもできる。

【0212】次に、図31に示すように、基板3000の裏面からエキシマレーザー光を照射し、この後、基板3000を引き剥がす。

【0213】次に、第1分離層（レーザー吸収層）3100を除去する。これにより、図32に示すように、画素部442及びドライバ部444は、一次転写体1900に転写される。

【0214】次に、図33に示すように、熱硬化性接着層2000を介して、二次転写体2100を、SiO<sub>2</sub>膜1000の下面に接合する。

【0215】その後、例えば一次転写体1900をオープン上に載置して、熱溶解性接着剤1800を溶解させ、一次転写体1900を離脱させる。保護膜1600及び画素電極1700に付着している熱溶解性接着層1900も除去する。

【0216】これにより、図34に示すように、二次転写体2100に転写されたアクティブマトリクス基板440が完成する。画素電極1700は表層より露出しており、液晶との電気的な接続が可能となっている。この後、アクティブマトリクス基板440の絶縁膜（SiO<sub>2</sub>などの中間層）1000の表面および画素電極1700の表面に配向膜を形成して配向処理が施される。図34では、配向膜は省略してある。

【0217】そしてさらに、図27に示すように、その表面に画素電極1700と対向する共通電極が形成され、その表面が配向処理された対向基板480と、アクティブマトリクス基板440とを封止材（シール材）で封止し、両基板の間に液晶を封入して、液晶表示装置が完成する。

【0218】なお、上述した液晶表示装置を構成する部材上の塗布膜のうち、第1の実施の形態に示した膜と同様の機能を有する膜については、第1の実施の形態にて示した液相プロセスを用いて形成することができる。

【0219】以下は、透明電極1700を塗布膜にて形成するための液相プロセスについて説明する。

【0220】（透明電極の形成方法）次に、塗布ITO膜を用いた透明電極の成形方法について説明する。この塗布ITOの成膜も、図40と同じ装置を用いて実施できる。本実施の形態で用いる塗布液は、有機インジウムと有機スズとがキシロール中に97：3の比率で8%配合された液状のもの（たとえば、旭電化工業株式会社製の商品名：アデカITO塗布膜／ITO-103L）である。なお、塗布液としては、有機インジウムと有機スズとの比が99：1から90：10までの範囲にあるものを使用することができる。この塗布液が図40の塗布液保管部605に保管される。

【0221】この塗布液が、スピコート602にて基板上に吐出され、さらに基板を回転させることでスピコートされる。

【0222】次に、塗布膜の熱処理が実施されるが、このときの熱処理条件は下記の通り設定した。まず、図40の第1の熱処理部603Aにて、250℃～450℃の空気中あるいは酸素雰囲気中で30分から60分の第1の熱処理を行った。次に、第2の熱処理部603Bにて、200℃～400℃の水素含有雰囲気中で30分から60分の第2の熱処理を行った。その結果、有機成分が除去され、インジウム酸化物と錫酸化物の混合膜（I

ITO膜)が形成される。上記熱処理により、膜厚が約500オングストローム～約2000オングストロームのITO膜は、シート抵抗が $10^2 \Omega/\square \sim 10^4 \Omega/\square$ で、光透過率が90%以上となり、画素電極41として十分な性能を備えたITO膜とすることができる。前記第1の熱処理後のITO膜のシート抵抗は $10^5 \sim 10^6 \Omega/\square$ のオーダーであるが、前記第2の熱処理のよりシート抵抗は $10^2 \sim 10^4 \Omega/\square$ のオーダーまで低下する。

【0223】この塗布ITO膜の形成は、図41または図42に示す装置によって、塗布ITO膜と塗布絶縁膜とをインラインにて製造することができる。このようにすれば形成直後の活性な塗布ITO膜の表面を絶縁膜で保護することができる。

【0224】なお、この実施の形態はTFTアクティブマトリクス基板を例に挙げて薄膜デバイスを説明したが、同じアクティブマトリクス基板としてTFD (Thin Film Diode)、MIS (金属-絶縁-シリコン)などの他の2端子、3端子素子を画素スイッチング素子とするものにも同様に適用できる。例えばTFDを用いたアクティブマトリクス基板の薄膜積層構造は半導体層を含まず、導電層と絶縁層のみで構成されるが、この場合にも本発明を適用できる。さらには、本発明はアクティブマトリクス基板にのみでなく、表示要素としても液晶によらずに例えばEL (エレクトロルミネッセンス)などを用いるものでも良い。さらには、TFTを含む半導体デバイス、DMD (デジタルミラーデバイス)など、導電層と絶縁層を含み、さらには半導体層を含む種々の薄膜積層構造を有する薄膜デバイス及びそれを搭載した電子機器に本発明を適用可能である。

【0225】また、本発明の転写方法により製造される薄膜デバイスの利用形態として、製品の価格などのIDを象徴する従来のバーコードに置き換えられるID回路を挙げることができる。この場合、例えば薄膜デバイスが転写されたラベル状の転写体は両面テープを介して種々の物品に貼付される。物品に付されたID回路に通電することで、その物品のIDが読みとられる。

【0226】(第4の実施の形態)図35に本発明の第4の実施の形態を示す。

【0227】本実施の形態では、上述の薄膜デバイスの転写方法を複数回実行して、転写元の基板よりも大きい基板(転写体)上に薄膜デバイスを含む複数のパターンを転写し、最終的に大規模なアクティブマトリクス基板を形成する。

【0228】つまり、大きな基板7000上に、複数回の転写を実行し、画素部7100a～7100pを形成する。図35の上側に一点鎖線で囲んで示されるように、画素部には、TFTや配線が形成されている。図35において、参照番号7210は走査線であり、参照番号7200は信号線であり、参照番号7220はゲート電極であり、参照番号7230は画素電極である。

【0229】信頼性の高い基板を繰り返し使用し、あるいは複数の第1の基板を使用して薄膜パターンの転写を複数回実行することにより、信頼性の高い薄膜デバイスを搭載した大規模なアクティブマトリクス基板を作成できる。

【0230】(第5の実施の形態)本発明の第5の実施の形態を図36に示す。

【0231】本実施の形態の特徴は、上述の薄膜デバイスの転写方法を複数回実行して、転写元の基板よりも大きな基板上に、設計ルール(つまりパターン設計する上でのデザインルール)が異なる薄膜デバイス(つまり、最小線幅が異なる薄膜デバイス)を含む複数のパターンを転写することである。

【0232】図36では、ドライバー搭載のアクティブマトリクス基板において、画素部(7100a～7100p)よりも、より微細な製造プロセスで作成されたドライバ回路(8000～8032)を、複数回の転写によって基板6000の周囲に作成してある。

【0233】ドライバ回路を構成するシフトレジスタは、低電圧下においてロジックレベルの動作をするので画素TFTよりも耐圧が低くてよく、よって、画素TFTより微細なTFTとなるようにして高集積化を図ることができる。

【0234】本実施の形態によれば、設計ルールレベルの異なる(つまり製造プロセスが異なる)複数の回路を、一つの基板上に実現できる。なお、シフトレジスタの制御によりデータ信号をサンプリングするサンプリング手段(図25の薄膜トランジスタM2)は、画素TFT同様に高耐圧が必要なので、画素TFTと同一プロセス/同一設計ルールで形成するとよい。

【0235】(第6の実施の形態)図37、図38は、第1の実施の形態にて用いた第2分離層としての熱溶解性接着層160に代えて、第1の実施の形態の第1分離層120と同じ例えばアモルファスシリコン層220を用いた変形例を示している。図37に示すように、このアモルファスシリコン層220の上に、接着層230を介して一次転写体180が接合されている。また、図37は第1分離層120にてアブレーションを生じさせるための照射工程を示し、これは図4の工程と対応している図37の照射工程の後に基板100及び第1分離層120を、薄膜デバイス層140の下面より除去し、図38に示すように、接着層190を介して二次転写体200を接合する。この後に、図38に示すように、例えば一次転写体180側からアモルファスシリコン層220に照射する。これにより、アモルファスシリコン層220にてアブレーションが生ずる。この結果、一次転写体180及び接着層230を、薄膜デバイス層140から除去することができる。

【0236】このように、本発明では第1、第2分離層の双方にて順次アブレーションを生じさせて、薄膜デバ

イス層140を二次転写体200に転写させても良い。

【0237】

【実施例】次に、本発明の具体的実施例について説明する。

【0238】（実施例1）縦50mm×横50mm×厚さ

1.1mmの石英基板（軟化点：1630℃、歪点：1070℃、エキシマレーザの透過率：ほぼ100%）を用意し、この石英基板の片面に、第1分離層（レーザ光吸収層）として非晶質シリコン（a-Si）膜を低圧CVD法（Si<sub>2</sub>H<sub>6</sub>ガス、425℃）により形成した。第1分離層の膜厚は、100nmであった。

【0239】次に、第1分離層上に、中間層としてSiO<sub>2</sub>膜を形成した。このSiO<sub>2</sub>膜の形成に液相プロセスを用いた。すなわち、東燃株式会社のポリシラザン（商品名）をキシレンに混合して、基板の上にスピンドット塗布し、この塗布膜を、水蒸気を含む雰囲気中で熱処理することでSiO<sub>2</sub>膜に転化させた。この中間層の膜厚は、200nmであった。

【0240】次に、中間層上に、被転写層として膜厚50nmの非晶質シリコン膜を低圧CVD法（Si<sub>2</sub>H<sub>6</sub>ガス、425℃）により形成し、この非晶質シリコン膜にレーザ光（波長308nm）を照射して、結晶化させ、ポリシリコン膜とした。その後、このポリシリコン膜に対し、所定のパターンニングを施し、薄膜トランジスタのソース・ドレイン・チャネルとなる領域を形成した。この後、中間層SiO<sub>2</sub>と同様の液相プロセスを用いて上記ポリシラザンからなるゲート絶縁膜SiO<sub>2</sub>を形成した。その後、ゲート絶縁膜上にゲート電極を液相プロセスにて形成した。このために、旭電化工業株式会社製の商品名：アデカITO塗布膜/ITO-103Lを液状とした塗布液をスピンドットし、これを上述の第1、第2の熱処理部603A、603Bにて熱処理して塗布ITO膜を形成した。その後、塗布ITO膜上に、図45の手順で金属メッキ層を形成した。そして、塗布ITO膜及び金属メッキ層をパターンニングしてゲート電極を形成した。このゲート電極をマスクとしてイオン注入することによって、自己整合的（セルフアライン）にソース・ドレイン領域を形成し、薄膜トランジスタを形成した。この後、必要に応じて、ソース・ドレイン領域に接続される電極及び配線、ゲート電極につながる配線が形成される。これらの電極や配線も、ゲート電極と同様に同一材料により液相プロセスを用いて形成した。

【0241】次に、前記薄膜トランジスタの上に、熱溶融性接着剤（商品名：ブルーワックス）を塗布し、一次転写体として縦200mm×横300mm×厚さ1.1mmの大型の透明なガラス基板（ソーダガラス、軟化点：740℃、歪点：511℃）を接合した。

【0242】次に、Xe-CIエキシマレーザ（波長：308nm）を石英基板側から照射し、第1分離層に剥離（層内剥離および界面剥離）を生じさせた。照射したX

e-CIエキシマレーザのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsecであった。なお、エキシマレーザの照射は、スポットビーム照射とラインビーム照射とがあり、スポットビーム照射の場合は、所定の単位領域（例えば8mm×8mm）にスポット照射し、このスポット照射を単位領域の1/10程度ずつずらしながら照射していく。また、ラインビーム照射の場合は、所定の単位領域（例えば378mm×0.1mmや378mm×0.3mm（これらはエネルギーの90%以上が得られる領域））を同じく1/10程度ずつずらしながら照射していく。これにより、第1分離層の各点は少なくとも10回の照射を受ける。このレーザ照射は、石英基板全面に対して、照射領域をずらしながら実施される。

【0243】この後、石英基板とガラス基板一次（転写体）とを第1分離層において引き剥がし、石英基板上に形成された薄膜トランジスタおよび中間層を、一次転写体であるガラス基板側に一次転写した。

【0244】その後、ガラス基板側の中間層の表面に付着した第1分離層を、エッチングや洗浄またはそれらの組み合わせにより除去した。また、石英基板についても同様の処理を行い、再使用に供した。

【0245】さらに、露出した中間層の下面に、紫外線硬化型接着剤を塗布し（膜厚：100μm）、さらにその塗膜に、二次転写体として縦200mm×横300mm×厚さ1.1mmの大型の透明なガラス基板（ソーダガラス、軟化点：740℃、歪点：511℃）を接合した後、ガラス基板側から紫外線を照射して接着剤を硬化させ、これらを接着固定した。

【0246】その後、熱溶融性接着剤を熱溶融させ、一次転写体であるガラス基板を除去した。これにより、薄膜トランジスタおよび中間層を、二次転写体であるガラス基板側に二次転写した。なお、一次転写体も洗浄により再利用可能である。

【0247】ここで、一次転写体となるガラス基板が石英基板より大きな基板であれば、本実施例のような石英基板からガラス基板への一次転写を、平面的に異なる領域に繰り返して実施し、ガラス基板上に、石英基板に形成可能な薄膜トランジスタの数より多くの薄膜トランジスタを形成することができる。さらに、ガラス基板上に繰り返して積層し、同様により多くの薄膜トランジスタを形成することができる。あるいは、二次転写体となるガラス基板を、一次転写体及び石英基板よりも大型基板とし、二次転写を繰り返して実施して、石英基板に形成可能な薄膜トランジスタの数より多くの薄膜トランジスタを形成することもできる。

【0248】（実施例2）第1分離層を、H（水素）を20at%含有する非晶質シリコン膜とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0249】なお、非晶質シリコン膜中のH量の調整は、低圧CVD法による成膜時の条件を適宜設定するこ



とにより行った。

【0250】(実施例3)第1分離層を、スピコートによりゾルゲル法で形成したセラミックス薄膜(組成:  $PbTiO_3$ 、膜厚: 200nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0251】(実施例4)第1分離層を、スパッタリングにより形成したセラミックス薄膜(組成:  $BaTiO_3$ 、膜厚: 400nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0252】(実施例5)第1分離層を、レーザーアブレーション法により形成したセラミックス薄膜(組成:  $Pb(Zr, Ti)O_3$  (PZT)、膜厚: 50nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0253】(実施例6)第1分離層を、スピコートにより形成したポリイミド膜(膜厚: 200nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0254】(実施例7)第1分離層を、スピコートにより形成したポリフェニレンサルファイド膜(膜厚: 200nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0255】(実施例8)第1分離層を、スパッタリングにより形成したA1層(膜厚: 300nm)とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0256】(実施例9)照射光として、 $Kr-F$ エキシマレーザー(波長: 248nm)を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。なお、照射したレーザーのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0257】(実施例10)照射光として、 $Nd-YAG$ レーザー(波長: 1068nm)を用いた以外は実施例2と同様にして薄膜トランジスタの転写を行った。なお、照射したレーザーのエネルギー密度は、400mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0258】(実施例11)被転写層として、高温プロセス1000℃によるポリシリコン膜(膜厚80nm)の薄膜トランジスタとした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0259】(実施例12)転写体として、ポリカーボネート(ガラス転移点: 130℃)製の透明基板を用いた以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0260】(実施例13)転写体として、AS樹脂(ガラス転移点: 70~90℃)製の透明基板を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。

【0261】(実施例14)転写体として、ポリメチルメタクリレート(ガラス転移点: 70~90℃)製の透

明基板を用いた以外は実施例3と同様にして、薄膜トランジスタの転写を行った。

【0262】(実施例15)転写体として、ポリエチレンテフタレート(ガラス転移点: 67℃)製の透明基板を用いた以外は、実施例5と同様にして、薄膜トランジスタの転写を行った。

【0263】(実施例16)転写体として、高密度ポリエチレン(ガラス転移点: 77~90℃)製の透明基板を用いた以外は実施例6と同様にして、薄膜トランジスタの転写を行った。

(実施例17)転写体として、ポリアミド(ガラス転移点: 145℃)製の透明基板を用いた以外は実施例9と同様にして、薄膜トランジスタの転写を行った。

【0264】(実施例18)転写体として、エポキシ樹脂(ガラス転移点: 120℃)製の透明基板を用いた以外は実施例10と同様にして、薄膜トランジスタの転写を行った。

【0265】(実施例19)転写体として、ポリメチルメタクリレート(ガラス転移点: 70~90℃)製の透明基板を用いた以外は実施例11と同様にして、薄膜トランジスタの転写を行った。

【0266】実施例1~19について、それぞれ、転写された薄膜トランジスタの状態を肉眼と顕微鏡とで視観察したところ、いずれも、欠陥やムラがなく、均一に転写がなされていた。

【0267】以上述べたように、本発明の転写技術を用いれば、基板に形成した積層順序を維持したまま、薄膜デバイス(被転写層)を種々の転写体へ二次転写することが可能となる。例えば、薄膜を直接形成することができないかまたは形成するのに適さない材料、成形が容易な材料、安価な材料等で構成されたものや、移動しにくい大型の物体等に対しても、転写によりそれを形成することができる。

【0268】特に、転写体は、各種合成樹脂や融点の低いガラス材のような、基板材料に比べ耐熱性、耐食性等の特性が劣るものを用いることができる。そのため、例えば、透明基板上に薄膜トランジスタ(特にポリシリコンTFET)を形成した液晶ディスプレイを製造するに際しては、基板として、耐熱性に優れた石英ガラス基板を用い、転写体として、各種合成樹脂や融点の低いガラス材のような安価でかつ加工のし易い材料の透明基板を用いることにより、大型で安価な液晶ディスプレイを容易に製造することができるようになる。このような利点は、液晶ディスプレイに限らず、他のデバイスの製造についても同様である。

【0269】また、以上のような利点を享受しつつも、信頼性の高い基板、特に石英ガラス基板のような耐熱性の高い基板に対し機能性薄膜のような被転写層を形成し、さらにはバターニングすることができるので、転写体の材料特性にかかわらず、転写体上に信頼性の高い機

能性薄膜を形成することができる。

【0270】また、このような信頼性の高い基板は、高価であるが、それを再利用することも可能であり、よって、製造コストも低減される。

【0271】また、本発明の別の形態によれば、上述した通り、必ずしも第1、第2分離層および一次、二次転写体を用いずに、一層の分離層および1つの転写体のみを用いて、保形性のある被転写層を基板より転写体側に転写することも可能である。被転写層自体に保形性を持たせるために、薄膜デバイス中の絶縁層を厚くしたり、あるいは補強層を形成することができる。

【0272】

【図面の簡単な説明】

【図1】本発明の薄膜デバイスの転写方法の第1の実施の形態における第1の工程を示す断面図である。

【図2】本発明の薄膜デバイスの転写方法の第1の実施の形態における第2の工程を示す断面図である。

【図3】本発明の薄膜デバイスの転写方法の第1の実施の形態における第3の工程を示す断面図である。

【図4】本発明の薄膜デバイスの転写方法の第1の実施の形態における第4の工程を示す断面図である。

【図5】本発明の薄膜デバイスの転写方法の第1の実施の形態における第5の工程を示す断面図である。

【図6】本発明の薄膜デバイスの転写方法の第1の実施の形態における第6の工程を示す断面図である。

【図7】本発明の薄膜デバイスの転写方法の第1の実施の形態における第7の工程を示す断面図である。

【図8】本発明の薄膜デバイスの転写方法の第1の実施の形態における第8の工程を示す断面図である。

【図9】本発明の薄膜デバイスの転写方法の第1の実施の形態における第9の工程を示す断面図である。

【図10】第1の基板(図1の基板100)のレーザー光の波長に対する透過率の変化を示す図である。

【図11】図2の薄膜デバイスを形成するための第1の工程を示す断面図である。

【図12】図2の薄膜デバイスを形成するための第2の実施の形態における第2の工程を示す断面図である。

【図13】図2の薄膜デバイスを形成するための第3の工程を示す断面図である。

【図14】図2の薄膜デバイスを形成するための第4の工程を示す断面図である。

【図15】図2の薄膜デバイスを形成するための第5の工程を示す断面図である。

【図16】図2の薄膜デバイスを形成するための第6の工程を示す断面図である。

【図17】図2の薄膜デバイスを形成するための第7の工程を示す断面図である。

【図18】図3の工程を具体的構造にて説明する第8の工程の断面図である。

【図19】図4の工程を具体的構造にて説明する第9の

工程の断面図である。

【図20】図5の工程を具体的構造にて説明する第10の工程の断面図である。

【図21】図6の工程を具体的構造にて説明する第11の工程の断面図である。

【図22】図7の工程を具体的構造にて説明する第12の工程の断面図である。

【図23】図8の工程を具体的構造にて説明する第13の工程の断面図である。

【図24】図9の工程を具体的構造にて説明する第14の工程の断面図である。

【図25】(a)、(b)は共に、本発明を用いて製造された第2の実施の形態に係るマイクロコンピュータの斜視図である。

【図26】本発明の第3の実施の形態に係る液晶表示装置の構成を説明するための図である。

【図27】図26の液晶表示装置の要部の断面構造を示す図である。

【図28】図26の液晶表示装置の要部の構成を説明するための図である。

【図29】本発明を用いたアクティブマトリクス基板の製造方法の第1の工程を示すデバイスの断面図である。

【図30】本発明を用いたアクティブマトリクス基板の製造方法の第2の工程を示すデバイスの断面図である。

【図31】本発明を用いたアクティブマトリクス基板の製造方法の第3の工程を示すデバイスの断面図である。

【図32】本発明を用いたアクティブマトリクス基板の製造方法の第4の工程を示すデバイスの断面図である。

【図33】本発明を用いたアクティブマトリクス基板の製造方法の第5の工程を示すデバイスの断面図である。

【図34】本発明を用いたアクティブマトリクス基板の製造方法の第5の工程を示すデバイスの断面図である。

【図35】本発明の薄膜デバイスの転写方法の第4の実施の形態を説明するための図である。

【図36】本発明の薄膜デバイスの転写方法の第5の実施の形態を説明するための図である。

【図37】本発明の薄膜デバイスの転写方法の第6の実施の形態における第1光照射工程を説明するための図である。

【図38】本発明の薄膜デバイスの転写方法の第6の実施の形態における第2光照射工程を説明するための図である。

【図39】本発明の第1の実施の形態に用いる塗布膜形成装置の構成図である。

【図40】本発明の第1の実施の形態に用いる他の塗布膜形成装置の構成図である。

【図41】本発明の第1の実施形態に用いるインライン型の塗布膜形成装置の構成図である。

【図42】本発明の第1の実施の形態に用いる他のインライン型の塗布膜形成装置の構成図である。

41

42

【図43】本発明の第1の実施の形態に用いる塗布シリコン膜形成装置の構成図である。

【図44】本発明の第1の実施の形態に用いる他の塗布シリコン膜形成装置の構成図である。

【図45】塗布ITO膜表面への金属メッキ方法を説明するフローチャートである。

【図46】本発明の第1の実施の形態に用いる液体塗布装置の構成図である。

【図47】図46の液体塗布装置でのスピコート後の状態を示す概略説明図である。

【図48】本発明による他の液体塗布装置の構成図である。

【図49】図48に示す液体塗布装置の部分拡大図であ

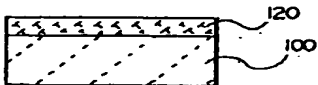
る。

【図50】図48に示す液体塗布装置の部分拡大図である。

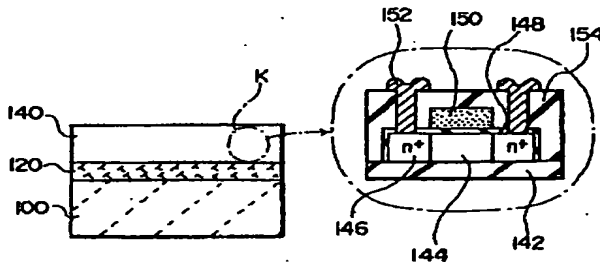
【符号の説明】

- 100、3000 基板
- 120、3100 第1分離層
- 140、1000~1700 被転写層（薄膜デバイス層）
- 160、1800 第2分離層
- 10 180、1900 一次転写体
- 190、2000 接着層
- 200、2100 二次転写層

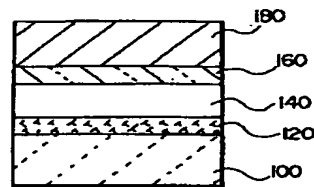
【図1】



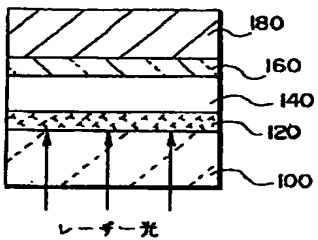
【図2】



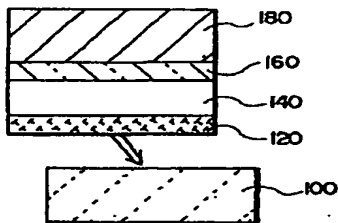
【図3】



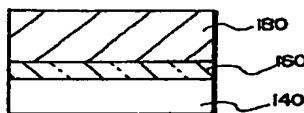
【図4】



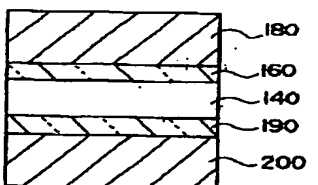
【図5】



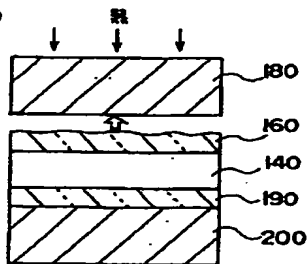
【図6】



【図7】



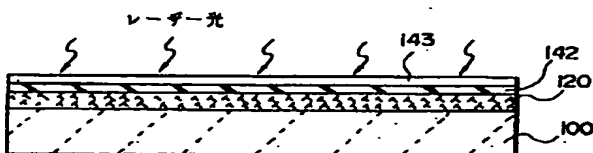
【図8】



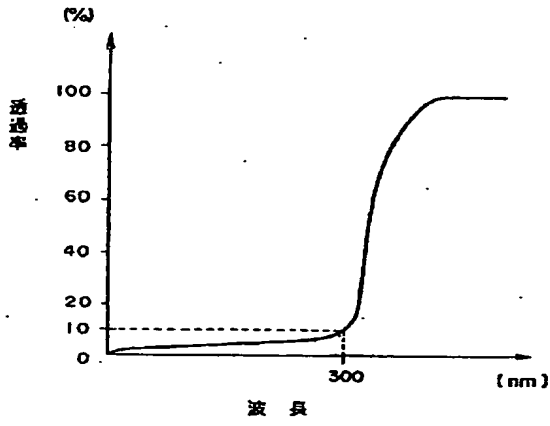
【図9】



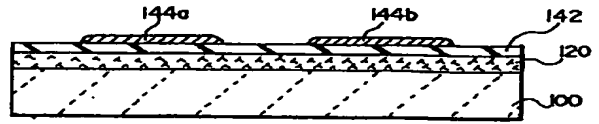
【図11】



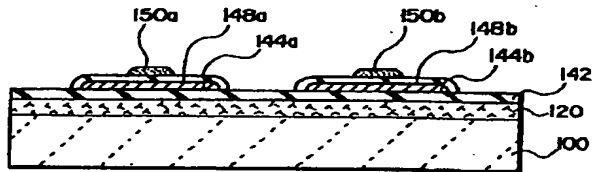
【図10】



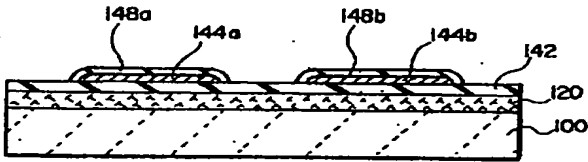
【図12】



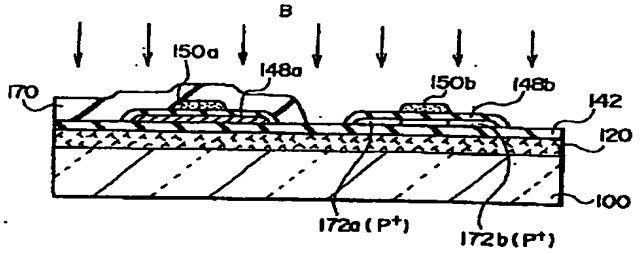
【図14】



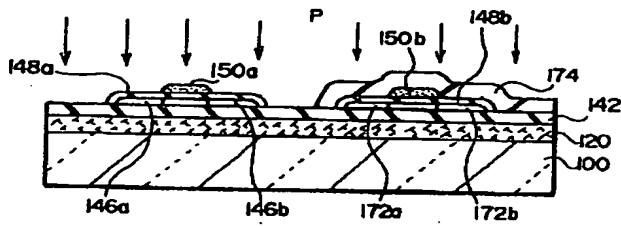
【図13】



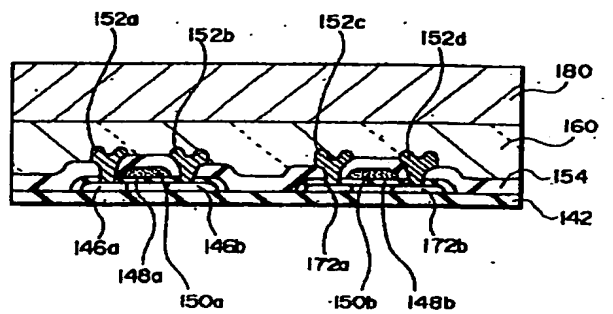
【図15】



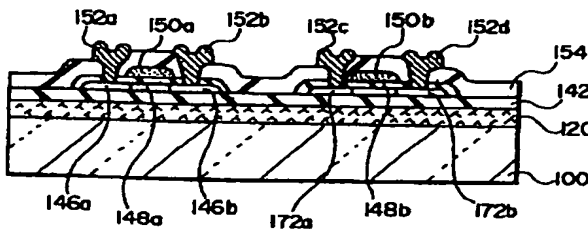
【図16】



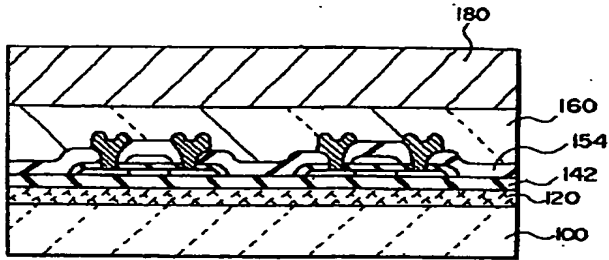
【図21】



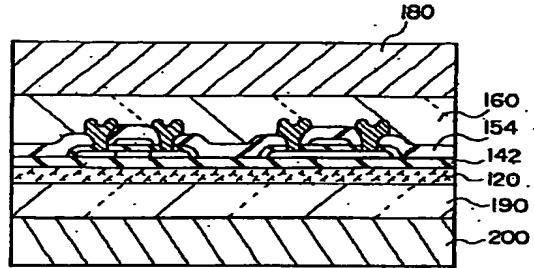
【図17】



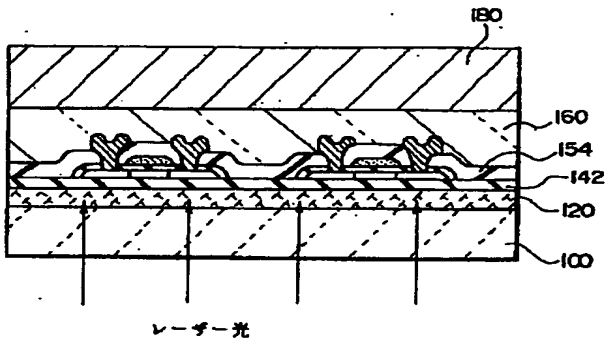
【図18】



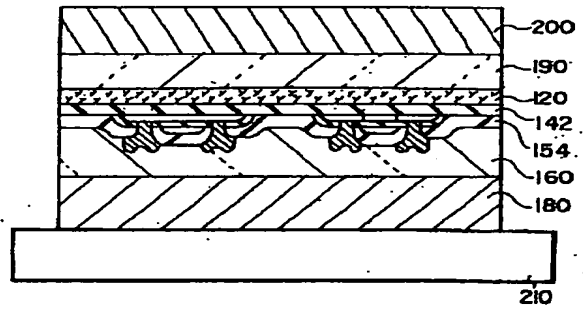
【図22】



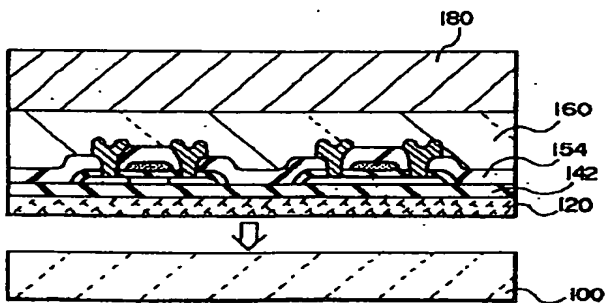
【図19】



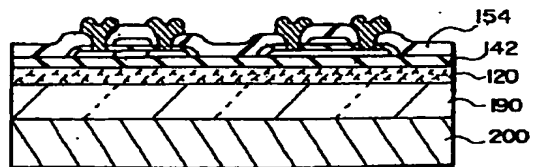
【図23】



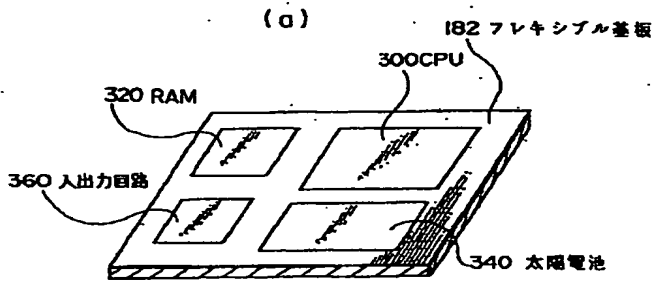
【図20】



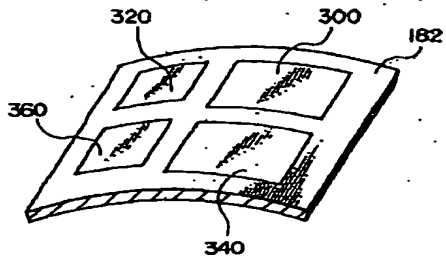
【図24】



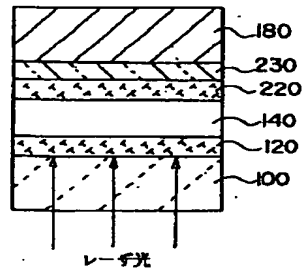
【図25】



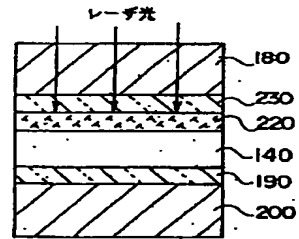
(b)



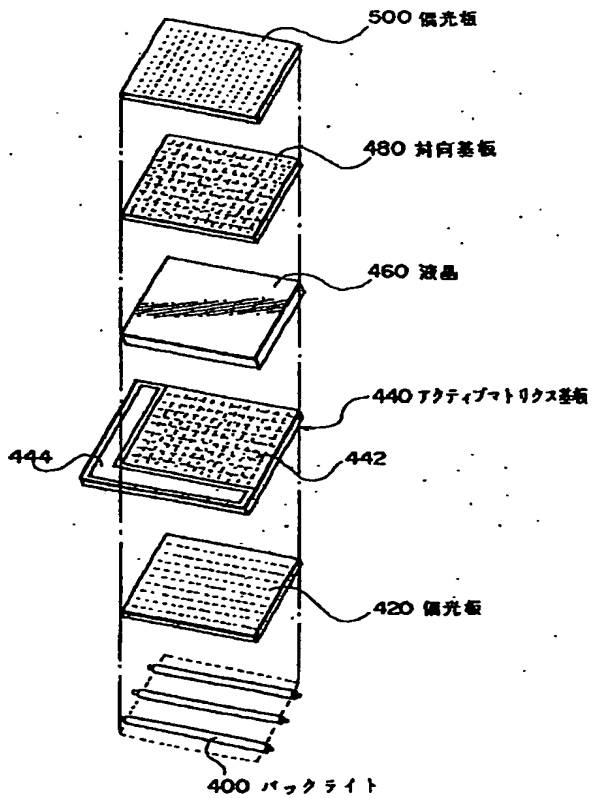
【図37】



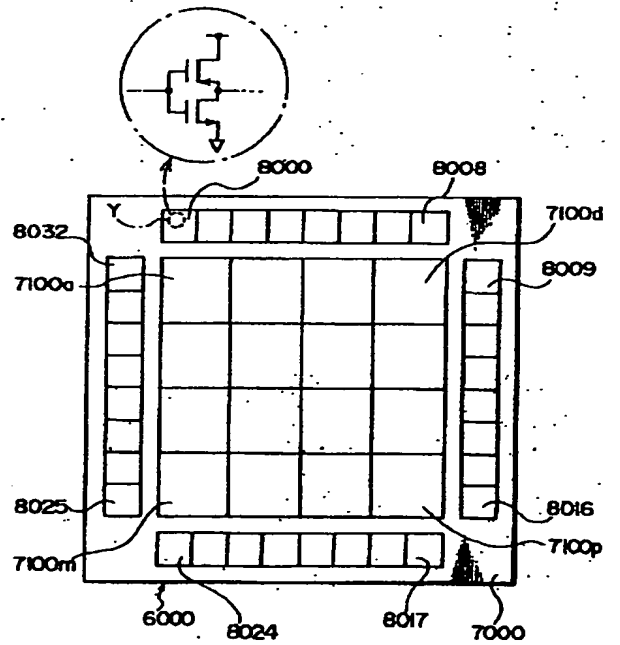
【図38】



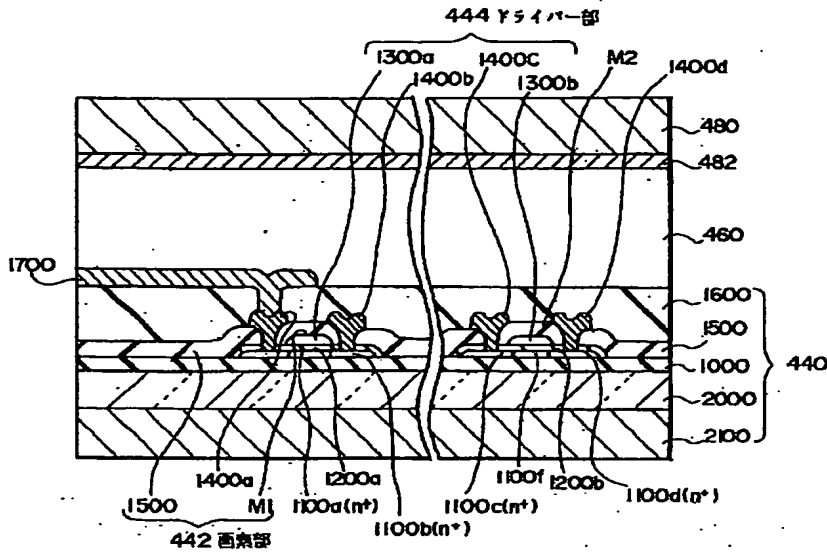
【図26】



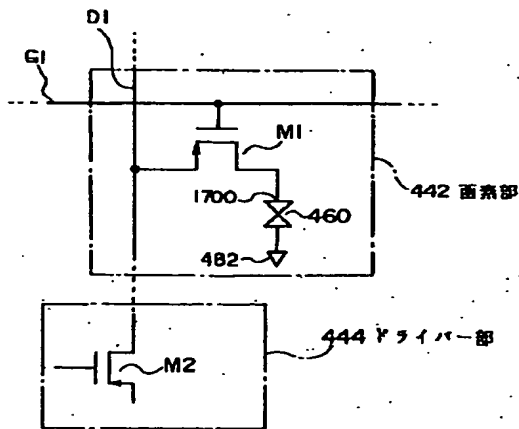
【図36】



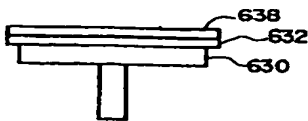
【図27】



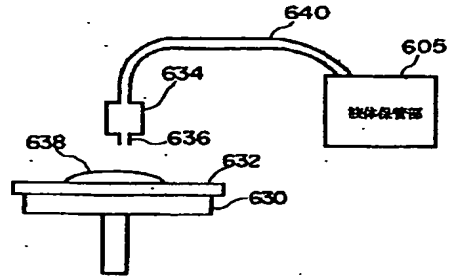
【図28】



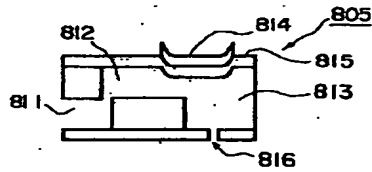
【図47】



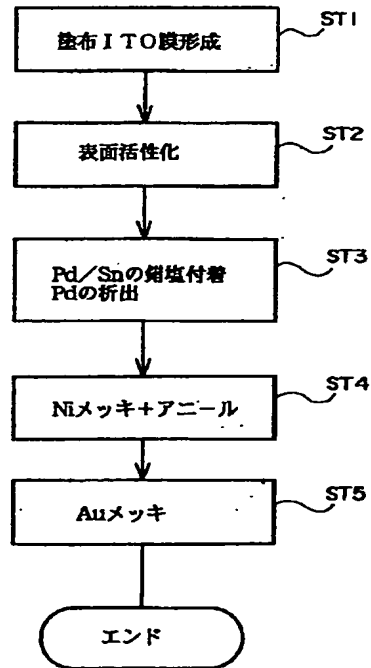
【図46】



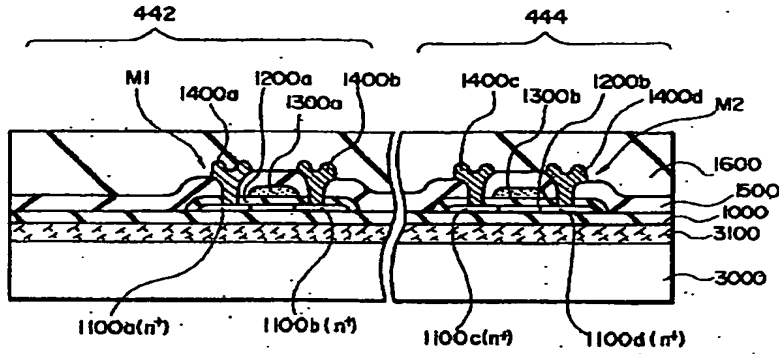
【図49】



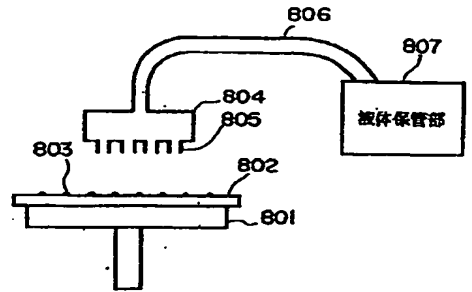
【図45】



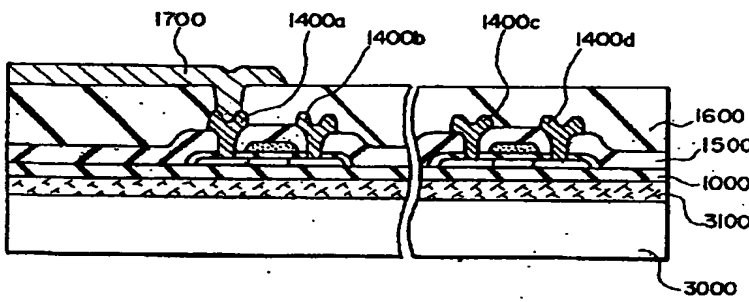
【図29】



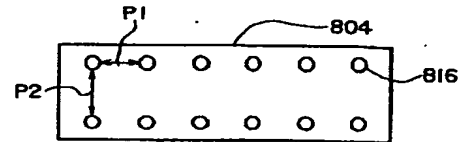
【図48】



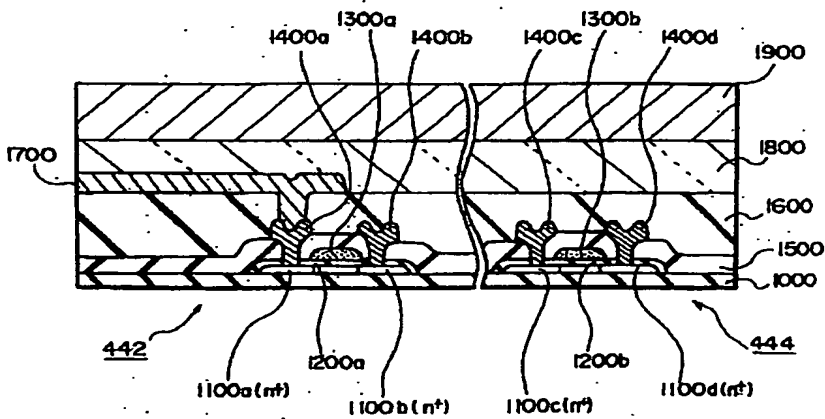
【図30】



【図50】

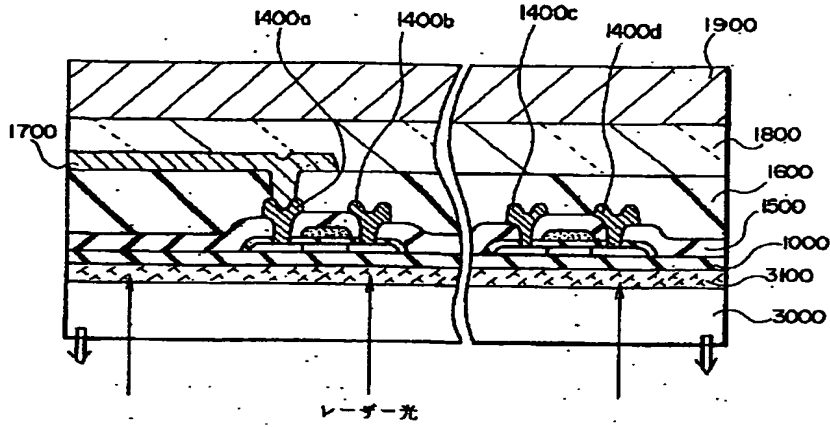


【図32】

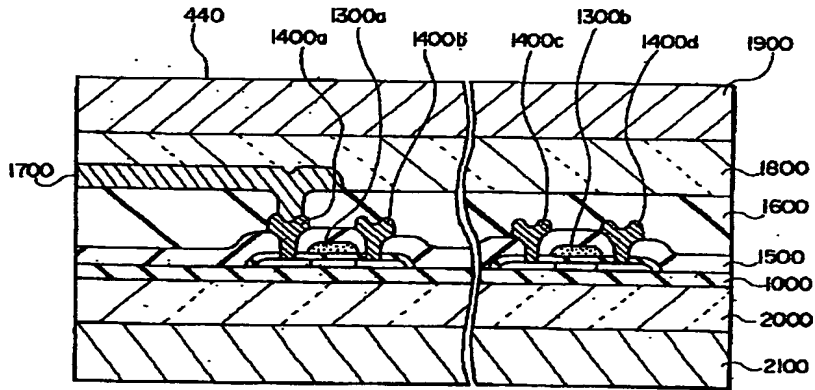




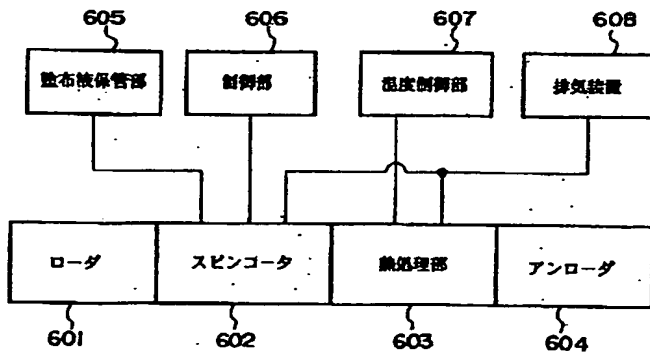
【図31】



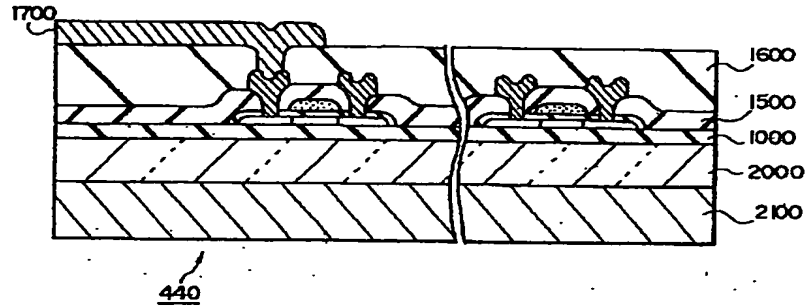
【図33】



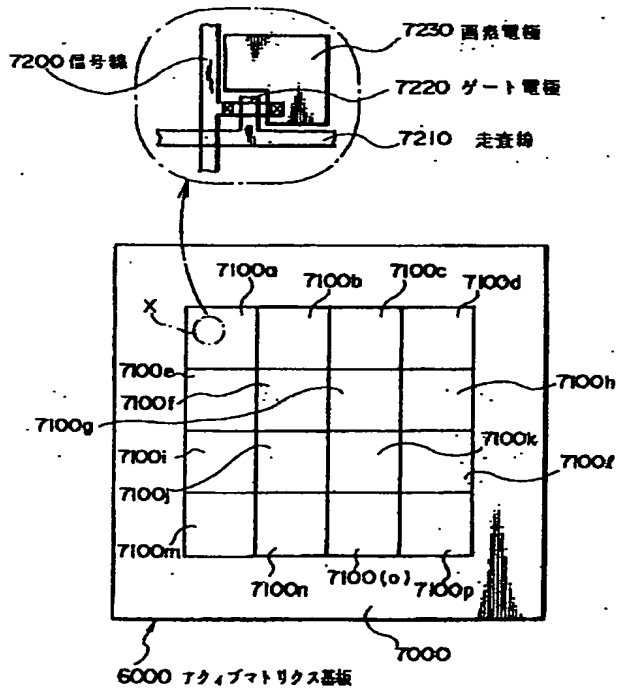
【図39】



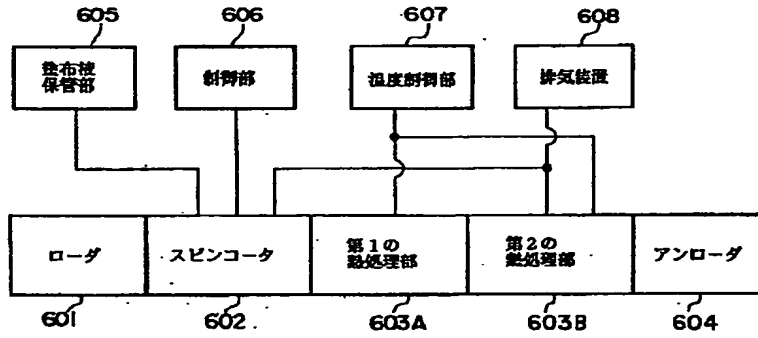
【図34】



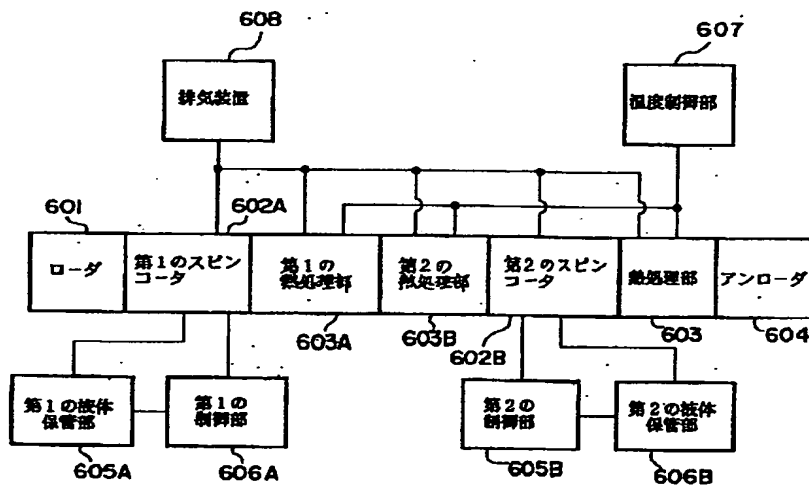
【図35】



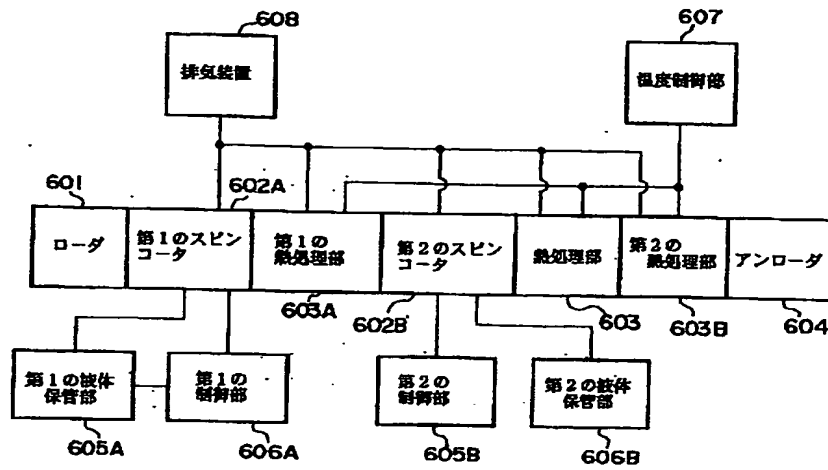
【図40】



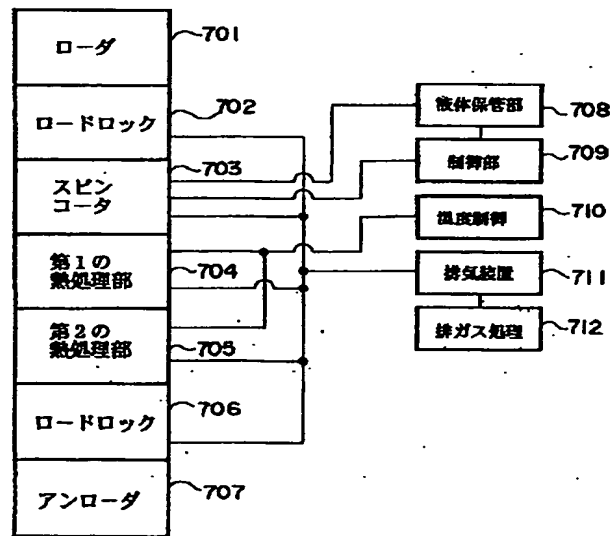
【図41】



【図42】



【図43】



【図44】

